



恒芯微电子
HCT MICRO

HCT6961-x 数据手册

删减版

Version:	1.1
----------	-----

目录

图片列表	ii
表格列表	iii
概述	1
主要指标	1
1. 性能指标	- 2 -
1.1. 极限参数	- 2 -
1.2. 工作参数	- 2 -
1.3. ESD/LU 性能	- 3 -
1.4. GPIO 参数	- 3 -
1.5. ADC 性能指标	- 4 -
1.5.1. 性能指标表	- 4 -
1.5.2. 高功率下的 ADC 噪声和有效位	- 7 -
1.5.3. 中功率下的 ADC 噪声和有效位	- 10 -
1.5.4. 低功率下的 ADC 噪声和有效位	- 13 -
1.6. ADC 测试图表	- 16 -
1.6.1. 高功率模式下的噪声值	- 16 -
1.6.2. 中功率模式下的噪声值	- 17 -
1.6.3. 低功率模式下的噪声值	- 18 -
1.6.4. 增益和 Offset 的温漂	- 19 -
1.6.5. 电源抑制比(PSRR)	- 20 -
1.6.6. 共模抑制比(CMRR)	- 21 -
2. 引脚定义和封装	- 22 -
2.1. 引脚定义	- 22 -
2.2. 封装尺寸	- 28 -

图片列表

Figure 2-1 HCT6961-8 引脚分布图	22
Figure 2-2 HCT6961-4 引脚分布图	25
Figure 2-3 HCT6961-x 封装尺寸	28

表格列表

Table 1-1	极限参数表.....	- 2 -
Table 1-2	工作参数表.....	- 2 -
Table 1-3	ESD/Latch-Up 性能指标.....	- 3 -
Table 1-4	GPIO 参数表.....	- 3 -
Table 1-5	ADC 性能指标表.....	- 4 -
Table 1-6	等效输入 RMS 噪声(uV).....	- 7 -
Table 1-7	ENOB.....	- 8 -
Table 1-8	Noise Free Bits.....	- 9 -
Table 1-9	等效输入 RMS 噪声(uV).....	- 10 -
Table 1-10	ENOB.....	- 11 -
Table 1-11	Noise Free Bits.....	- 12 -
Table 1-12	等效输入 RMS 噪声(uV).....	- 13 -
Table 1-13	ENOB.....	- 14 -
Table 1-14	Noise Free Bits.....	- 15 -
Table 2-1	HCT6961-8 引脚定义.....	- 22 -
Table 2-2	HCT6961-4 引脚定义.....	- 25 -

概述

HCT6961-x 为一款 SPI 接口的 16/8 通道、24 位高精度 ADC 芯片，内置 1~128 倍可编程的低噪声仪表放大器、高精度 Sigma-Delta ADC，同时内部集成两路精准电流源、高性能温度传感器、5ppm/°C 的高精度基准电压源、偏置电压输出电路、精准内部 RC 时钟源。

ADC 实际有效精度 (ENOB) 23.3BIT@1 倍 PGA, 21.8BIT@64 倍 PGA, 等效输入噪声低至 $8\text{nV}/\sqrt{\text{Hz}}$, 零漂 1uV, 零漂温度系数低于 $10\text{nV}/^\circ\text{C}$ 。输出码率可配置为 3.125Hz 至 6400Hz，高功率、倍频模式下可配置为 6.25Hz 至 12800Hz。

可用于各类高性能温度传感器（热电偶、2~4 线 RTD 电阻等）、分析天平、工业过程控制、直流/交流电能测量、仪器仪表等各类需要高精度和低零漂测量的应用场合。

主要指标

- 工作电压范围：2.3~5.5V
- 工作电流：
 - 正常工作模式：380uA
 - 低功耗工作模式：280uA
 - 睡眠模式：1uA
- 内置低噪声放大器，1/2/4/8/16/32/64/128 倍可灵活配置
- 16/8 通道信号输入，可作为 16/8 组单端信号输入，或 8/4 组差分信号输入
- 集成两路精确电流源和一路电压偏置电路，可配置到 16/8 个输入信号通道
- 集成 5ppm/°C、2.5V 的高精度基准参考电压源，负载变化率小于 60uV/mA
- 24 位高精度低零漂 Sigma-Delta ADC
 - 支持 11 种降采样率，3.125Hz~6400Hz
 - 高功率、倍频模式下数据率为 6.25Hz 至 12800Hz
 - 支持 50、60Hz 同步抑制
 - 支持 DC 偏差自校正
 - 线性度 0.0005%FS, 24BIT 有效位数
 - 噪声水平： $8\text{nV}/\sqrt{\text{Hz}}$ @ 128 倍 PGA
- 零漂：1uV @ 64/128 倍 PGA
- 集成 2.4576MHz 内部高频 RC 时钟，批量频率偏差小于 1%，-40~85°C 范围内温漂 1%
- 可由外部引脚输入精确时钟
- 内置低阻接地开关
- 内置高精度温度传感器，-40~85°C 范围内偏差 1 度
- SPI 接口
 - 支持标准 4 线或 3 线 SPI 接口
 - 支持最高 10MHz 通信时钟
 - 支持单一寄存器读写与多寄存器连续读写
 - 支持命令帧奇偶校验保护
 - 支持写入及读取操作的 CRC 校验保护
- 系统功能
 - 支持软件全局复位
 - 支持上电自动复位
 - 支持低电压报警 (3V)
- 工作温度范围：-40~+105°C
- 存储温度范围：-40~+125°C
- 封装样式：QFN32L

1. 性能指标

1.1. 极限参数

当外部输入或是环境参数超过下面条件时，很可能对芯片造成损坏或是缩短其使用寿命。下表只代表会造成损坏的范围，不代表可以正常工作的范围。

Table 1-1 极限参数表

名称	参数	最小值	最大值	单位
AVDD/DVDD	电源电压	-0.3	+6	V
Vsig	信号输入信号	-0.3	+6	V
TS	存储温度	-50	+150	°C
TJ	工作温度	-40	+125	°C

1.2. 工作参数

Table 1-2 工作参数表

名称	参数	最小值	典型值	最大值	单位
AVDD/DVDD	IO 口电压	2.3	5	5.5	V
IACTIVE	正常模式工作电流		380		uA
IACTIVE_HP	高功耗模式工作电流		950		uA
IACTIVE_LP	低功耗模式工作电流		280		uA
IPD	休眠电流		1		uA
VPOR	上电复位电压	1.9	2	2.1	V
VLVD	掉电监测电压	2.8	2.9	3	V
TA	温度范围	-40	25	105	°C

1.3. ESD/LU 性能

Table 1-3 ESD/Latch-Up 性能指标

名称	参数	最小值	最大值	单位
ESD (HBM)	HBM 模型的 ESD 放电电压	-4000	4000	V
Latch-Up	Latch-Up 测试电流 (@85°C)	-200	200	mA

1.4. GPIO 参数

Table 1-4 GPIO 参数表

名称	参数	DVDD	最小值	典型值	最大值	单位
VIH	输入信号高阈值	5V	4		5.5	V
VIL	输入信号低阈值	5V	-0.3		1	V
VT+	施密特由低变高电压的阈值	5V	2.72	2.92	3.17	V
VT-	施密特由高变低电压的阈值	5V	1.85	2	2.17	V
I _{IH}	输入高电平的电流	5V			+1	uA
I _{IL}	输入低电平的电流	5V	-1			uA
VOL	输出低电平 (@IOL 电流条件)	5V			0.4	V
VOH	输出高电平 (@IOH 电流条件)	5V	4			V
IOL	输出低电平电流@VOL (max)	5V	4.9	8.8	13.9	mA
IOH	输出高电平电流@VOH (min)	5V	5.5	15.6	29.9	mA

1.5. ADC 性能指标

1.5.1. 性能指标表

Table 1-5 ADC 性能指标表

说明：以下指标如无特别说明，都是在 AVDD=DVDD=5V，REFP1=2.5V 条件下测得。如 REFP 选择为 5V，则输入信号范围可大一倍，ENOB 也可提高 1 BIT。

参数	最小值	典型值	最大值	单位
精度				
线性度 (Linearity)		±0.0005	±0.001	%FS
有效位数 (ENOB)		23.3@PGA=1 21.8@PGA=64		BIT
无噪声位数 (Noise Free Bits)		20.8@PGA=1 19.3@PGA=64		BIT
等效噪声密度 (Noise Floor)		8		nV/√Hz@高功率模式
零漂 (Offset)		80/PGA	200/PGA	uV
零漂温漂 (Offset drift)		100@PGA=1	200@PGA=1	nV/°C
		100/PGA @PGA=2~64	200/PGA @PGA=2~64	
		3@PGA=128	6@PGA=128	
增益误差 (Gain error)		0.08	0.16	%@校正之前
增益温漂 (Gain drift)		1	2	ppm/°C
信号输入				
输入信号共模范围	AVSS		AVDD	V
输入信号幅度	$-\frac{REF}{GAIN}$		$+\frac{REF}{GAIN}$	REF=

				REFP1-REFN1
差分输入电流		1		nA
信号输入阻抗		>1G		Ω
输入共模抑制比 (CMRR)		140		dB
基准电压				
引脚输入基准 REFP1-REFN1	1		AVDD-AVSS	V
差分输入电流		1		nA
内置基准电压	2.5-0.1%	2.5	2.5+0.1%	V
内置基准电压温度系数		5	15	ppm/ $^{\circ}$ C
内置基准电流负载调整率		60		μ V/mA
内置基准最大输出电流	-10		10	mA
电源抑制比		90		dB
激励电流源IDAC0/IDAC1				
输出电流大小		10/50/200/ 500/1000/1500		μ A
初始绝对电流精度		1.2%		
两路电流源间匹配度		0.2%		
偏置电压VB				
偏置电压		(AVDD-AVSS)/2		
输出驱动电流		5		mA
启动时间		5 μ s/nF		
时钟				
ADC 转换速率 (Data Rate)	3.125		12800	Hz
引脚输入时钟频率		2.4576		MHz

内部 RC 时钟频率	2.4576 -1.5%	2.4576	2.4576 +1.5%	MHz
RC 时钟变化幅度		1%		-40~85 度范围
电源				
AVDD 电源范围	2.3	5	5.5	V
DVDD 电源范围	2.3	5	5.5	V
中功率模式下 ADC 功耗（开启 Sig Buffer, Ref Buffer, 不开启 2.5V REF, VBIAS 模块和 IDAC 模块）		210		uA, PGA=1
		320		uA, PGA=2~16
		380		uA, PGA=32 以上
高功率模式下 ADC 功耗（开启 Sig Buffer, Ref Buffer, 不开启 2.5V REF, VBIAS 模块和 IDAC 模块）		950		uA, PGA=32 以上
VBIAS 功耗		25		uA
2.5V REF 功耗		120		uA
Sig Buffer 功耗		10		uA
Ref Buffer 功耗		15		uA
电源抑制比 (PSRR)		130		dB

1.5.2. 高功率下的 ADC 噪声和有效位

Table 1-6 等效输入 RMS 噪声(uV)

高功率模式下，需将 ADCKSEL 配置为'2'，此时 ADC 工作频率将提高一倍。因此 DR 寄存器里所对应的数据率，也将在 DR 所写的的数据基础上乘 2 倍。

说明：以下指标如无特别说明，都是在 AVDD=DVDD=5V，REFP1=2.5V，FILT_TYPE 三阶滤波器条件下测得。

数据码率 (Hz)	噪声(uV)@PGA(倍)							
	128	64	32	16	8	4	2	1
6.25	0.021	0.022	0.025	0.036	0.062	0.119	0.235	0.468
12.5	0.030	0.031	0.036	0.051	0.088	0.168	0.332	0.662
25	0.042	0.044	0.051	0.072	0.124	0.237	0.469	0.936
50	0.059	0.062	0.071	0.101	0.175	0.336	0.664	1.324
100	0.084	0.088	0.101	0.143	0.248	0.475	0.939	1.872
200	0.119	0.126	0.152	0.227	0.406	0.787	1.560	3.113
400	0.169	0.179	0.215	0.321	0.574	1.112	2.206	4.403
800	0.238	0.253	0.304	0.454	0.812	1.573	3.120	6.227
1600	0.348	0.397	0.550	0.940	1.791	3.535	7.048	14.084
3200	0.492	0.561	0.778	1.329	2.532	5.000	9.967	19.918
6400	0.720	0.877	1.330	2.402	4.667	9.264	18.492	36.966
12800	1.155	1.650	2.878	5.524	10.929	21.799	43.568	87.121

Table 1-7 ENOB

说明：以下指标如无特别说明，都是在 AVDD=DVDD=5V，REFP1=2.5V，FILT_TYPE 三阶滤波器条件下测得。

数据码率 (Hz)	ENOB@PGA(倍)							
	128	64	32	16	8	4	2	1
6.25	20.8	21.8	22.6	23.1	23.3	23.3	23.3	23.3
12.5	20.3	21.3	22.1	22.6	22.8	22.8	22.8	22.8
25	19.8	20.8	21.6	22.1	22.3	22.3	22.3	22.3
50	19.3	20.3	21.1	21.6	21.8	21.8	21.8	21.8
100	18.8	19.8	20.6	21.1	21.3	21.3	21.3	21.3
200	18.3	19.2	20.0	20.4	20.6	20.6	20.6	20.6
400	17.8	18.7	19.5	19.9	20.1	20.1	20.1	20.1
800	17.3	18.2	19.0	19.4	19.6	19.6	19.6	19.6
1600	16.8	17.6	18.1	18.3	18.4	18.4	18.4	18.4
3200	16.3	17.1	17.6	17.8	17.9	17.9	17.9	17.9
6400	15.7	16.4	16.8	17.0	17.0	17.0	17.0	17.0
12800	15.0	15.5	15.7	15.8	15.8	15.8	15.8	15.8

Table 1-8 Noise Free Bits

说明：以下指标如无特别说明，都是在 AVDD=DVDD=5V，REFP1=2.5V，FILT_TYPE 三阶滤波器条件下测得。

数据码率 (Hz)	Noise Free Bits@PGA(倍)							
	128	64	32	16	8	4	2	1
6.25	18.3	19.3	20.1	20.6	20.8	20.8	20.8	20.8
12.5	17.8	18.8	19.6	20.1	20.3	20.3	20.3	20.3
25	17.3	18.3	19.1	19.6	19.8	19.8	19.8	19.8
50	16.8	17.8	18.6	19.1	19.3	19.3	19.3	19.3
100	16.3	17.3	18.1	18.6	18.8	18.8	18.8	18.8
200	15.8	16.7	17.5	17.9	18.1	18.1	18.1	18.1
400	15.3	16.2	17.0	17.4	17.6	17.6	17.6	17.6
800	14.8	15.7	16.5	16.9	17.1	17.1	17.1	17.1
1600	14.3	15.1	15.6	15.8	15.9	15.9	15.9	15.9
3200	13.8	14.6	15.1	15.3	15.4	15.4	15.4	15.4
6400	13.2	13.9	14.3	14.5	14.5	14.5	14.5	14.5
12800	12.5	13.0	13.2	13.3	13.3	13.3	13.3	13.3

1.5.3. 中功率下的 ADC 噪声和有效位

Table 1-9 等效输入 RMS 噪声(uV)

说明：以下指标如无特别说明，都是在 AVDD=DVDD=5V，REFP1=2.5V，FILT_TYPE 三阶滤波器条件下测得。

数据码率 (Hz)	噪声(uV)@PGA(倍)							
	128	64	32	16	8	4	2	1
3.125	0.026	0.027	0.031	0.044	0.077	0.148	0.293	0.584
6.25	0.036	0.038	0.044	0.063	0.109	0.209	0.414	0.826
12.5	0.051	0.054	0.062	0.089	0.154	0.296	0.586	1.168
25	0.073	0.076	0.088	0.125	0.218	0.419	0.828	1.652
50	0.103	0.107	0.125	0.177	0.309	0.592	1.171	2.336
100	0.146	0.154	0.183	0.268	0.476	0.919	1.821	3.633
200	0.206	0.218	0.258	0.379	0.673	1.299	2.575	5.138
400	0.292	0.308	0.365	0.536	0.952	1.837	3.641	7.266
800	0.419	0.460	0.596	0.964	1.796	3.523	7.012	14.007
1600	0.593	0.650	0.843	1.363	2.540	4.983	9.917	19.808
3200	0.848	0.954	1.295	2.178	4.125	8.130	16.199	32.367
6400	1.356	1.853	3.131	5.941	11.716	23.348	46.654	93.287

Table 1-10 ENOB

说明：以下指标如无特别说明，都是在 AVDD=DVDD=5V，REFP1=2.5V，FILT_TYPE 三阶滤波器条件下测得。

数据码率 (Hz)	ENOB@PGA(倍)							
	128	64	32	16	8	4	2	1
3.125	20.5	21.5	22.3	22.7	22.9	23.0	23.0	23.0
6.25	20.0	21.0	21.8	22.2	22.4	22.5	22.5	22.5
12.5	19.5	20.5	21.3	21.7	21.9	22.0	22.0	22.0
25	19.0	20.0	20.8	21.2	21.4	21.5	21.5	21.5
50	18.5	19.5	20.3	20.7	20.9	21.0	21.0	21.0
100	18.0	19.0	19.7	20.2	20.3	20.4	20.4	20.4
200	17.5	18.5	19.2	19.7	19.8	19.9	19.9	19.9
400	17.0	18.0	18.7	19.2	19.3	19.4	19.4	19.4
800	16.5	17.4	18.0	18.3	18.4	18.4	18.4	18.4
1600	16.0	16.9	17.5	17.8	17.9	17.9	17.9	17.9
3200	15.5	16.3	16.9	17.1	17.2	17.2	17.2	17.2
6400	14.8	15.4	15.6	15.7	15.7	15.7	15.7	15.7

Table 1-11 Noise Free Bits

数据码率 (Hz)	Noise Free Bits@PGA(倍)							
	128	64	32	16	8	4	2	1
3.125	18.0	19.0	19.8	20.2	20.4	20.5	20.5	20.5
6.25	17.5	18.5	19.3	19.7	19.9	20.0	20.0	20.0
12.5	17.0	18.0	18.8	19.2	19.4	19.5	19.5	19.5
25	16.5	17.5	18.3	18.7	18.9	19.0	19.0	19.0
50	16.0	17.0	17.8	18.2	18.4	18.5	18.5	18.5
100	15.5	16.5	17.2	17.7	17.8	17.9	17.9	17.9
200	15.0	16.0	16.7	17.2	17.3	17.4	17.4	17.4
400	14.5	15.5	16.2	16.7	16.8	16.9	16.9	16.9
800	14.0	14.9	15.5	15.8	15.9	15.9	15.9	15.9
1600	13.5	14.4	15.0	15.3	15.4	15.4	15.4	15.4
3200	13.0	13.8	14.4	14.6	14.7	14.7	14.7	14.7
6400	12.3	12.9	13.1	13.2	13.2	13.2	13.2	13.2

1.5.4. 低功率下的 ADC 噪声和有效位

Table 1-12 等效输入 RMS 噪声(uV)

低功率模式下，需将 ADCKSEL 配置为‘1’，此时 ADC 工作频率将降低一倍。因此 DR 寄存器里所对应的数据率，也将在 DR 所写的的数据基础上除 2 倍。

说明：以下指标如无特别说明，都是在 AVDD=DVDD=5V，REFP1=2.5V，FILT_TYPE 三阶滤波器条件下测得。

数据码率 (Hz)	噪声(uV)@PGA(倍)							
	128	64	32	16	8	4	2	1
1.5625	0.027	0.028	0.033	0.047	0.082	0.157	0.310	0.619
3.125	0.038	0.040	0.046	0.066	0.116	0.222	0.439	0.876
6.25	0.054	0.056	0.065	0.094	0.163	0.314	0.621	1.239
12.5	0.076	0.080	0.093	0.132	0.231	0.444	0.878	1.752
25	0.107	0.112	0.131	0.187	0.327	0.628	1.242	2.477
50	0.153	0.162	0.194	0.289	0.518	1.003	1.989	3.970
100	0.216	0.229	0.274	0.409	0.732	1.418	2.813	5.614
200	0.305	0.323	0.388	0.579	1.036	2.006	3.978	7.939
400	0.436	0.476	0.610	0.976	1.810	3.545	7.053	14.086
800	0.617	0.674	0.863	1.380	2.560	5.014	9.974	19.921
1600	0.888	1.008	1.387	2.357	4.480	8.840	17.620	35.210
3200	1.400	1.885	3.152	5.955	11.728	23.365	46.684	93.346

Table 1-13 ENOB

说明：以下指标如无特别说明，都是在 AVDD=DVDD=5V，REFP1=2.5V，FILT_TYPE 三阶滤波器条件下测得。

数据码率 (Hz)	ENOB@PGA(倍)							
	128	64	32	16	8	4	2	1
1.5625	20.5	21.4	22.2	22.7	22.9	22.9	22.9	22.9
3.125	20.0	20.9	21.7	22.2	22.4	22.4	22.4	22.4
6.25	19.5	20.4	21.2	21.7	21.9	21.9	21.9	21.9
12.5	19.0	19.9	20.7	21.2	21.4	21.4	21.4	21.4
25	18.5	19.4	20.2	20.7	20.9	20.9	20.9	20.9
50	18.0	18.9	19.6	20.0	20.2	20.2	20.3	20.3
100	17.5	18.4	19.1	19.5	19.7	19.7	19.8	19.8
200	17.0	17.9	18.6	19.0	19.2	19.2	19.3	19.3
400	16.4	17.3	18.0	18.3	18.4	18.4	18.4	18.4
800	15.9	16.8	17.5	17.8	17.9	17.9	17.9	17.9
1600	15.4	16.2	16.8	17.0	17.1	17.1	17.1	17.1
3200	14.8	15.3	15.6	15.7	15.7	15.7	15.7	15.7

Table 1-14 Noise Free Bits

数据码率 (Hz)	Noise Free Bits@PGA(倍)							
	128	64	32	16	8	4	2	1
1.5625	18.0	18.9	19.7	20.2	20.4	20.4	20.4	20.4
3.125	17.5	18.4	19.2	19.7	19.9	19.9	19.9	19.9
6.25	17.0	17.9	18.7	19.2	19.4	19.4	19.4	19.4
12.5	16.5	17.4	18.2	18.7	18.9	18.9	18.9	18.9
25	16.0	16.9	17.7	18.2	18.4	18.4	18.4	18.4
50	15.5	16.4	17.1	17.5	17.7	17.7	17.8	17.8
100	15.0	15.9	16.6	17.0	17.2	17.2	17.3	17.3
200	14.5	15.4	16.1	16.5	16.7	16.7	16.8	16.8
400	13.9	14.8	15.5	15.8	15.9	15.9	15.9	15.9
800	13.4	14.3	15.0	15.3	15.4	15.4	15.4	15.4
1600	12.9	13.7	14.3	14.5	14.6	14.6	14.6	14.6
3200	12.3	12.8	13.1	13.2	13.2	13.2	13.2	13.2

1.6. ADC 测试图表

1.6.1. 高功率模式下的噪声值

测试条件:

输入 0.25mV 的直流信号, AVDD=DVDD= 5V, REFP1=2.5V, REFN1=GND, 采样率 25Hz。

PGA=1

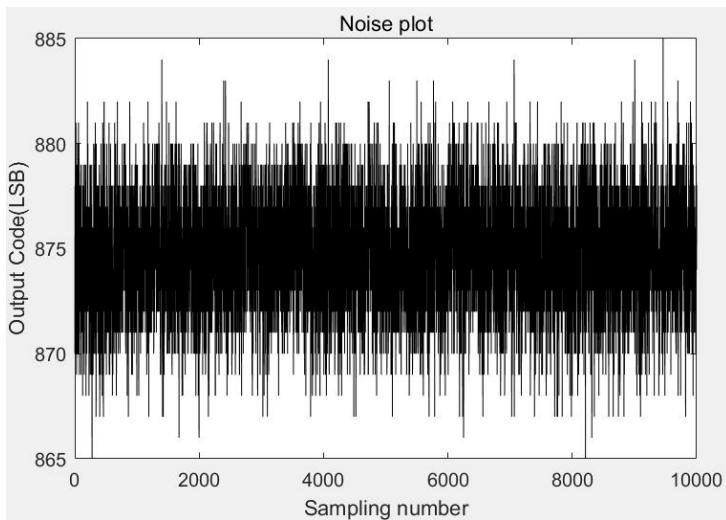


Figure 1

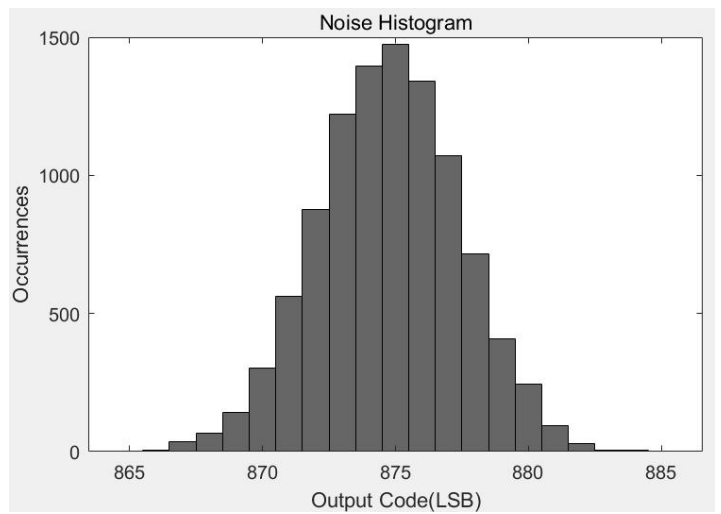


Figure 2

PGA=128

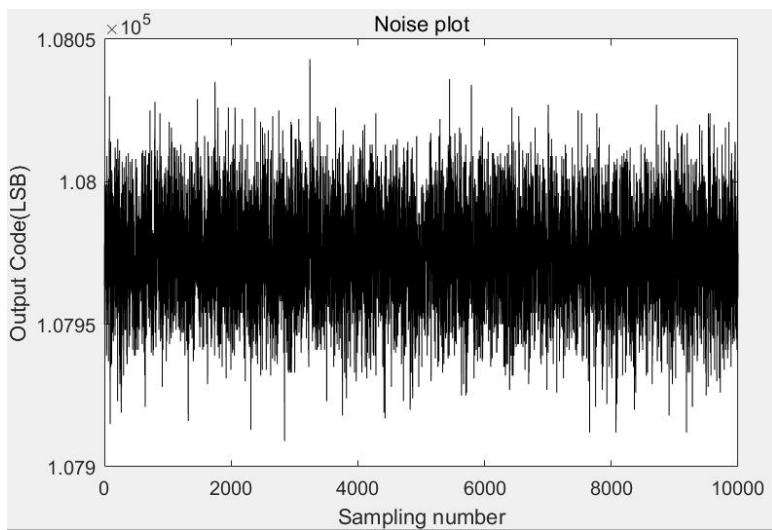


Figure 3

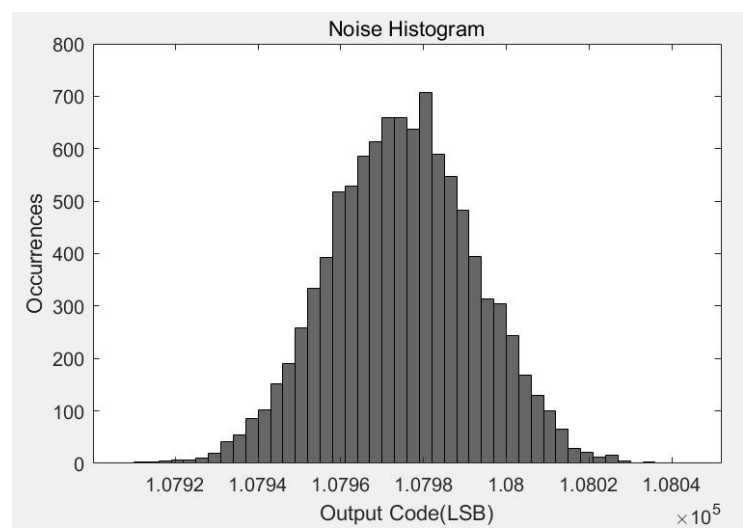


Figure 4

1.6.2. 中功率模式下的噪声值

测试条件:

输入 0.25mV 的直流信号, AVDD=DVDD= 5V, REFP1=2.5V, REFN1=GND, 采样率 25Hz。

PGA=1

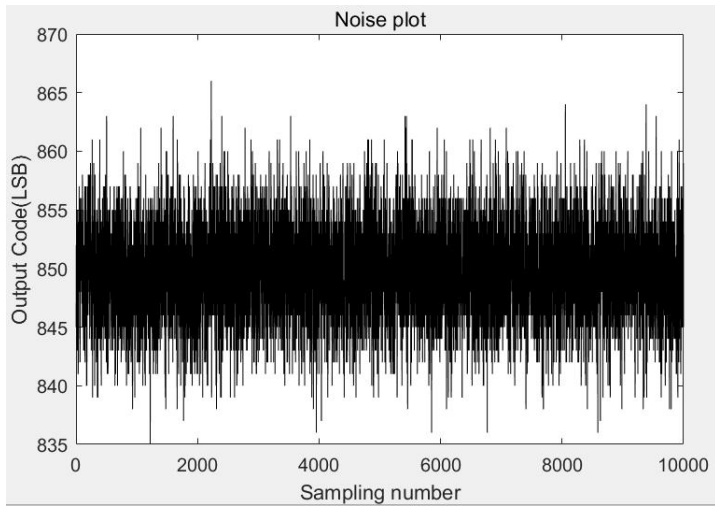


Figure 5

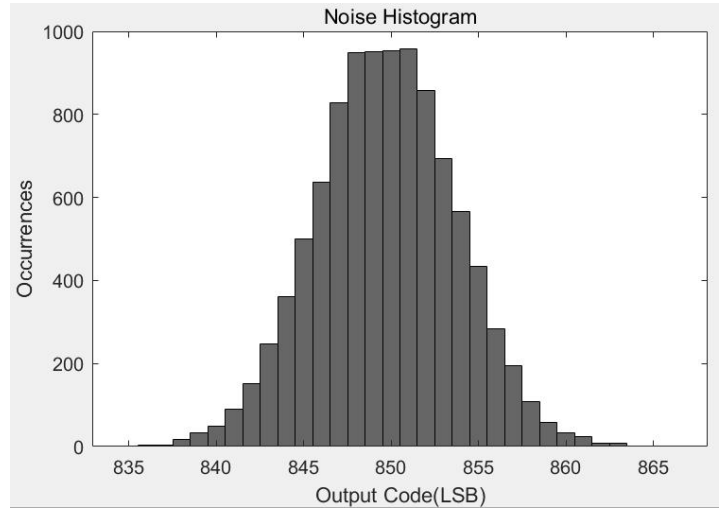


Figure 6

PGA=128

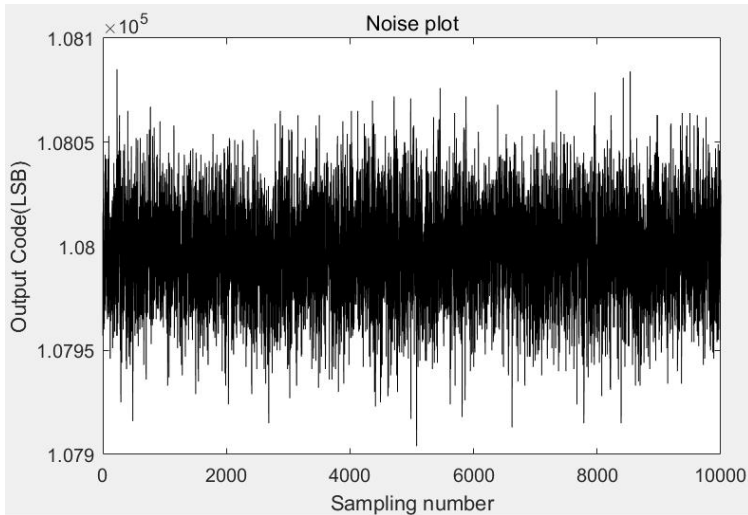


Figure 7

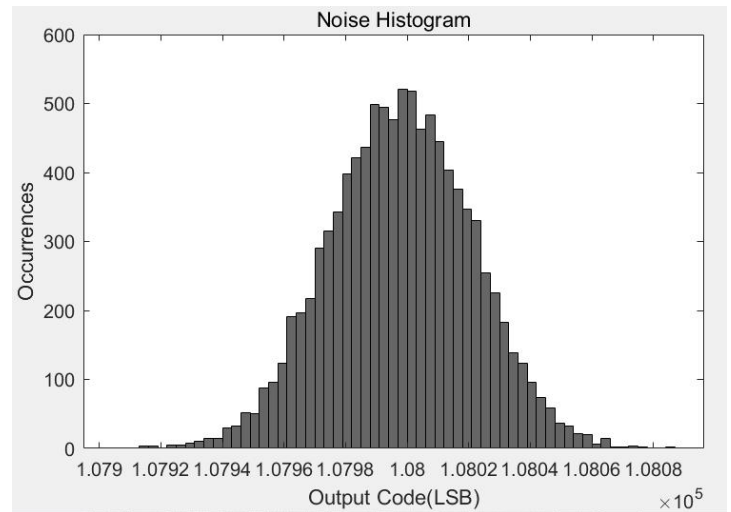


Figure 8

1.6.3. 低功率模式下的噪声值

测试条件:

输入 0.25mV 的直流信号, AVDD=DVDD= 5V, REFP1=2.5V, REFN1=GND, 采样率 25Hz。

PGA=1

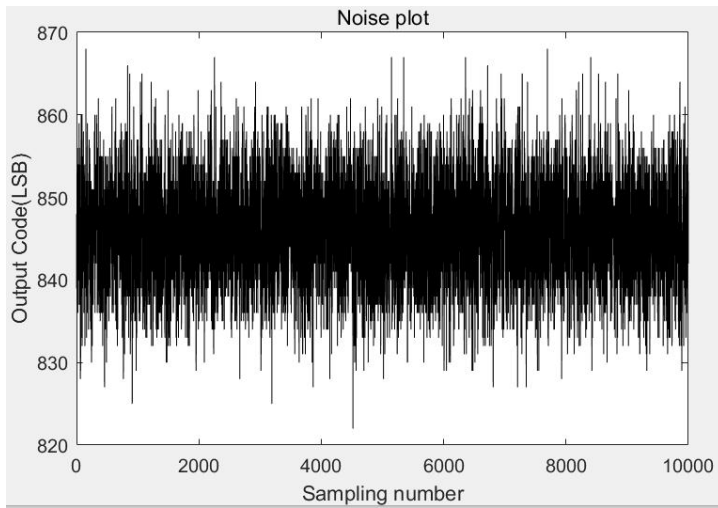


Figure 9

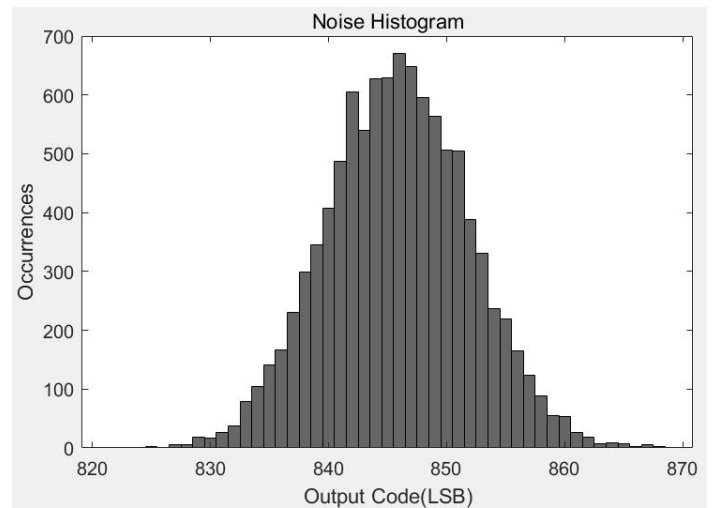


Figure 10

PGA=128

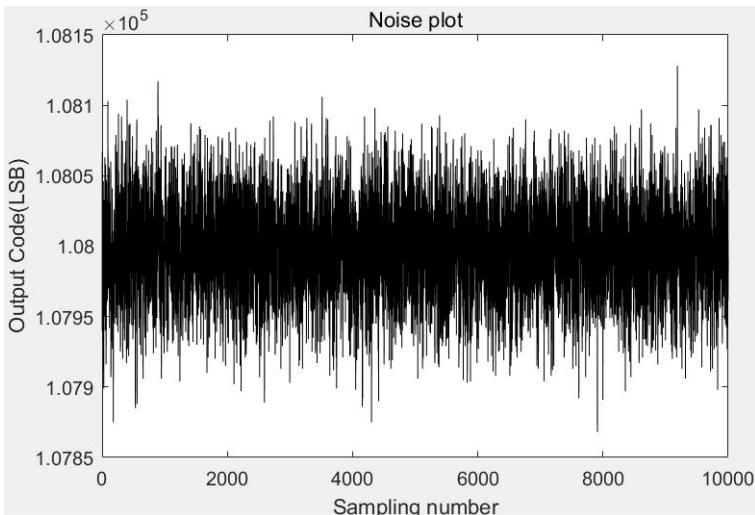


Figure 11

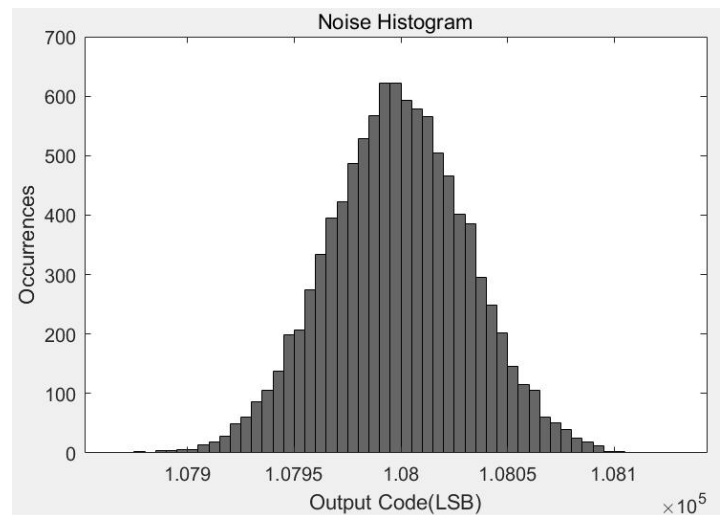


Figure 12

1.6.4. 增益和 Offset 的温漂

增益温漂测试条件:

输入一半满量程的直流信号, $AVDD=DVDD=REFP1=5V$, $REFN1=GND$, $PGA=128$, $DR=3.125Hz$ 。测试温度范围为 $-40\sim 120$ 摄氏度。

下图为 4 颗芯片的测试数据。

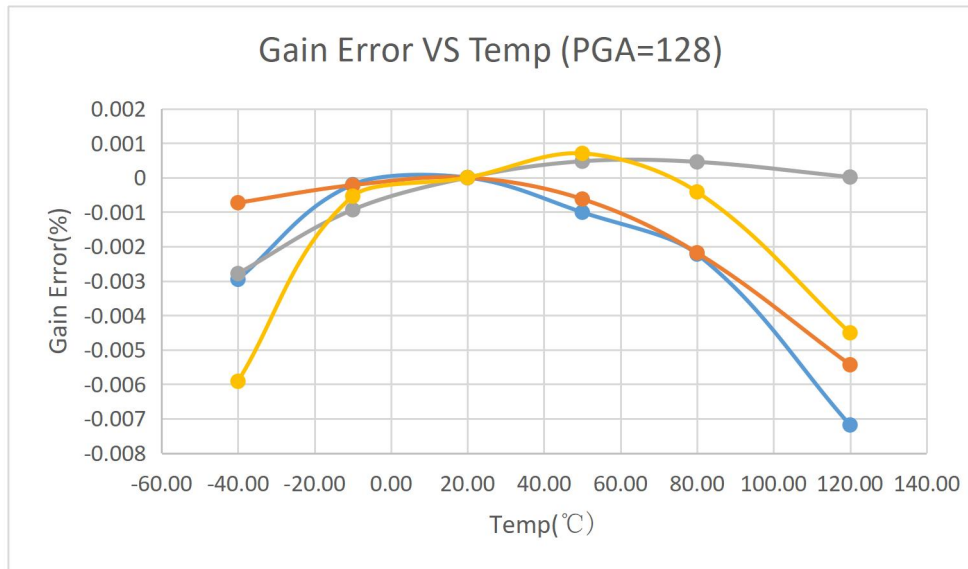


Figure 13

Offset 温漂测试条件:

选择内部 AVSS 通道, $AVDD=DVDD=5V$, $REFP1=2.5V$, $REFN1=GND$, 增益设置为 64 倍, $DR=3.125Hz$ 。测试温度范围 $-40\sim 120$ 摄氏度。

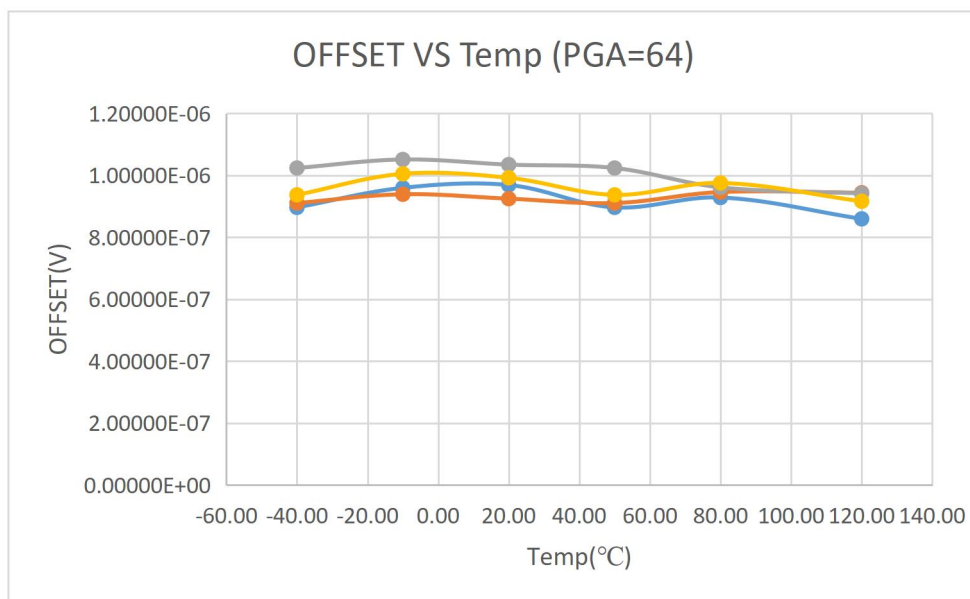


Figure 14

1.6.5. 电源抑制比(PSRR)

测试条件:

电源上叠加 1V 峰峰值、12.5Hz 的正弦信号，AVDD=DVDD=4.5V（即电源在 4~5V 之间变化），REFP1=2.5V，REFN1=GND，PGA 设置为 128 倍，采样率 50Hz。频谱图如下图所示。

电源工频干扰信号在输出数据上为-104dB，即 6.3uV，等效到输入端为 $6.3\mu\text{V} * 2.5\text{V} / 128 = 123\text{nV}$ （其中 2.5V 为基准电压）。1V 峰峰值的输入电源干扰的有效值为， $1/2/1.414 = 0.354\text{V}$ 。

则 PSRR 计算为： $20 * \log_{10}(0.354 / 123\text{n}) = 129\text{dB}$

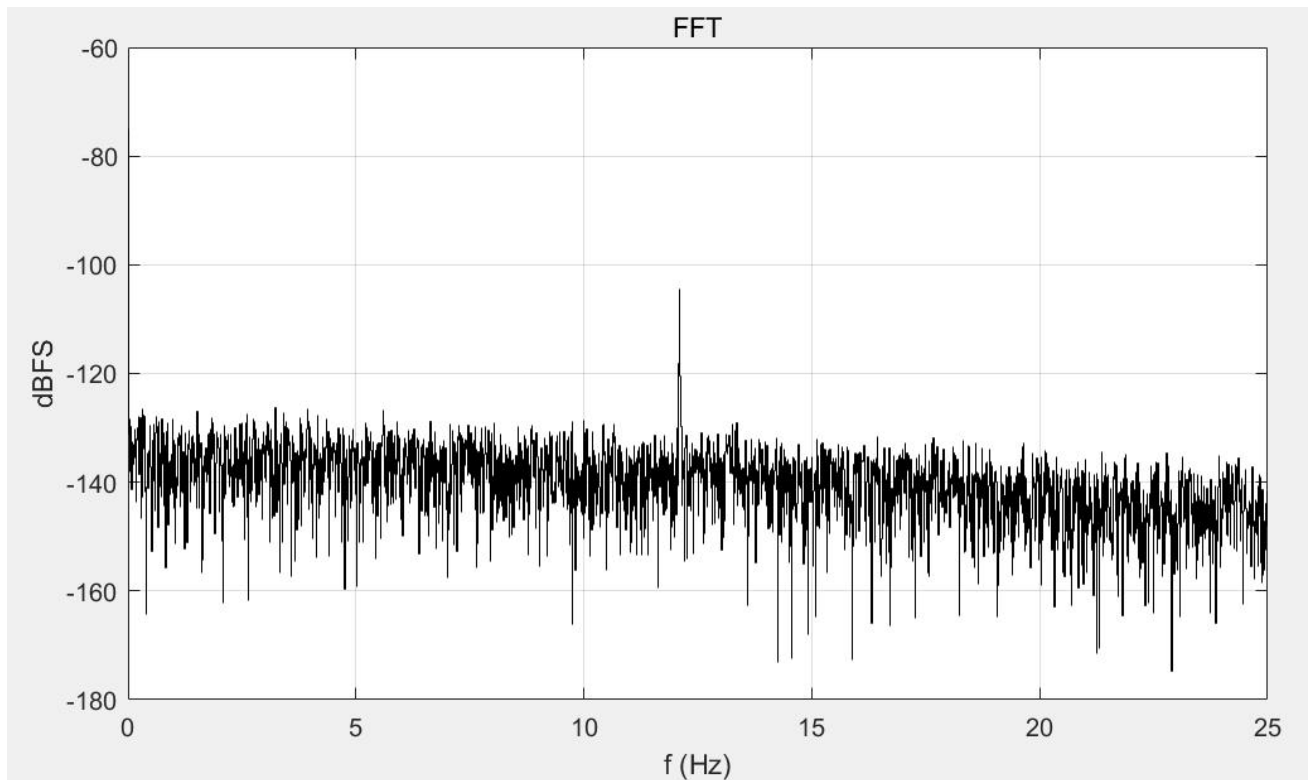


Figure 15

1.6.6. 共模抑制比(CMRR)

测试条件:

在输入信号上叠加 2V 峰峰值、12.5Hz 的正弦共模信号, $AVDD=DVDD=5V$, $REFP1=2.5V$, $REFN1=GND$, PGA 设置为 128 倍, 采样率 50Hz。频谱图如下图所示。

共模信号干扰体现在输出数据上为 -118dB, 即 1.26 μ V, 等效到输入端为 $1.26\mu V \times 2.5V / 128 = 25nV$ (其中 2.5V 为基准电压)。2V 峰峰值的输入电源干扰的有效值为, $2/2/1.414 = 0.707V$ 。

则 CMRR 计算为: $20 \times \log_{10}(0.707/25n) = 149dB$

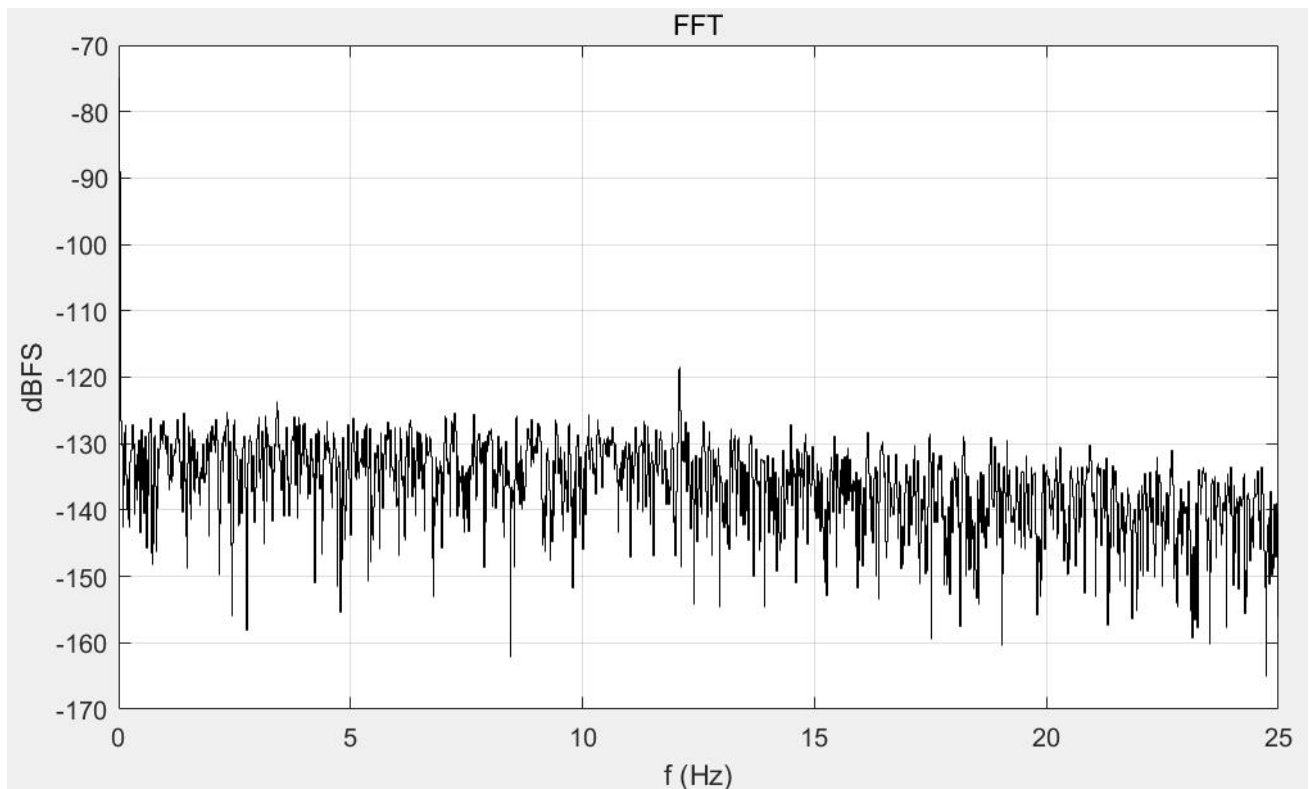


Figure 16

2. 引脚定义和封装

2.1. 引脚定义

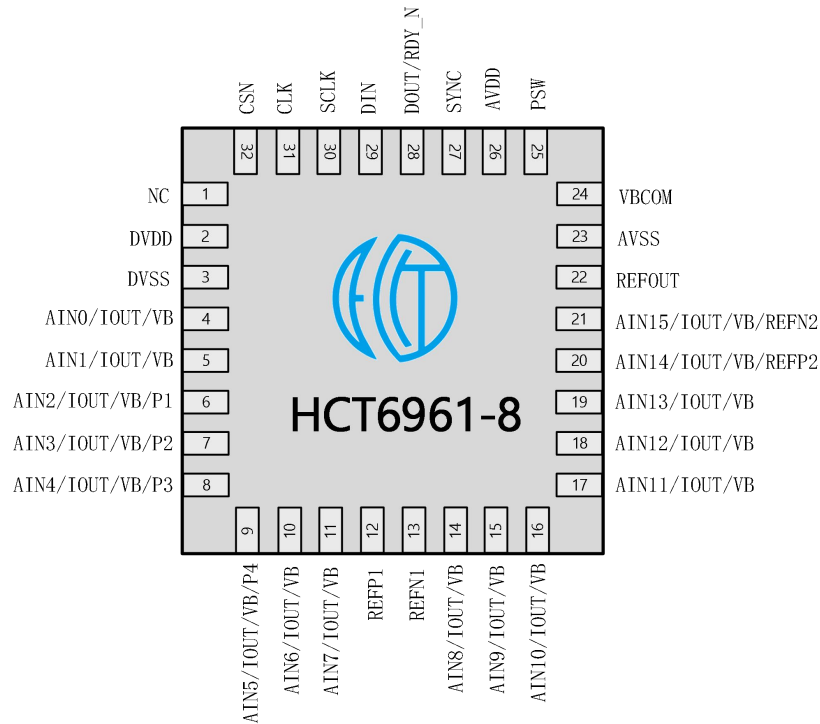


Figure 2-1 HCT6961-8 引脚分布图

Table 2-1 HCT6961-8 引脚定义

编号	名称	类型	描述
1	NC	无	无连接
2	DVDD	电源	数字电源，DVDD 和 DVSS 之间接一个大于 0.1uF 的瓷片电容
3	DVSS	地	数字地
4	AIN0/IOUT/VB	输入/输出	AIN0 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出
5	AIN1/IOUT/VB	输入/输出	AIN1 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出

6	AIN2/IOUT/VB/P1	输入/输出	AIN2 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出 P1 为输入/输出 IO 信号，由 SYS_CONF4 相关寄存器设置
7	AIN3/IOUT/VB/P2	输入/输出	AIN3 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出 P2 为输入/输出 IO 信号，由 SYS_CONF4 相关寄存器设置
8	AIN4/IOUT/VB/P3	输入/输出	AIN4 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出 P3 为输入/输出 IO 信号，由 SYS_CONF4 相关寄存器设置
9	AIN5/IOUT/VB/P4	输入/输出	AIN5 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出 P4 为输入/输出 IO 信号，由 SYS_CONF4 相关寄存器设置
10	AIN6/IOUT/VB	输入/输出	AIN6 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出
11	AIN7/IOUT/VB	输入/输出	AIN7 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出
12	REFP1	输入/输出	基准电压源正输入端，REFP1 和 REFN1 之间接一个大于等于 1uF 的瓷片电容
13	REFN1	输入/输出	基准电压源负输入端，一般情况接 AVSS
14	AIN8/IOUT/VB	输入/输出	AIN8 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出
15	AIN9/IOUT/VB	输入/输出	AIN9 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出
16	AIN10/IOUT/VB	输入/输出	AIN10 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出
17	AIN11/IOUT/VB	输入/输出	AIN11 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出
18	AIN12/IOUT/VB	输入/输出	AIN12 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出
19	AIN13/IOUT/VB	输入/输出	AIN13 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出
20	AIN14/IOUT/VB/REFP2	输入/输出	AIN14 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出

			REFP2 为另一组输入基准电压源正输入端,ADC 基准源的选择由寄存器 REFSEL<1:0>决定
21	AIN15/IOUT/VB/REFN2	输入/输出	AIN15 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出 REFN2 为另一组输入基准电压源负输入端, ADC 基准源的选择由寄存器 REFSEL<1:0>决定
22	REFOUT	输出	芯片 2.5V 内部基准源输出,需接一个 1uF 的瓷片电容。在使用此基准源的时候,也可将其连至外围其他芯片作为基准源使用。如不使用此基准源,该引脚必须浮空或者接地处理,不可将其上拉至电源。
23	AVSS	地	模拟地
24	VBCOM	输出	VBCOM 为偏置电压专用输出引脚,可接 0.1uF 滤波电容到地,然后从 PCB 上连到需要提供偏置的信号节点。
25	PSW	输入/输出	接地开关,开关阻抗 8 欧姆,通过设置寄存器的 SWT_SIG 寄存器打开,开关可通过 20mA 以下的电流。
26	AVDD	电源	模拟电源,AVDD 和 AVSS 之间接一个大于等于 1uF 的瓷片电容
27	SYNC	输入	ADC 同步信号输入,为'0'时,芯片内部不开启工作,为'1'后启动,用于同步多颗芯片之间的转换时序
28	DOUT/RDY_N	输出	SPI 数据输出,片外需要接 $\geq 100\text{K}\Omega$ 上拉至电源的电阻。建议在数据率较低的工作条件下(如小于 800Hz),DOUT 上的上拉电阻用 1M Ω
29	DIN	输入	SPI 数据输入,该引脚不加上拉/下拉电阻
30	SCLK	输入	SPI 时钟输入,建议不通讯时 SCLK 输出低电平,该引脚不加上拉/下拉电阻
31	CLK	输入/输出	外部输入的 2.4576MHz 精确时钟,如需使用外部输入时钟,需将 CKSRSEL<1:0>配置为'10'或'11' 使用内部 2.4576M RC 时钟时,此引脚有两种处理方式: 1) 接地 2) 配置 CKSRSEL<1:0>="01",将内部 RC 时钟从 CLK 引脚送出,可用于测量或为其他芯片提供时钟
32	CSN	输入	SPI 片选输入,低电平有效,该引脚不加上拉/下拉电阻

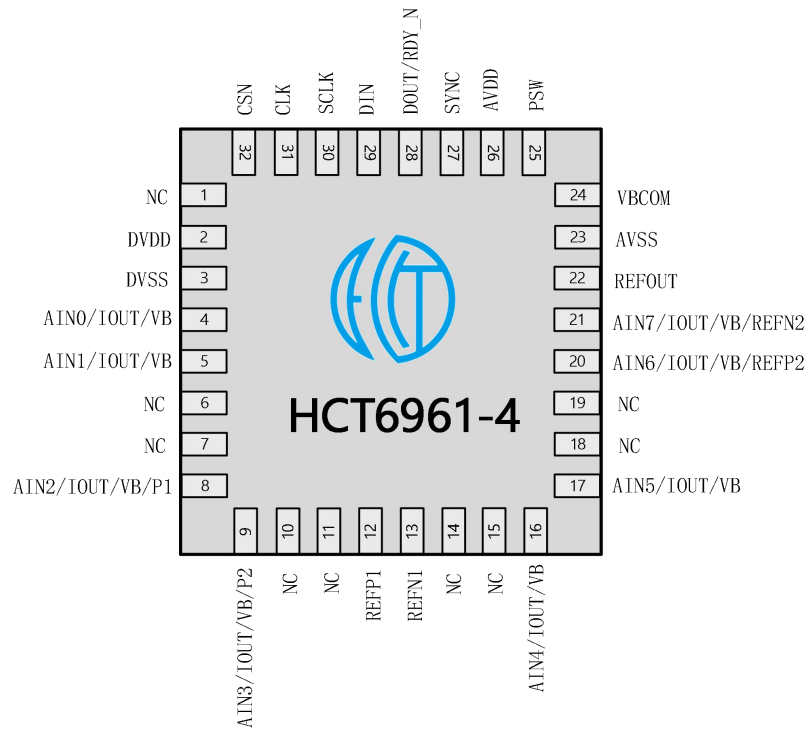


Figure 2-2 HCT6961-4 引脚分布图

Table 2-2 HCT6961-4 引脚定义

编号	名称	类型	描述
1	NC	无	无连接
2	DVDD	电源	数字电源, DVDD 和 DVSS 之间接一个大于 0.1uF 的瓷片电容
3	DVSS	地	数字地
4	AIN0/IOUT/VB	输入/输出	AIN0 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出
5	AIN1/IOUT/VB	输入/输出	AIN1 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出
6	NC	无	无连接
7	NC	无	无连接
8	AIN2/IOUT/VB /P1	输入/输出	AIN2 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出

			P1 为输入/输出 IO 信号，由 SYS_CONF4 相关寄存器设置
9	AIN3/IOUT/VB /P2	输入/输出	AIN3 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出 P2 为输入/输出 IO 信号，由 SYS_CONF4 相关寄存器设置
10	NC	无	无连接
11	NC	无	无连接
12	REFP1	输入/输出	基准电压源正输入端，REFP1 和 REFN1 之间接一个大于等于 1uF 的瓷片电容
13	REFN1	输入/输出	基准电压源负输入端，一般情况接 AVSS
14	NC	无	无连接
15	NC	无	无连接
16	AIN4/IOUT/VB	输入/输出	AIN4 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出
17	AIN5/IOUT/VB	输入/输出	AIN5 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出
18	NC	无	无连接
19	NC	无	无连接
20	AIN6/IOUT/VB/REF P2	输入/输出	AIN6 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出 REFP2 为另一组输入基准电压源正输入端，ADC 基准源的选择由寄存器 REFSEL<1:0>决定
21	AIN7/IOUT/VB/REF N2	输入/输出	AIN7 为 ADC 输入信号通道/IOUT 为电流源输出/VB 为偏置电压输出 REFN2 为另一组输入基准电压源负输入端，ADC 基准源的选择由寄存器 REFSEL<1:0>决定
22	REFOUT	输出	芯片 2.5V 内部基准源输出，需接一个 1uF 的瓷片电容。在使用此基准源的时候，也可将其连至外围其他芯片作为基准源使用。如不使用此基准源，该引脚必须浮空或者接地处理，不可将其上拉至电源。

23	AVSS	地	模拟地
24	VBCOM	输出	VBCOM 为偏置电压专用输出引脚, 可接 0.1uF 滤波电容到地, 然后从 PCB 上连到需要提供偏置的信号节点。
25	PSW	输入/输出	接地开关, 开关阻抗 8 欧姆, 通过设置寄存器的 SWT_SIG 寄存器打开, 开关可通过 20mA 以下的电流。
26	AVDD	电源	模拟电源, AVDD 和 AVSS 之间接一个大于等于 1uF 的瓷片电容
27	SYNC	输入	ADC 同步信号输入, 为 '0' 时, 芯片内部不开启工作, 为 '1' 后启动, 用于同步多颗芯片之间的转换时序
28	DOUT/RDY_N	输出	SPI 数据输出, 片外需要接 $\geq 100\text{K}\Omega$ 上拉至电源的电阻. 建议在数据率较低的工作条件下 (如小于 800Hz), DOUT 上的上拉电阻用 1M Ω
29	DIN	输入	SPI 数据输入, 该引脚不加上拉/下拉电阻
30	SCLK	输入	SPI 时钟输入, 建议不通讯时 SCLK 输出低电平, 该引脚不加上拉/下拉电阻
31	CLK	输入/输出	外部输入的 2.4576MHz 精确时钟, 如需使用外部输入时钟, 需将 CKSRSEL<1:0>配置为 '10' 或 '11' 使用内部 2.4576M RC 时钟时, 此引脚有两种处理方式: 1) 接地 2) 配置 CKSRSEL<1:0>="01", 将内部 RC 时钟从 CLK 引脚送出, 可用于测量或为其他芯片提供时钟
32	CSN	输入	SPI 片选输入, 低电平有效, 该引脚不加上拉/下拉电阻

2.2. 封装尺寸

QFN32:

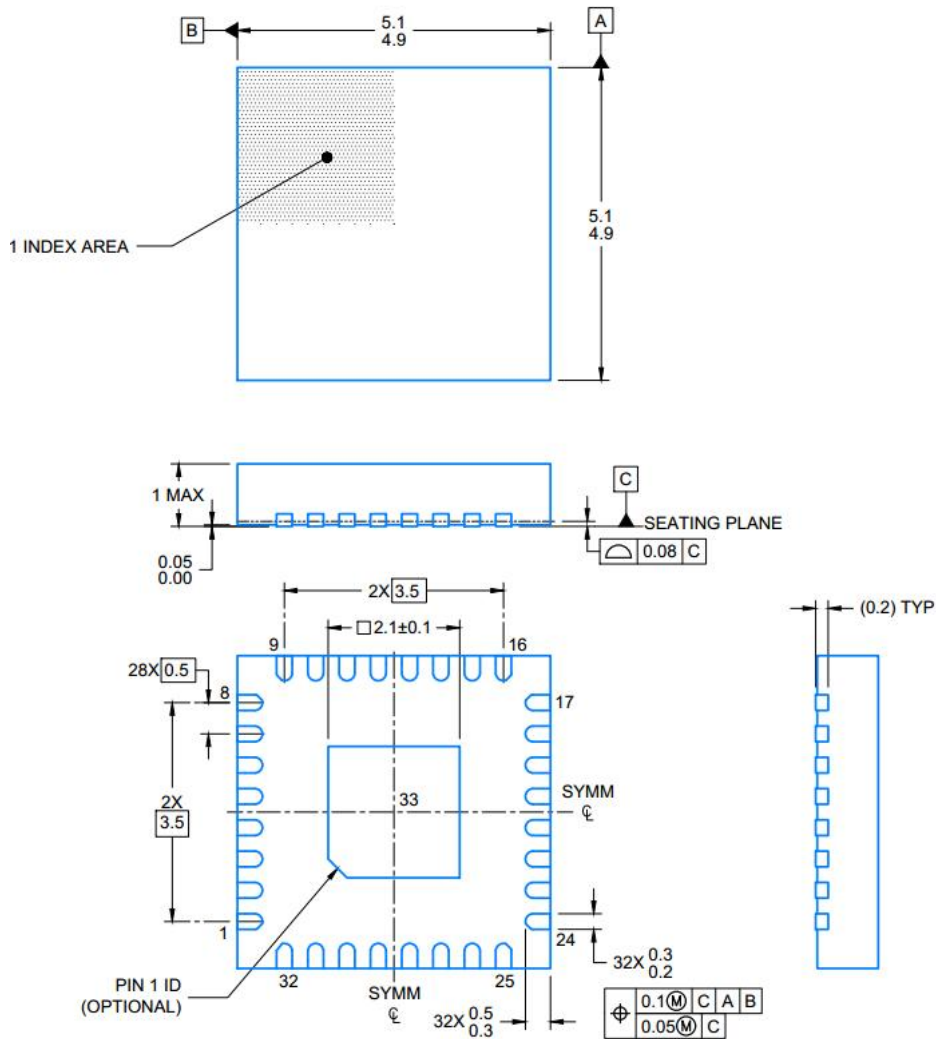


Figure 2-3 HCT6961-x 封装尺寸