

ID0-S0M2708-S1 硬件设计指南



ID0-S0M2708-S1
硬件设计指南

深圳触觉智能科技有限公司

www.industio.cn

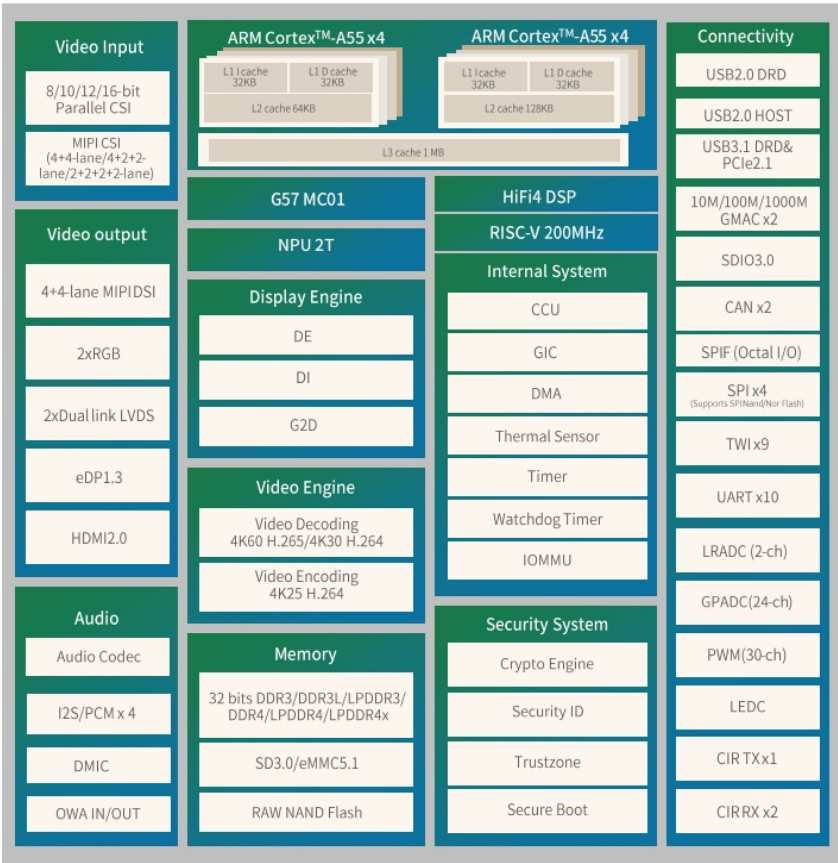
文档修订历史

版本	PCBA 版本	修订内容	修订	审核	日期
V1.0	V1C	创建文档	GZH	ID0	2024/09/23

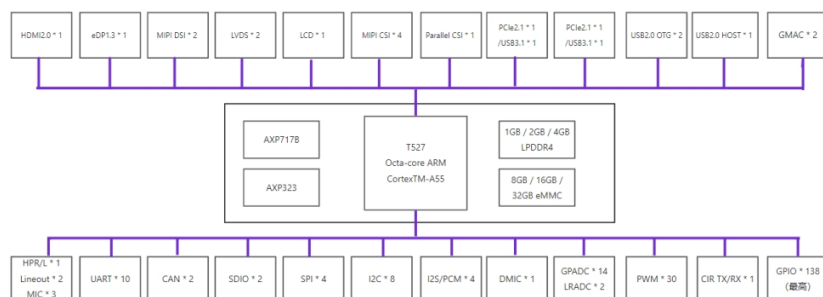
1、产品概述

ID0-SOM2708-S1 核心板是基于全志 T527 系列高性能处理器开发设计的核心板；T527 集成了 8 个 ARM Cortex-A55 高性能核，包括 4 个 Cortex-A55@1.8GHz 和 4 个 Cortex-A55@1.4GHz。同时内置 1 个 RISC-V 核和 1 个 DSP 核，1 个 ARM G57 MC1 GPU，具备 H.264，4K@25fps 的硬编码及 H.265，4K@60fps 高清硬解码的能力，支持 2TOPS 算力的 NPU，为您的 AI 应用赋能。

ID0-SOM2708-1 采用全志高性能 SOC 芯片 T527，T527 在智能工控领域和汽车领域的一款高性能嵌入式处理器。适用于高性能工业机器人、工业 HMI、边缘计算工业自动化和电力能源储能网关等领域等应用。



ID0-SOM2708-S1 核心板进行了严格的电源完整性和信号完整性仿真设计，通过各项电磁兼容、温度冲击、高温高湿老化、长时间存储压力等测试，稳定可靠，批量供货。用户仅需设计外围电路即可快速实现项目的稳定量产，ID0-SOM2708-S1 模块逻辑框图，如下图所示：

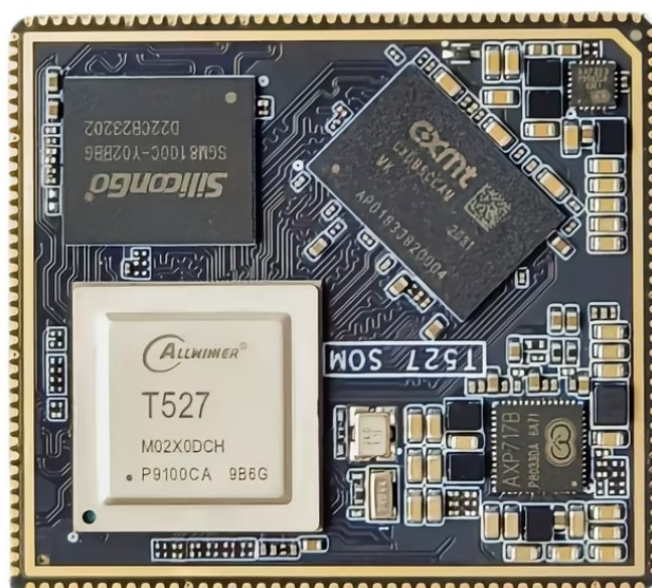


1.1 产品特点

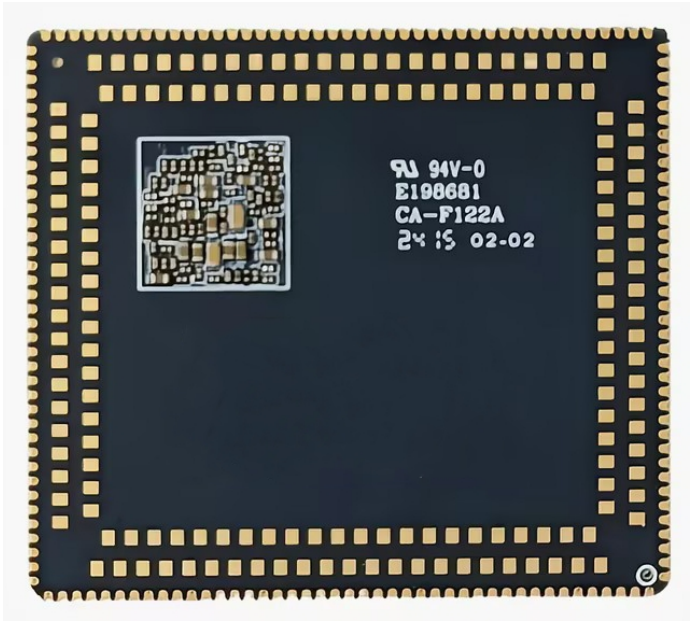
1. 处理器采用 8 核 A55 22nm 先进制程工艺；
2. 5 种显示接口：HDMI、eDP、LVDS、MIPI DSI、RGB，支持 4K+1080P 双屏异显；
3. 丰富的总线接口：2*GMAC、2*CAN、PCIe2.1/USB3.1、3*USB2.0、10*UART、30*PWM、4*SPI、8*I2C 等；
4. 核心板支持 100%全国产。

1.2 产品图片

IDO-SOM2708-S1 核心板正面，如下图所示：



IDO-SOM2708-S1 核心板背面，如下图所示：



1.3 基本参数

基本参数如下图所示：

基本参数	
SOC 系统芯片	Allwinner T527M02X0DCH
CPU	T527M02X0DCH, 8 核 ARM Cortex™-A55@1.8GHz
DSP	HIFI4 Audio DSP@600MHz
RISC	RISC-V@200MHz
GPU	GPU G57 MC1
VPU	H. 265 4K@60fps 解码
	H. 264 4K@60fps 解码 H. 264 4K@25fps 编码
NPU	NPU 2Tops (INT8)

内存	2GB / 4GB LPDDR4/4X
存储	16GB / 32GB /64GB / 128GB eMMC
硬件参数	
显示	1 x HDMI2.0（支持 2D 显示 4K@60fps，3D 显示 4K@30fps，3D 显示 4K@30fps） 1 x eDP1.3（支持 2.5K@60fps 和 4K@30fps） 2 x MIPI DSI（支持 4-lane MIPI DSI，1280×720@60fps，1920×1200@60fps）（支持 4+4lane MIPI DSI，2560×1600@fps，3840×2160@45fps，4096×2160@45fps） 1 x LVDS（支持 dual link 1920×1080@60fps，single link1366×768@60fps） 1 x LCD（RGB666 18 位 核心板可最高支持 RGB888 24 位，最高 1080P@60fps） 支持双屏异显
MIPI CSI	4 x MIPI CSI 支持 8M@30fps RAW12 2F-WDR，最大尺寸 3264(H)×2448(V) 支持组合 4+4-lane，4+2+2-lane，or 2+2+2+2-lane
Parallel CSI	1 x Parallel CSI 支持 8/10/12/16-bit 位宽 支持 ITU-R BT.656 up to 4*720P@30fps 支持 ITU-R BT.1120 up to 4*1080P@30fps

PCIe2.1/USB 3.1	1 x PCIe2.1 (仅支持 RC 模式, 1-lane, 5Gbp) 1 x USB3.1 (DRD mode, 5 Gbit/s) PCIe2.1/USB 3.1 复用功能/二选一
USB 2.0	2 x USB2.0 OTG 1 x USB2.0 HOST
Ethernet	2 x GMAC 支持 RMII/RGMII 接口, 支持速率 10/100/1000Mbit/s
Audio	1 x HDMI 1 x HPR/L 2 x Lineout 3 x Mic
UART	10 x UART 2 x CAN 2 x SDIO 4 x SPI 8 x I2C 4 x I2S/PCM 1 x DMIC 14 x GPADC 2 x LRADC

	30 x PWM 1 x CIR TX/RX 138 x GPIO（最高，引脚与其它功能存在复用）
其他	
主板尺寸	4.5cm * 4.0cm * 0.3cm
接口类型	162Pin 间距 1.0mm 邮票孔+164Pin LGA
工作电压	DC 5V
工作温度	-25 ~ +85℃（商业级） -40 ~ +85℃（工业级）
PCB 规格	板厚 1.4mm ， 10 层板 高 Tg 材质，沉金工艺

1.4 工作环境

工作环境如下表所示：

工作环境	
工作温度	-25 ~ +85℃（商业级） -40 ~ +85℃（工业级）
存储温度	-40 ~ +85℃
存储湿度	10%~80%

2、硬件设计说明

2.1 电源系统设计说明

ID0-SOM2708-S1 核心板共引出了 1 个电源主输入 VCC5V_IN（129PIN 和 130PIN）和 2 个 IO 电源域输入（VCC-PE-IN、VCC-PK-IN）；

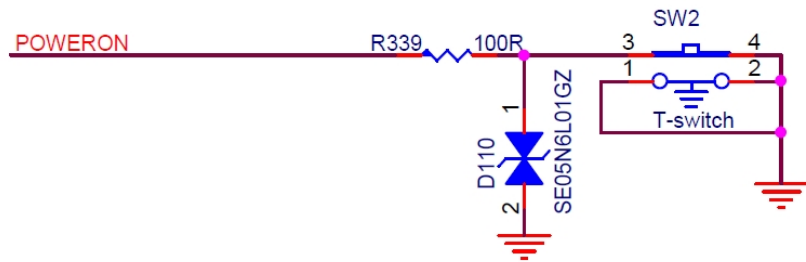
ID0-SOM2708-S1 核心板提供 3 个电源输出引脚为 VCC1V8_OUT_S3（81PIN）、VCC3V3_OUT_S0（82PIN）、VCC-CARD-OUT（62PIN）

ID0-SOM2708-S1 电源相关引脚说明如下表所示：

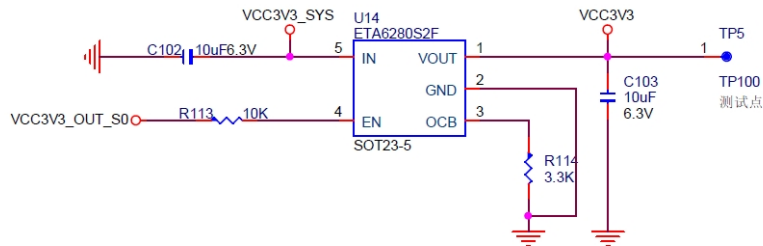
电源相关引脚	引脚编号	方向	引脚说明
VCC5V_IN	129、130	电源输入	系统主要输入供电，推荐独立 DCDC，支持 2A 持续和 3A 瞬间电流供电能力，电压范围【4.0-5.5V】，推荐 5V 供电。浪涌电压超过 5.5V 可能对核心板上电源芯片造成损害。 靠近引脚加 TVS 管，做 5.5V 浪涌保护。
VCC-PE-IN	83	电源输入	CPU 两组 IO 的电源域供电输入，必须供电，且只能在核心板输出的 VCC1V8_OUT_S3 和 VCC3V3_OUT_S0 两个电源二选一。应根据实际需要选择相应 IO 组电平，每个 IO 电源域对应的 IO 组详见 ID0-SOM2708-S1-PINOUT 表格。
VCC-PK-IN	80	电源输入	
VCC1V8_OUT_S3	81	电源输出	1.8V 对外供电, 仅用于 1.8V 电源域参考电平, 不能用于负载供电， 待机不掉电。
VCC3V3_OUT_S0	82	电源输出	3.3V 对外供电, 仅用于 3.3V 电源域参考电平, 不能用于负载供电， 待机掉电。
VCC-CARD-OUT	183	电源输出	3.3V 对外给 TF 卡接口供电,，限流 400mA， 待机

			掉电。
AP-RST-KEY	134	双向	当上电或欠压（核心板供电电压$<2.7V$）以及复位（reboot）时，此引脚会拉低（输出低）。 正常工作状态下，外部拉低此引脚，会触发系统复位。
POWERON	135	开关机按键输入	开关机按键信号输入检测引脚，用于连接按键输入。内部上拉到 VCC5V_IN。

开关机按键参考设计：



1. **待机指示** 待机时，VCC1V8_OUT_S3 不会掉电，底板外围电源在待机时需要保持供电可以用此电源控制；VCC3V3_OUT_S0 会掉电，底板外围电源在待机时需要关闭的可以用 VCC3V3_OUT_S0 控制。参考下图：



2. 待机保持的 IO 引脚

T527 进入深度待机状态时，只有 CPU 和 DDR 部分区域保持供电。大部分的 GPIO 电源也是断电的；所以如果需要深度待机时，仍然可以保持状态的 IO，需要选取待机时保持供电的 IO 组。T527 深度待机后默认保持供电的 IO 组为 GPIO_PL 和 GPIO_PM 组，如下图示：

Port M	PM0/WL-WAKE-AP/S-UART0-TX/S-UART1-TX/S-PWM-2/S-PM-EINT0	127
BLDO1_S3	PM1/WL-REG-ON/S-UART0-RX/S-UART1-RX/S-PWM-3/S-PM-EINT1	126
IO 1V8	PM2/BT-RESET/S-TWI1-SCK/S-RJTAG-MS/S-PWM-6/S-PM-EINT2	125
	PM3/AP-WAKE-BT/S-TWI1-SDA/S-RJTAG-CK/S-PWM-7/S-PM-EINT3	124
	PM4/BT-WAKE-AP/S-PWM-8/S-RJTAG-DO/S-TWI2-SCK/S-PM-EINT4	123
	PM5/USB0-VBUSDET/S-IR-RX/S-RJTAG-DI/S-TWI2-SDA/S-PWM-9/S-PM-EINT5	122
Port L	PL2/S-UART0-TX-DEBUG/S-UART1-TX/S-PWM-2/S-PL-EINT2	239
ALDO3_S3	PL3/S-UART0-RX-DEBUG/S-UART1-RX/S-PWM-3/S-PL-EINT3	240
IO 3V3	PL4/S-JTAG-MS/S-CAN-TX0/S-PWM-4/I2S0-BCLK/S-PL-EINT4	241
	PL5/S-JTAG-CK/S-CAN-RX0/S-PWM-5/I2S0-LRCK/DMIC-DATA3/S-PL-EINT5	242
	PL6/S-JTAG-DO/S-PWM-6/I2S0-DIN1/I2S0-DO/DMIC-DATA2/S-PL-EINT6	243
	PL7/S-JTAG-DIV/S-PWM-7/I2S0-DO/DMIC-DATA1/S-PL-EINT7	244
	PL8/S-TWI1-SCK/S-DJTAG-MS/S-RJTAG-MS/I2S0-MCLK/DMIC-DATA0/S-PL-EINT8	245
	PL9/S-TWI1-SDA/S-DJTAG-CK/S-RJTAG-CK/S-PWM-1/DMIC-CLK/S-PL-EINT9	321
	PL10/S-PWM-0/S-DJTAG-DO/S-RJTAG-DO/DMIC-DATA0/S-SPI0-CS0/S-PL-EINT10	322
	PL11/S-IR-RX/S-DJTAG-DI/S-RJTAG-DI/DMIC-DATA1/S-SPI0-CLK/S-PL-EINT11	323
	PL12/S-TWI2-SCK/S-PWM-8/S-UART0-TX/DMIC-DATA2/S-SPI0-MOSI/S-PL-EINT12	324
	PL13/S-TWI2-SDA/S-PWM-9/S-UART0-RX/DMIC-DATA3/S-SPI0-MISO/S-PL-EINT13	325

这两组 IO 可用于待机唤醒，深度待机时状态需要保持状态的 IO 脚也应采在这两组中选取。

注意：VCC-PE-IN 和 VCC-PK-IN 供电选用 VCC1V8_OUT_S3 供电或者控制的电源供电也可保持 T527 深度待机后 IO 保持供电。

3. 待机功耗

ID0-SOM2708-S1 核心板的待机功耗实际测试在 **【6mA-8mA】5V**。

上电时序要求：

1. 核心板主供电 VCC5V_IN （129PIN、130PIN）优先供电；
2. 底板 1.8V 和 3.3V 供电在 VCC1V8_OUT_S3、VCC3V3_OUT_S0 输出后再上电。 可用 VCC3V3_OUT_S0 作为底板 3.3V 供电使能。

注意：

1. 核心板 VCC5V_IN 注意浪涌保护，过冲电压必须<5.5V，否则容易烧坏核心板电源芯片。
2. 严格按照上电时序要求。
3. VCC-PE-IN 和 VCC-PK-IN 这两组 IO 供电，务必从核心板输出电源 VCC1V8_OUT_S3 和 VCC3V3_OUT_S0 中二选一。
4. VCC1V8_OUT_S3 和 VCC3V3_OUT_S0 两组供电输出，只能用于 IO 电压域供电，不得用于负载供电，**供电限流 100mA**。
5. PC/PF 口的 IO 在芯片上电启动时因为轮询外部启动介质，会存在上电高电平脉冲，不能将声光电等传感器控制、显示屏背光使能、LED 指示灯、功放 MUTE 脚等信号接在这些 IO 上。

- 6. 注意各路 IO 引脚电平匹配。
- 7. 注意各路 IO 不得在核心板上电前对核心板带电输出；IO 向核心板灌电会导致启动异常或芯片损伤。

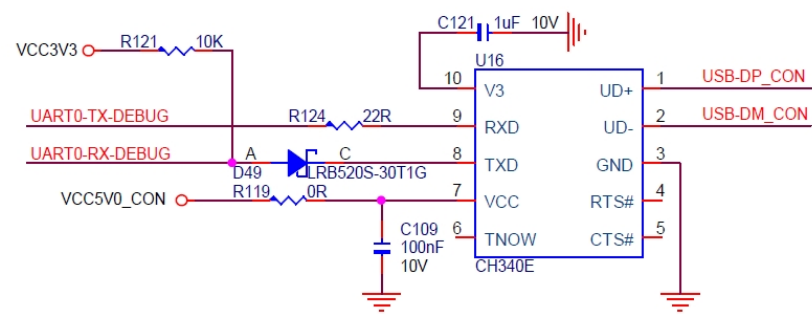
2.2 调试下载相关电路说明

所有基于 ID0-SOM2708-S1 核心板的底板设计，都强烈建议保留下面四种调试下载相关电路！

- 1. USB0_OTG 接口，主要用于固件下载及 ADB 调试，具体电路参考 [2.3 节 USB2.0/3.0 设计](#)
- 2. CPU-X 调试串口，用于系统日志消息和控制终端命令行操作，系统默认使用的调试串口是 UART0-DEBUG；

UART 资源	引脚编号	UART 信号定义	电源域
UART0-DEBUG	261	UART0-TX-DEBUG	3.3V
	260	UART0-RX-DEBUG	

UART0-DEBUG 调试串口电路如下：

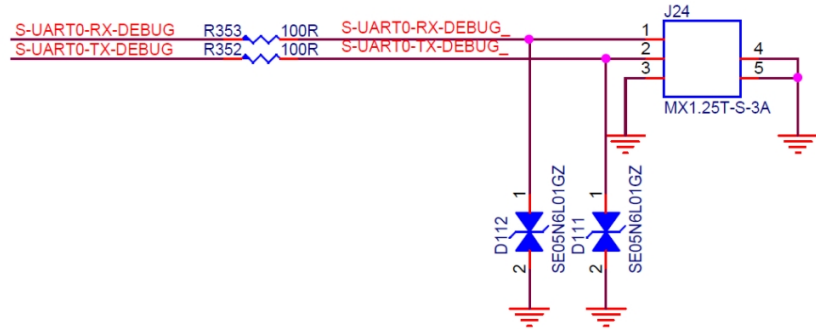


- 3. DSP 调试串口，用于 DSP 系统日志消息和控制终端命令行操作，默认使用的调试串口是 CPUX-UART0-DEBUG；

UART 资源	引脚编号	UART 信号定义	电源域
---------	------	-----------	-----

S-UART0-DEBUG	239	S-UART0-DEBUG-TX	3.3V
	240	S-UART0-DEBUG-RX	

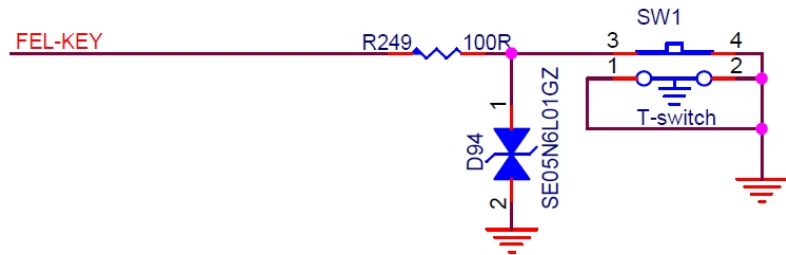
S-UART0-DEBUG 调试串口电路如下：



4. 烧录模式

引脚号	引脚定义	电源域	描述
67	FEL-KEY	3.3V	升级/强制烧录模式选择， 低电平有效； 上电低电平触发机器进入烧写模式。

FEL-KEY 电路如下：



注意：为了方便开发，强烈建议必须保留 FEL-KEY 按键。

2.3 USB2.0/3.0 设计说明

IDO-SOM2708-S1 核心板有 3 个 USB 控制器，包括：

1 个 USB2.0 OTG 控制器，对应接口为 USB0；

1 个 USB2.0 Host 控制器，对应接口为 USB1；

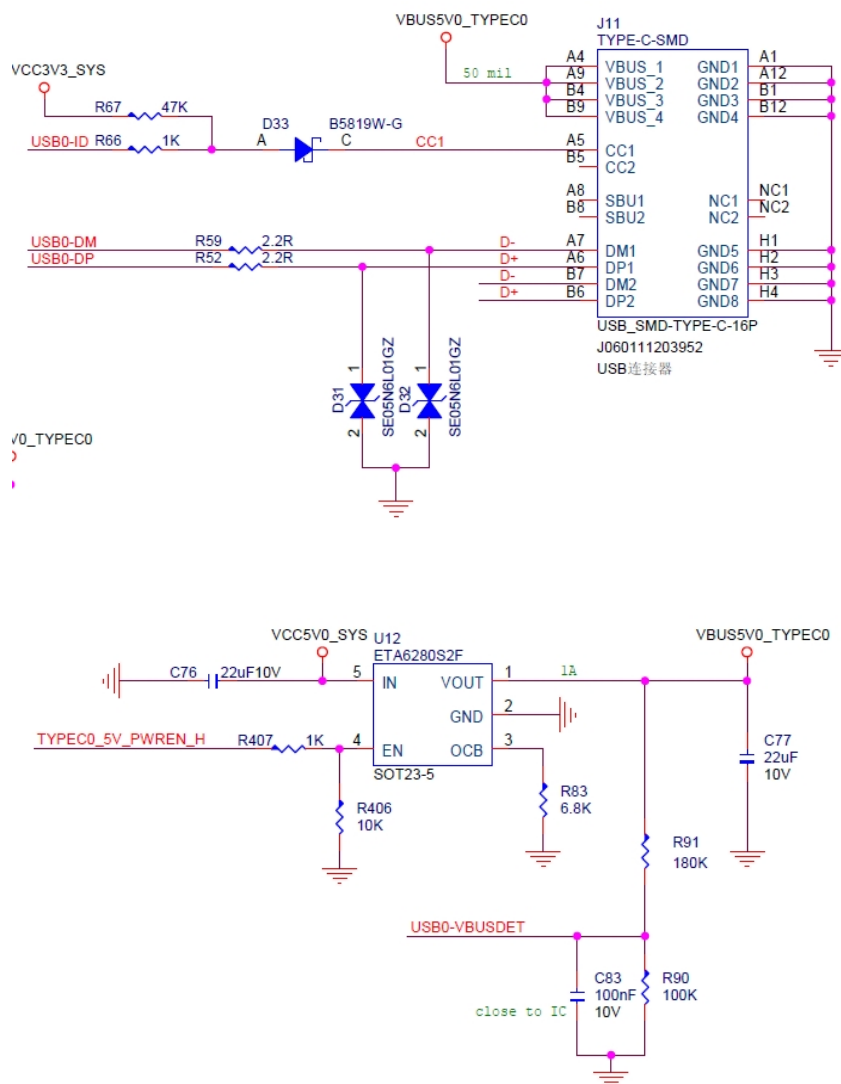
1 个 USB3.1 OTG 控制器，兼容 USB2.0 OTG，对应接口为 USB2-U3 和 USB2-U2；

USB 引脚资源如下：

引脚编号	引脚名称	USB 接口	备注
57	USB0-DM-OTG	USB0	USB2.0 OTG
56	USB0-DP-OTG		固件下载口
55	USB1-DM-HOST	USB1	USB2.0 HOST
54	USB1-DP-HOST		
53	USB2-DM-OTG	USB2-U2	USB3.1 OTG
52	USB2-DP-OTG		
50	USB3-TXP	USB2-U3	
49	USB3-TXN		
48	USB3-RXP		
47	USB3-RXN		

1. USB0 口、USB2_U2 口具有 OTG 功能，USB1 口只具有 HOST 功能，烧录程序只能使用 USB0 口，在产品功能定义上需要注意区别。USB0 OTG 控制器默认不加载 USB 驱动，处于 USB-Nu11 状态，通过 USB-VBUSDET 和 USB-ID 检测来判断插入的 USB 设备。

USB0_OTG 参考电路如下所示：



2. 因为 USB2-U3 口和 USB2-U2 口共用一套控制器，不支持同时独立使用。使用时的注意事项如下：
 - a. 只用 USB2-U2 口时，可外接到 USB 座或 USB 设备，此时 USB2-U3 口不可用；
 - b. 只用 USB2-U3 口时，可外接到 USB 座或 USB 设备，此时 USB2-U2 口不可用；

- c. 使用 USB3.1 TypeA、TypeC 接口座时，建议 USB2 和 USB3 均拉线连接到接口座，使该接口实现一个物理接兼容 USB3.0 和 USB2.0 设备的场景。
3. USB2.0 接口 DM/DP、USB3.0 接口 TX/RX 信号线都需要进行 TVS 防护。USB2.0 接口建议选用的 TVS 器件寄生电容 $<2\text{pF}$ ，USB3.0 接口要求对地并接的 TVS 管的寄生电容 $<0.5\text{pF}$ ，钳位电压能力尽可能强，建议钳位电压 $<10\text{V}@8\text{KV}$ （IEC61000-4-2）。
4. USB2.0 接口 DM/DP、USB3.0 接口 TX/RX 信号线做 90Ω 差分阻抗。
5. 当不使用 USB3.0 和 PCIE2.1 时，PCIE 的 PCIE-REF-CLKP 和 PCIE-REF-CLKN 接地，其他信号可以浮空。当使用 USB3.0 时，PCIE-REF-CLKP 和 PCIE-REF-CLKN 接地。

2.4 SDIO 接口设计说明

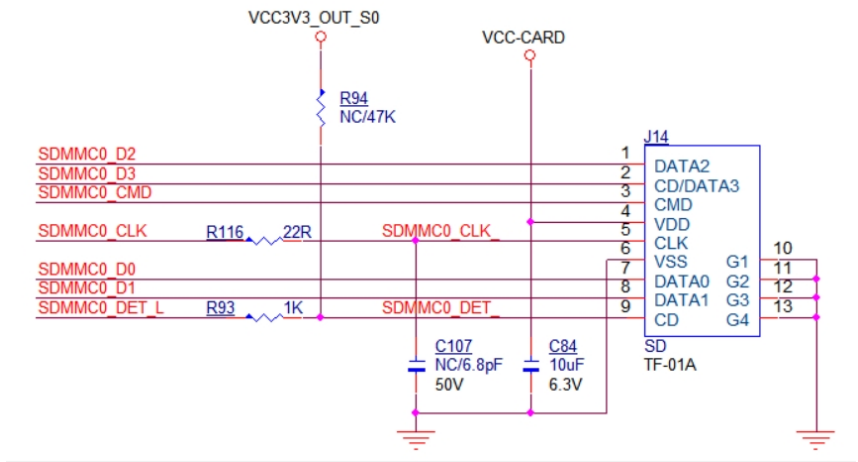
ID0-SOM2708-S1 核心板扩展出 2 路 SDIO 资源，可用于扩展 SD 卡和 WIFI 模块。

SDC0 引脚资源如下：

引脚编号	引脚名称	电源域	备注
58	SDC0_DET_SD	3.3V	SD 卡座检测引脚
61	SDC0_CLK_SD	3.3V	SD 卡时钟信号
63	SDC0_CMD_SD	3.3V	SD 卡 CMD 信号
64	SDC0_D3_SD	3.3V	SD 卡 Data3
65	SDC0_D2_SD	3.3V	SD 卡 Data2
60	SDC0_D1_SD	3.3V	SD 卡 Data1
58	SDC0_D0_SD	3.3V	SD 卡 Data0

62	VCC-CARD	3.3V/400mA	SD 卡供电
----	----------	------------	--------

TF 卡接口参考设计如下图所示：



SDC1 引脚资源如下：

引脚编号	引脚名称	电源域	备注
113	SDC1_CLK	1.8V	/
112	SDC1_CMD		/
111	SDC1_D0		/
110	SDC1_D1		/
109	SDC1_D2		/
108	SDC1_D3		/

2.5 以太网设计说明

ID0-SOM2708-S1 外扩 2 路 RGMII/RMII 接口可用于扩展 2 路以太网功能。RGMII 信号连接千兆 PHY 芯片，RMII 信号可连接百兆 PHY 芯片。

GMACO RGMII/RMII 引脚资源列表如下：

引脚编号	GMAC RGMII 信号定义	RMII 信号定义	电源域
192	GMACO_RXD1	RMII0_RXD1	3.3V
193	GMACO_RXD0	RMII0_RXD0	
194	GMACO_RXDV_CRS	RMII0_CRS_DV	
274	GMACO_MCLKINOUT	RMII0_CLK	
271	GMACO_TXD1	RMII0_TXD1	
275	GMACO_TXD0	RMII0_TXD0	
273	GMACO_TXCLK	RMII0_CLK	
276	GMACO_TXEN	RMII0_TXEN	
278	GMACO_MDC	RMII0_MDC	
277	GMACO_MDIO	RMII0_MDIO	
189	GMACO_RXD3	RMII0_RXD3	
190	GMACO_RXD2	RMII0_RXD2	
191	GMACO_RXCLK	RMII0_CLK	

270	GMAC0_TXD3	RMII0_RXD1	
272	GMAC0_TXD2	RMII0_RXD0	

GMAC1 RGMII/RMII 引脚资源列表如下：

引脚编号	GMAC RGMII 信号定义	RMII 信号定义	电源域
95	GMAC1_RXD1	RMII1_RXD1	3.3V
94	GMAC1_RXD0	RMII1_RXD0	
97	GMAC1_RXDV_CRS	RMII1_CRS_DV	
96	GMAC1_MCLKINOUT	RMII1_CLK	
99	GMAC1_TXD1	RMII1_TXD1	
98	GMAC1_TXD0	RMII1_TXD0	
101	GMAC1_TXCLK	RMII1_CLK	
100	GMAC1_TXEN	RMII1_TXEN	
103	GMAC1_MDC	RMII1_MDC	
102	GMAC1_MDIO	RMII1_MDIO	
214	GMAC1_RXD3	RMII1_RXD3	
213	GMAC1_RXD2	RMII1_RXD2	
212	GMAC1_RXCLK	RMII1_CLK	

292	GMAC1_TXD3	RMII1_RXD1	
293	GMAC1_TXD2	RMII1_RXD0	

注意：

1. 千兆网/百兆以太网接口原理图请参考我司提供的开发板 ID0-EVB2708-S1 参考原理图。

2.6 AUDIO 设计说明

ID0-SOM2708-S1 支持 4 路 PCM/I2S 数字音频接口，3 路音频输出接口（HPOUT*1，LINEOUT*2），3 路音频输入接口（MIC*3），1 路 OWA RX 和 1 路 OWA TX；

LINEOUT 接口引脚资源列表如下：

引脚编号	信号定义	说明
226	LINEOUTLP	LINEOUT 左声道
225	LINEOUTLN	
224	LINEOUTRP	LINEOUT 右声道
223	LINEOUTRN	

HPOUT 接口引脚资源列表如下：

引脚编号	信号定义	说明
116	HPOUTR	HeadPhone 右声道
115	HPOUTL	HeadPhone 左声道

117	HPOUTFB	HeadPhone 反馈引脚
114	HP-DET	HeadPhone 检测引脚
119	MICIN1N	HeadPhone MIC
118	MICIN1P	

MIC 接口引脚资源列表如下：

引脚编号	MIC 通道	信号定义	说明
119	MIC1	MICIN1N	通常用作 HeadPhone MIC
118		MICIN1P	
308	MIC2	MICIN2N	/
307		MICIN2P	/
306	MIC3	MICIN3N	/
305		MICIN3P	/

I2S0 接口引脚列表如下所示：

引脚编号	MIC 通道	信号定义	说明
168/245	I2S0-MCLK	系统时钟输出	
167/241	I2S0-BCLK	位时钟	
166/242	I2S0-LRCK	帧时钟，用于声道选	

		择	
165/243	I2S0-DOUT0	串行输出数据线 0	
262/244	I2S0-DOUT1	串行输出数据线 1	
261	I2S0-DOUT2	串行输出数据线 2	
260	I2S0-DOUT3	串行输出数据线 3	
262/244	I2S0-DIN0	串行输入数据线 0	
165/243	I2S0-DIN1	串行输入数据线 1	
261	I2S0-DIN2	串行输入数据线 2	
260	I2S0-DIN3	串行输入数据线 3	

I2S1 接口引脚列表如下所示：

引脚编号	MIC 通道	信号定义	说明
221	I2S1-MCLK	系统时钟输出	
220	I2S1-BCLK	位时钟	
219	I2S1-LRCK	帧时钟，用于声道选择	

218	I2S1-DOUT0	串行输出数据线 0	
217	I2S1-DOUT1	串行输出数据线 1	
217	I2S1-DIN0	串行输入数据线 0	
218	I2S1-DIN1	串行输入数据线 1	

I2S2 接口引脚列表如下所示：

引脚编号	MIC 通道	信号定义	说明
155/158/196/205	I2S2-MCLK	系统时钟输出	
84/278/147	I2S2-BCLK	位时钟	
85/148/277	I2S2-LRCK	帧时钟，用于声道选择	
86/149/187	I2S2-DOUT0	串行输出数据线 0	
150/186	I2S2-DOUT1	串行输出数据线 1	
146/274	I2S2-DOUT2	串行输出数据线 2	
145/194	I2S2-DOUT3	串行输出数据线 3	
87/150/186	I2S2-DIN0	串行输入数据线 0	

149/187	I2S2-DIN1	串行输入数据线 1	
146/196/274	I2S2-DIN2	串行输入数据线 2	
145/194	I2S2-DIN3	串行输入数据线 3	

I2S3 接口引脚列表如下所示：

引脚编号	MIC 通道	信号定义	说明
58/195	I2S3-MCLK	系统时钟输出	
65/189	I2S3-BCLK	位时钟	
63/190	I2S3-LRCK	帧时钟，用于声道选择	
60/191	I2S3-DOUT0	串行输出数据线 0	
59/270	I2S3-DOUT1	串行输出数据线 1	
61/272	I2S3-DOUT2	串行输出数据线 2	
64/188	I2S3-DOUT3	串行输出数据线 3	
59/270	I2S3-DIN0	串行输入数据线 0	
60/191	I2S3-DIN1	串行输入数据线 1	

61/272	I2S3-DIN2	串行输入数据线 2	
64/188	I2S3-DIN3	串行输入数据线 3	

2.7 HDMI 设计说明

IDO-SOM2708-S1 支持 1 路 HDMI2.0 输出，最大分辨率支持 3840x2160 10bit@60Hz YUV422。

HDMI 引脚列表如下：

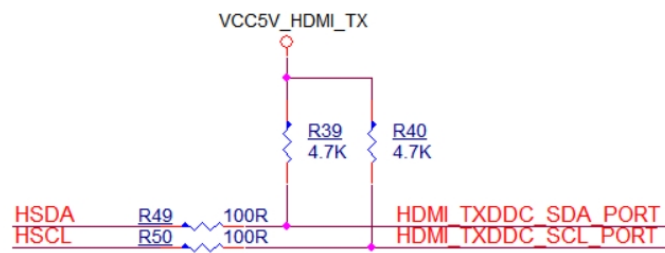
引脚编号	信号定义	说明
29	HHPD	HDMI hot plug detect signal
31	HSDA	DDC/SDA 需要做电平转换
32	HSCL	DDC/SCL 需要做电平转换
30	HCEC	HDMI CEC signal
34	HTXCN	/
35	HTXCP	/
41	HTXON	/
42	HTXOP	/
39	HTX1N	/
40	HTX1P	/

37	HTX2N	/
38	HTX2P	/

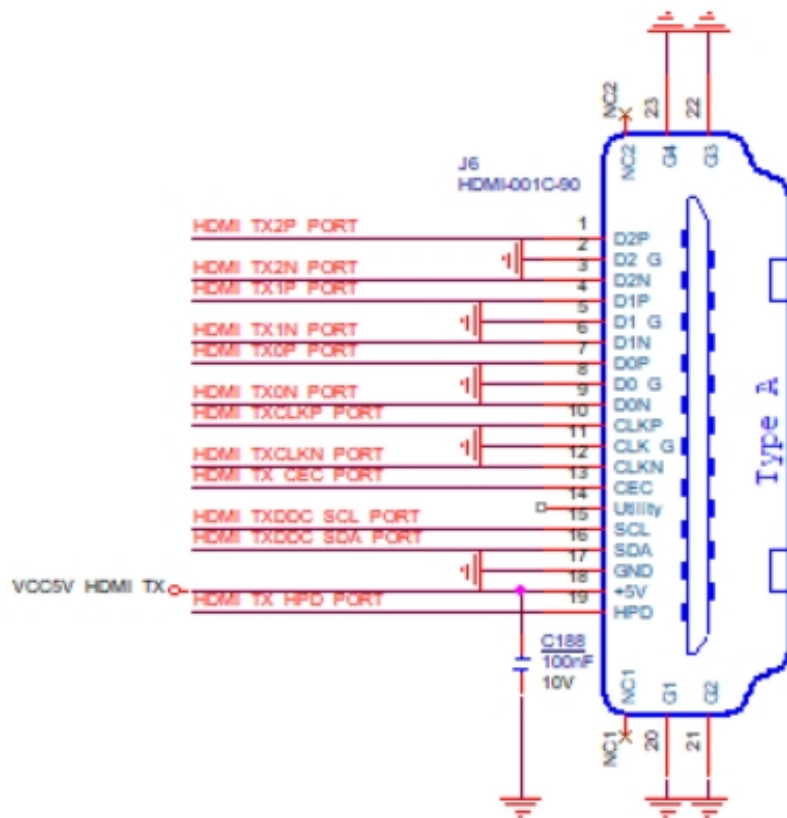
注意：

1. T527 HDMI TWI 与 CEC 引脚内置 Levelshift 电路，为 5V 耐压引脚，支持直连设备端不需要外置电平转换芯片。
2. HDMI 高速差分线在 LAYOUT 设计时尽量避免换层，走线尽量短，参考面保证完整，100ohm 差分阻抗控制。

DDC/I2C 总线直连设备端电路设计，如下图所示：



HDMI 接口电路设计，参考设计如下图所示：



2.8 eDP 设计说明

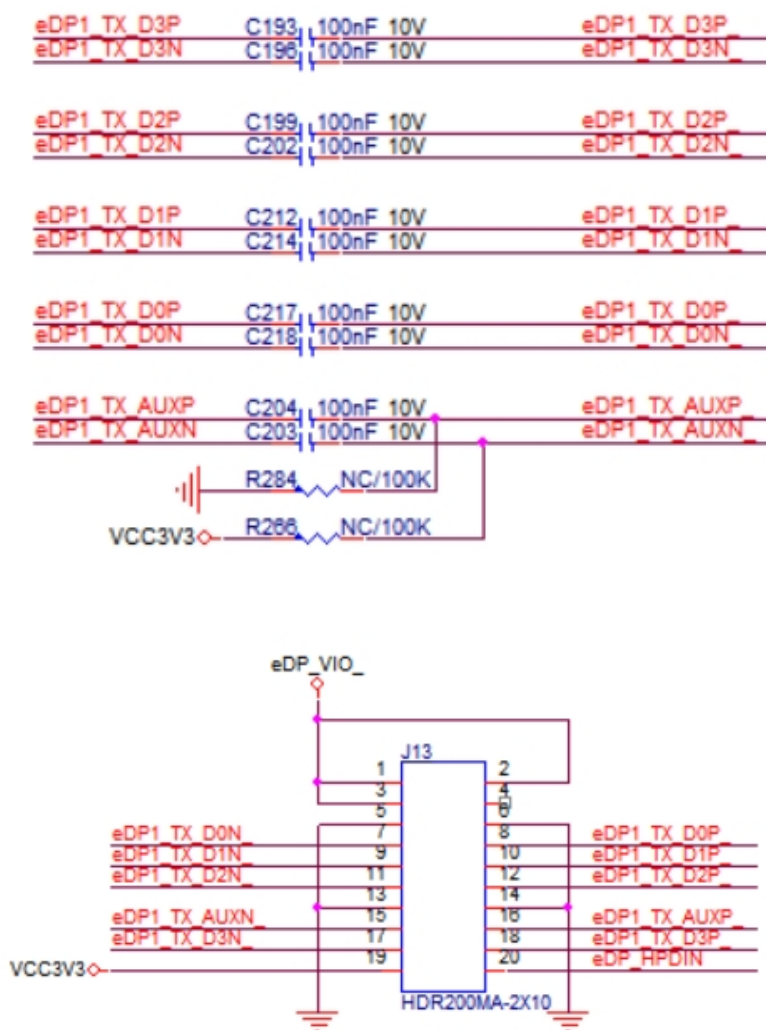
ID0-SOM2708-S1 支持 1 路 eDP1.3 视频输出接口，分辨率最大支持到最大 2.5K@60fps and 4K@30fps 显示

eDP 引脚列表如下表所示：

引脚号	引脚定义	描述
265	EDP-TX3N	Lane3 data negative differential output
264	EDP-TX3P	Lane3 data positive differential output

176	EDP-AUXN	CH-AUX negative differential output
177	EDP-AUXP	CH-AUX positive differential output
266	EDP-TX2N	Lane2 data negative differential output
267	EDP-TX2P	Lane2 data positive differential output
178	EDP-TX1N	Lane1 data negative differential output
179	EDP-TX1P	Lane1 data positive differential output
180	EDP-TX0N	Lane0 data negative differential output
181	EDP-TX0P	Lane0 data positive differential output

参考设计如下图所示：



注意：

1. LAYOUT 走线需要控制等长处理，参考面完整，100Ω差分阻抗控制。数据通道输出耦合电容需靠近核心板端；
2. eDP 差分线上需使用 ESD 器件做防护处理。

2.9 MIPI-DSI/LVDS 设计说明

IDO-SOM2708-S1 核心板引出 2 路 MIPI 接口，每路 4Lane, 最大支持 1080P@60Hz 分辨率，供客户外接 MIPI-DSI 显示屏使用。

其中 MIPI 可以配置为 LVDS1 输出。当配置为 LVDS1 信号时，和 LVDS0 组成双 LVDS。

MIPI1/LVDS1 引脚资源如下表所示：

引脚编号	MIPI 引脚定义	LVDS 引脚定义	描述
7	DSI1-D3N	LVDS1-D3N	MIPI1/LVDS1-发送-D3-负
8	DSI1-D3P	LVDS1-D3P	MIPI1/LVDS1-发送-D3-正
9	DSI1-D2N	LVDS1-D2N	MIPI1/LVDS1-发送-D2-负
10	DSI1-D2P	LVDS1-D2P	MIPI1/LVDS1-发送-D2-正
11	DSI1-CKN	LVDS1-CKN	MIPI1/LVDS1-时钟-负
12	DSI1-CKP	LVDS1-CKP	MIPI1/LVDS1-时钟-正
13	DSI1-D1N	LVDS1-D1N	MIPI1/LVDS1-发送-D1-负
14	DSI1-D1P	LVDS1-D1P	MIPI1/LVDS1-发送-D1-正
15	DSI1-D0N	LVDS1-D0N	MIPI1/LVDS1-发送-D0-负
16	DSI1-D0P	LVDS1-D0P	MIPI1/LVDS1-发送-D0-正

LVDS0 引脚资源如下表所示：

引脚编号	LVDS 引脚定义	描述
18	LVDS0-D3N	LVDS0-发送-D3-负
19	LVDS0-D3P	LVDS0-发送-D3-正
22	LVDS0-D2N	LVDS0-发送-D2-负

23	LVDS0-D2P	LVDS0-发送-D2-正
20	LVDS0-CKN	LVDS0-时钟-负
21	LVDS0-CKP	LVDS0-时钟-正
24	LVDS0-D1N	LVDS0-发送-D1-负
25	LVDS0-D1P	LVDS0-发送-D1-正
26	LVDS0-D0N	LVDS0-发送-D0-负
27	LVDS0-D0P	LVDS0-发送-D0-正

注意：

MIPI 高速差分对，差分阻抗按照 100Ω控制。走线参考面完整。

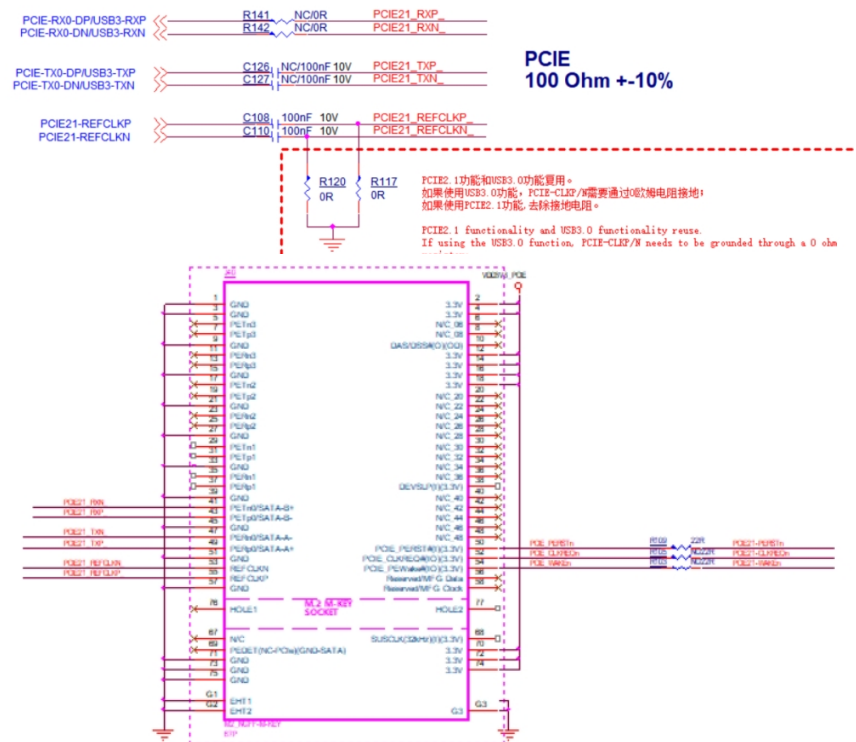
2.10 PCIE 设计说明

ID0-SOM2708-S1 支持一组 PCIE2.1 x1 lane，5Gbps/lane，与 USB3.1 接口 IO 复用，可支持 RC 模式，支持 dual virtual channels, 8 inbound windows and 8 outbound windows 和 message signaled interrupts。如下表所示：

引脚编号	PCIE 引脚定义	USB 引脚定义
50	PCIE-TX0-DP	USB3-TXP
49	PCIE-TX0-DN	USB3-TXN
48	PCIE-RX0-DP	USB3-RXP

47	PCIE-RX0-DN	USB3-RXN
46	PCIE21-REFCLKP	/
45	PCIE21-REFCLKN	/

参考设计如下图所示：



注意：

1. PCIE 高速差分对，差分阻抗按照 100Ω控制；走线参考面完整。
2. PCIE 接口 TXP/N、REF-CLKP/N 上需要串联 100nF 电容。当使用 PCIE 作为板板间连接时，请将此电容靠近 PCIE 连接器布局；当使用 PCIE 作为板内 CHIP TO CHIP 互连时，请将此电容靠近核心板布局。

2.11 MIPI-CSI 接口设计说明

ID0-SOM2708-S1 支持 2 路 4 Lane MIPI CSI 输入,也可以配置成 4 路 2Lane MIPI CSI 输入。
支持 8M/13M 摄像头, 或两路 5M 摄像头接入

MCSIA/B 引脚列表如下:

引脚编号	引脚定义	描述
200	MCSIA-D0P	
201	MCSIA-D0N	
198	MCSIA-D1P	
199	MCSIA-D1N	
280	MCSIA-CKP	
281	MCSIA-CKN	
284	MCSIB-D0P	
285	MCSIB-D0N	
282	MCSIB-D1P	
283	MCSIB-D1N	
68	MCSIB-CKP	
69	MCSIB-CKN	

MCSIC/D 引脚列表如下:

引脚编号	引脚定义	描述
74	MCSIC-D0P	
75	MCSIC-D0N	
73	MCSIC-D1P	
72	MCSIC-D1N	
70	MCSIC-CKP	
71	MCSIC-CKN	
78	MCSID-D0P	
79	MCSID-D0N	
76	MCSID-D1P	
77	MCSID-D1N	
202	MCSID-CKP	
203	MCSID-CKN	

注意：

1. MIPI-CSI 高速差分对，差分阻抗按照 100Ω 控制；走线参考面完整。
2. MCSIA 和 MCSIB、MCSIC 和 MCSID 才能组合成 4-lane 使用。
3. MCSIA 和 MCSIB 用作 4-lane 时，需使用 MCSIA 的 CLK，MCSIB 的 CLK 可以悬空，也可以用作普通 IO，其中 MCSIA0、MCSIA1、MCSIB0、MCSIB1 依次对应 MCSIO/1/2/3。

4. MCSIC 和 MCSID 用作 4-lane 时，需使用 MCSIC 的 CLK，MCSID 的 CLK 可以悬空，也可以用作普通 IO，其中 MCSIC0、MCSIC1、MCSID0、MCSID1 依次对应 MCSIO1/1/2/3。
5. CAMERA 的 TWI 必须接上拉电阻，且不能与其他设备共用。有需要同时打开两个摄像头的时候，这组摄像头就要求 TWI 地址不能相同，避免通讯冲突。

2.12 UART 设计说明

ID0-SOM2708-S1 核心板共引出 10 路 UART 口，其中 UART0 为调试口。其它可根据设计需求去使用，如外接 RS232 芯片，RS485 芯片等去实现串口通信功能。

UART 信号定义及可复用引脚列表如下：

UART 资源	引脚编号	UART 信号定义	电源域
UART0-DEBUG	260	UART0-RX-DEBUG	3.3V（调试串口）
	261	UART0-TX-DEBUG	
UART0	61	UART0-TX	3.3V
	64	UART0-RX	
S-UART0	324	S-UART0-TX	3.3V
	325	S-UART0-RX	
S-UART0-DEBUG/ S-UART1	239	S-UART0-DEBUG-TX/S- UART1-TX	3.3V
	240	S-UART0-DEBUG-RX/S- UART1-RX	

UART2	172	UART2-TX	3.3V
	171	UART2-RX	
	170	UART2-RTS	
	169	UART2-CTS	
UART3	156	UART3-TX	3.3V
	157	UART3-RX	
	160	UART3-RTS	
	161	UART3-CTS	
UART4	145	UART4-TX	3.3V
	146	UART4-RX	
	151	UART4-RTS	
	152	UART4-CTS	
UART5	147	UART5-TX	3.3V
	148	UART5-RX	
	149	UART5-RTS	
	150	UART5-CTS	
UART6	151	UART6-TX	3.3V

	152	UART6-RX	
	159	UART6-RTS	
	158	UART6-CTS	
UART7	257	UART7-TX	3.3V
	256	UART7-RX	
	259	UART7-RTS	
	258	UART7-CTS	

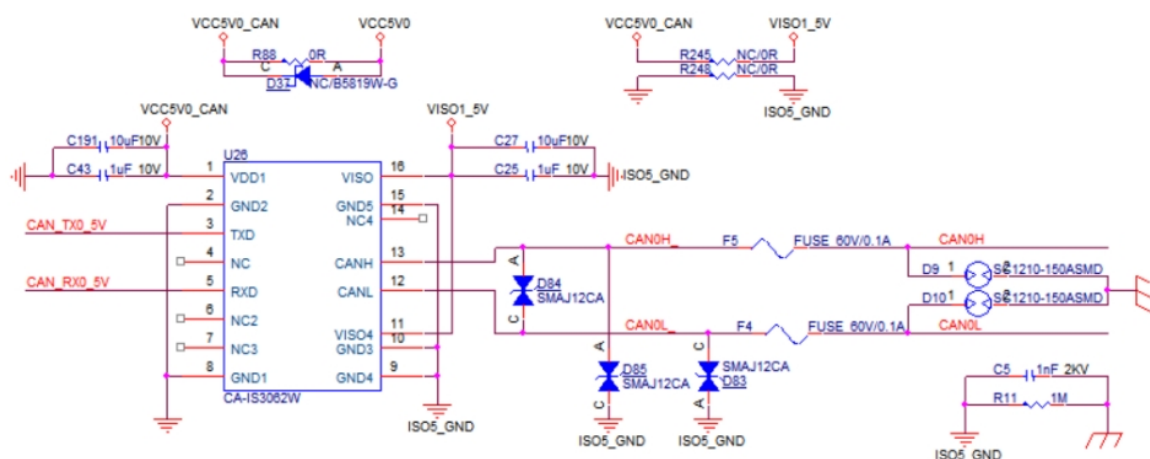
2.13 CAN 总线设计说明

ID0-SOM2708-S1 引出 2 个 CAN 总线控制器，支持 CAN 2.0B 协议。

CAN 接口引脚资源如下表所示：

CAN 资源	引脚编号	CAN 信号定义	电源域
CAN0	160	CAN_TX0	3.3V
	161	CAN_RX0	
CAN1	241	S_CAN_TX0	
	242	S_CAN_RX0	

参考设计如下图所示：



2.14 I2C 总线设计说明

ID0-SOM2708-S1 核心板共引出 8 组 I2C 接口

开发板 I2C 分配表：

I2C 资源	引脚编号	I2C 信号定义
TWI0	3/192/261	TWI0-SCK
	2/193/160	TWI0-SDA
TWI1	89/168/194	TWI1-SCK
	90/167/274	TWI1-SDA
TWI2	77/160/208/281	TWI2-SCK
	76/161/207/280	TWI2-SDA
TW3	79/186/203/290	TWI3-SCK
	68/195/202/289	TWI3-SDA

TWI4	74/92/145/257/299	TWI4-SCK
	73/91/146/256/298	TWI4-SDA
TWI5	70/153/259/297	TWI5-SCK
	69/154/258/296	TWI5-SDA
S-TWI1	124/321	S-TWI1-SDA
	125/245	S-TWI1-SCK
S-TWI2	122/325	S-TWI2-SDA
	123/324	S-TWI2-SCK

1. 电源域参照我司《ID0-SOM2708-S1-PINOUT》

2. 15 ADC 设计说明

核心板共引出 21 路 GPADC、2 路 LRADC 接口

GPADC 引脚列表如下：

引脚号	引脚定义	电源域	描述
138	GPADC3	0-1.8V	
139	GPADC4	0-1.8V	
140	GPADC5	0-1.8V	

141	GPADC6	0–1.8V	
142	GPADC7	0–1.8V	
143	GPADC8	0–1.8V	
230	GPADC9	0–1.8V	
231	GPADC10	0–1.8V	
232	GPADC11	0–1.8V	
233	GPADC12	0–1.8V	
234	GPADC13	0–1.8V	
235	GPADC14	0–1.8V	
236	GPADC15	0–1.8V	
237	GPADC16	0–1.8V	
313	GPADC17	0–1.8V	
314	GPADC18	0–1.8V	
315	GPADC19	0–1.8V	
316	GPADC20	0–1.8V	
317	GPADC21	0–1.8V	
318	GPADC22	0–1.8V	

319	GPADC23	0~1.8V	
-----	---------	--------	--

注意：

1. GPADC 默认工作范围是 0~1.8V，测量值不能超过 1.8V，否则会有倒灌风险。超过 2.16V 会有损坏 GPADC 的风险。

LRADC 引脚列表如下：

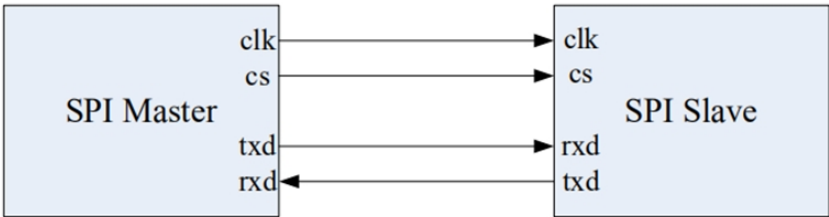
引脚号	引脚定义	电源域	描述
136	LRADC0	0~1.35V	
137	LRADC1	0~1.35V	

注意：

1. LRADC0 用作音量、主页、返回、菜单等主要功能键。
2. LRADC1 用作自定义功能键。
3. LRADC 按键数可根据产品需要进行增加或者删减，LRADC 的电压采集范围为 0~1.35V，设计上请保证每个键值之间的电压间隔大于 0.2V 以上。分压电阻必须采用精度为 1%的高精度电阻。

2.16 SPI 设计说明

ID0-SOM2708-S1 共引出 4 路 SPI 接口，可用于连接 SPI 通信接口的芯片或者模块。



SPI0 引脚资源列表如下：

SPI 接口	引脚编号	引脚定义	电源域	说明
SPI0	253/301/324	SPI0-MOSI	1.8V	SPI Master Output/Slave input
	252/303	SPI0-CS0		SPI 片选 0
	251/322	SPI0-MISO		SPI Master Input/Slave Output
	250/299	SPI0-CS1		SPI 片选 1
	302/249/323	SPI0-CLK		SPI Clock

SPI1 引脚资源列表如下：

SPI 接口	引脚编号	引脚定义	电源域	说明
SPI1	14/149/257/273	SPI1-MOSI	1.8V	SPI Master Output/Slave input
	16/147/259/271	SPI1-CS0		SPI 片选 0
	13/150/256/276	SPI1-MISO		SPI Master Input/Slave Output
	16/259/147/271	SPI1-CS0		SPI 片选 1
	15/148/258/275	SPI1-CLK		SPI Clock

SPI2 引脚资源列表如下：

SPI 接口	引脚编号	引脚定义	电源域	说明
--------	------	------	-----	----

SPI2	92/153/277/170	SPI2-MOSI	1.8V	SPI Master Output/Slave input
	85/196/151/172	SPI2-CS0		SPI 片选 0
	91/187/169/157	SPI2-MISO		SPI Master Input/Slave Output
	89/151/196/172	SPI2-CS0		SPI 片选 1
	152/278/171/90	SPI2-CLK		SPI Clock

SPIF 引脚资源列表如下：

SPI 接口	引脚编号	引脚定义	电源域	说明
SPIF	253	SPIF-MOSI	1.8V	SPI Master Output/Slave input
	252	SPIF-CS0		SPI 片选 0
	251	SPIF-MISO		SPI Master Input/Slave Output
	250	SPIF-DQS		SPI 片选 1
	549	SPIF-CLK		SPI Clock

2.17 PWM 设计说明

ID0-SOM2708-S1 引出 30 路 PWM 资源

PWM 引脚资源列表如下：

引脚编号	PWM 通道	电源域	说明
2/27/262	PWM-0	3.3V	/
145/26	PWM-1		/
146/25	PWM-2		/
147/24	PWM-3		/
148/23	PWM-4		/
149/22	PWM-5		/
150/21	PWM-6		/
151/20	PWM-7		/
152/19	PWM-8		/
153/18	PWM-9		/
154/16	PWM-10		/
155/15	PWM-11		/
156/14	PWM-12		/
157/13	PWM-13		/
158/12	PWM-14		/
159/11	PWM-15		/

160/10	PWM-16		/
161/9	PWM-17		/
8	PWM-18		/
7	PWM-19		/
322	S-PWM-0		/
321	S-PWM-1		/
127/239	S-PWM-2		/
126/240	S-PWM-3		/
241	S-PWM-4		/
242	S-PWM-5		/
125/243	S-PWM-6		/
124/244	S-PWM-7		/
123/324	S-PWM-8		/
122/325	S-PWM-9		/

5、ID0-SOM2708-S1 硬件原理图 CheckList

编号	检查事项	检查状态
----	------	------

1	核心板供电电压范围【3.8-5V】，靠近核心板供电引脚 加 5.5V TVS 管做浪涌保护。 采用独立 DCDC ， 2A 以上电流能力。	• OK
2	整板上电顺序：核心板供电(常供电) -VCC3V3_OUT_S0 ->底板供电 (3.3V, 1.8V, 5V)	• OK
3	所有 IO 引脚，不得有在核心板 VCC3V3_OUT_S08 上电前向 IO 灌电的行为	• OK
4	是否需求关机和待机状态。 关机状态和待机状态下，核心板是否保持供电？ 待机或者关机状态下，外围电源还有哪些电源没有关闭，是否存在漏电风险？ Power 键是否留出？	• OK
5	有待机需求时，有哪些待机时需要保持状态的 IO 引脚，这些引脚需要分配在 GPIO0 组	• OK
6	USB0 OTG 接口是否有引出，方便下载烧录。 USB_OTG_PWREN_H 是否选用上电默认拉低的 GPIO 引脚？	• OK
7	调试串口是否有接出，是否有电平匹配，或上电顺序引入的 RX 灌电风险？	• OK
8	FEL-KEY 网络是否符合参考设计有预留按键或测试点？	• OK

9	使用 SDIO 的 WIFI 模块，供电和 IO 电平，32K 时钟，晶振 等是否符合参考设计	• OK
10	SD/TF 卡是否符合参考设计？	• OK
11	以太网设计，RGMII， RMII 相关引脚电平是否与 PHY 芯片的 IO 电平 匹配？	• OK
12	音频接口符合参考设计？	• OK
13	MIPI DSI /LVDS 显示接口，确认屏幕线序定义，供电时序 符合要求？ 确认屏幕分辨率和刷新率在支持范围？ MIPI RESET 是否有 GPIO 控制？ 背光和供电在待机/关机状态下是否有漏电问题？	• OK
14	MIPI CSI 摄像头接口，是否有 2Lane 拆分，信号线分配是否符合参考设计？ 摄像头模组定义，确认线序定义，供电时序 ，供电电压电流符合要求？ 摄像头 Sensor 是否在支持列表？ 待机/关机状态下是否有漏电	• OK
15	每组 IIC 总线是否有上拉电阻，电平是否匹配？ IIC 上连接的外设地址是否冲突，最高速率是否有冲突？ 同一组 IIC 总线下的外设，是否存在待机/关机时供电状态不一致的问	• OK

	题？	
16	每个串口 （UART ， RS232， RS485， RS422 ） 和 CAN 接口： 串口要求的最高波特率和接口芯片用料是否相符？ 电平是否匹配？ 接口芯片上电顺序是否晚于 VCC_1V8 核心板供电输出？	• OK
17		
18		
19		