

IDO-SOM6Y08（邮票孔）-规格书

1. 产品概述

1.1 IDO-SOM6Y08适用范围

1.2 IDO-SOM6Y08产品概述

1.3 IDO-SOM6Y08产品特点

1.4 IDO-SOM6Y08产品图片

2. 硬件参数规格

2.1 基本参数

2.2 工作环境

2.3 系统支持

3. PCB 尺寸和电气参数

3.1 PCB尺寸

3.2 电气参数

3.2.1 电源输入

4. 采购型号

5. 引脚定义说明

附录 IDO-SOM6Y08邮票孔核心板引脚列表



IDO-SOM6Y08 (邮票孔)核心板规格书

深圳触觉智能科技有限公司

www.industio.cn

文档修订历史

版本	修订内容	修订	审核	日期
V1.0	创建文档			2022/04/12
V1.1	增加核心板重量	LYT	IDO	2026/07/08

1. 产品概述

1.1 IDO-SOM6Y08适用范围

IDO-SOM6Y08可应用于工业控制，人机界面，医疗电子，电力系统，以及物联网智能网关等领域。

1.2 IDO-SOM6Y08产品概述

IDO-SOM6Y08是基于NXP i.MX 6ULL SoC（ARM Cortex A7内核）的超小型SOM（System On Module）模块。模块在3.8CM x 3.8CM的PCB面积上整合DDR3, NAND(或EMMC)，一个以太网PHY以及电源管理电路，可应用于工业控制，人机界面，医疗电子，电力系统，以及物联网智能网关等领域。

NXP的i.MX 6ULL 系列芯片是一款基于ARM Cortex A7内核的低功耗高性能且低成本的应用处理器。主要特性如下：

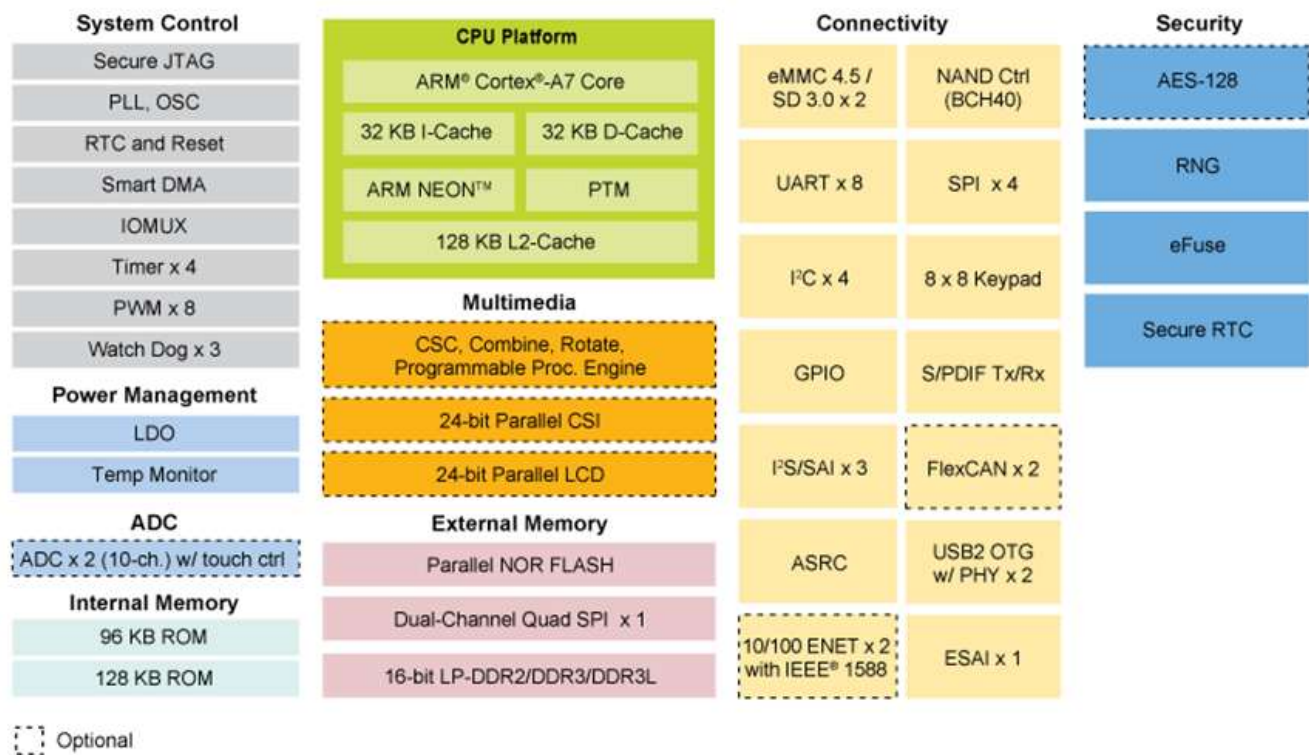


图1. i.MX6ULL SoC框图

IDO-SOM6Y08核心板进行了严格的电源完整性和信号完整性仿真设计，通过各项电磁兼容、温度冲击、高温高湿老化、长时间存储压力等测试，稳定可靠，批量供货。用户仅需设计外围电路即可快速实现项目的稳定量产。

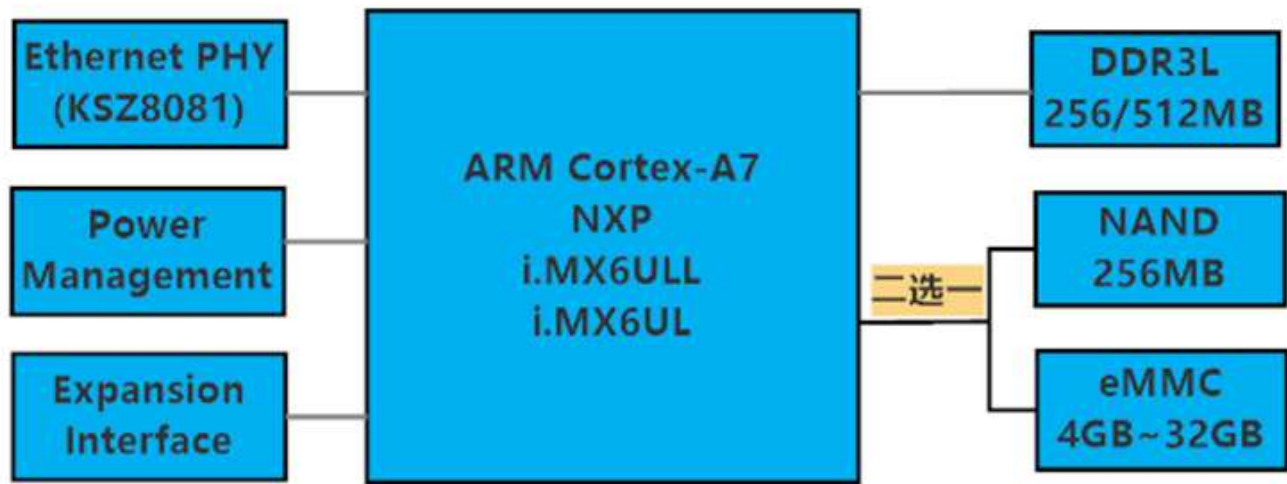


图2. IDO-SOM6Y08 模块逻辑框图

1.3 IDO-SOM6Y08产品特点

- ARM Cortex-A7高能效处理器，默认采用配置800MHZ工业级规格
- 超小尺寸（38mm*38mm）。单面布局，背面全屏蔽，正面可选屏蔽罩
- 128Pin 1.1mm引脚间距，扩展i.MX 6ULL全部引脚资源
- 默认配置256MB DDRL (up to 512MB), 256MB Nand Flash (up to 2GB) 或eMMC(from 4GB to 32GB).
- 集成1路 10/100M 以太网物理芯片（KSZ8081）
- 严格的信号完整性与电源完整性设计与测试，通过CE and FCC 认证
- 板载上电复位电路和电源管理电路
- 支持系统待机与唤醒，待机电流仅8mA (3.3V供电)

1.4 IDO-SOM6Y08产品图片

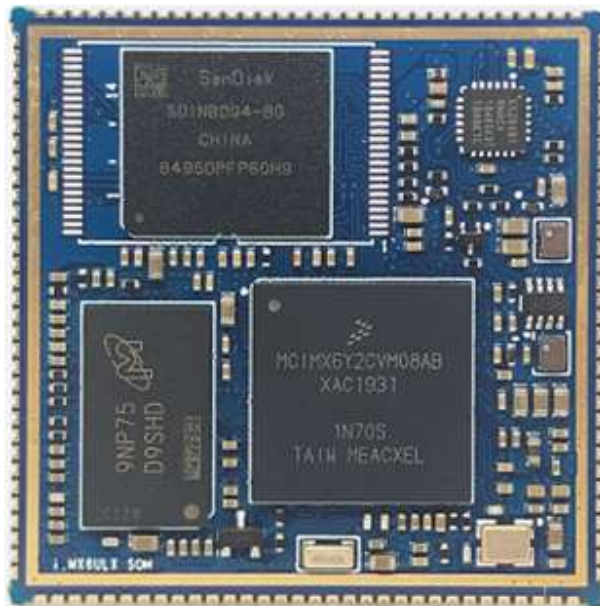


图3. IDO-SOM6Y08核心板正面



图4. IDO-SOM6Y08核心板背面

2. 硬件参数规格

2.1 基本参数

基本参数	
SOC	NXP i.MX6ULL
CPU	单核 Cortex-A7内核，运行频率900 MHz，128 KB L2缓存
GPU	并行LCD显示，分辨率高达WXGA (1366x768) 支持2D显示加速
内存	16Bit 位宽，256MB / 512MB DDR3L
存储	256MB / 512MB / 1GB / 2GB Nand Flash 或4GB / 8GB / 16GB / 32GB eMMC
硬件参数	
以太网	2个IEEE802.3 标准10/100Mbps 以太网接口
显示接口	1 × 并行24bit RGB LCD接口，可以支持1366x768分辨率

摄像头	8/10/16位 并行摄像头传感器接口 (CSI)
安全模块	TRNG, Crypto Engine (AES with DPA, TDES/SHA/RSA), Secure Boot
USB	1 × USB2.0 OTG 1 × USB2.0 HOST
扩展接口	8 × UART 4 × SPI 2 × CAN 4 × I2C 3 × I2S 2 × MMC 4.5/SD 3.0/SDIO 8 × PWM 2 × ADC 98 × GPIO
其他	
主板尺寸	38mm × 38mm
接口类型	128Pin 间距1.1mm邮票孔
PCB规格	板厚 1.2mm , 6 层板 高Tg材质, 沉金工艺
重量	6.1g

2.2 工作环境

工作环境	
工作温度	0~70℃ (商业) -40~85℃ (工业)
工作湿度	5%~90% RH 非冷凝
存储温度	-40℃~85℃

2.3 系统支持

序号	操作系统	支持	说明
1	Linux4.1.15	✓	
2	Debian base	✓	
3	Ubuntu base	✓	

3. PCB 尺寸和电气参数

3.1 PCB尺寸

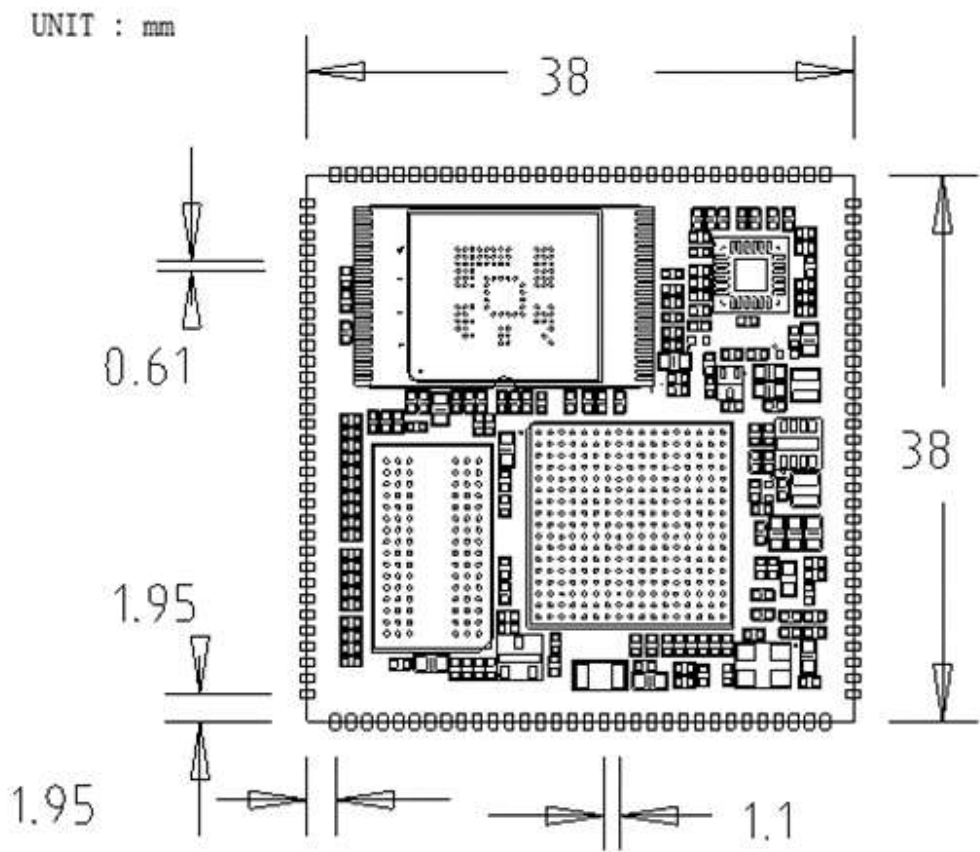


图5. IDO-SOM6Y08 核心板正面尺寸

3.2 电气参数

3.2.1 电源输入

电源名称	最小电压	标称值	最大电压	峰值电流	待机电流	关机电流
VSYS_3V3	3.2V	3.4V	<190mA(全速工作) <9mA (待机)	<30mVrms		
VSNVS	2.8V	3.4V	<500uA	<30mVrms		
USB_OTG2_VBUS	4.7V	5.2V	<50mA	<50mVrms		
USB_OTG1_VBUS	4.7V	5.2V	<50mA	<50mVrms		

4. 采购型号

订购型号	DDR3L	存储	主频	温度等级
IDO-SOM6Y08-D256N256-C	256MB	NAND 256MB	800MHZ	0~70℃
IDO-SOM6Y08-D256N256-C (屏蔽框+屏蔽盖)	256MB	NAND 256MB	800MHZ	-40~85℃
IDO-SOM6Y08-D512E8G-C	512MB	eMMC 8GB	800MHZ	0~70℃

IDO-SOM6Y08-D256E8-C	256MB	eMMC 8GB	800MHZ	0~70℃
IDO-SOM6Y08-D512E8G-C (屏蔽框+屏蔽盖)	512MB	eMMC 8GB	800MHZ	0~70℃

5. 引脚定义说明

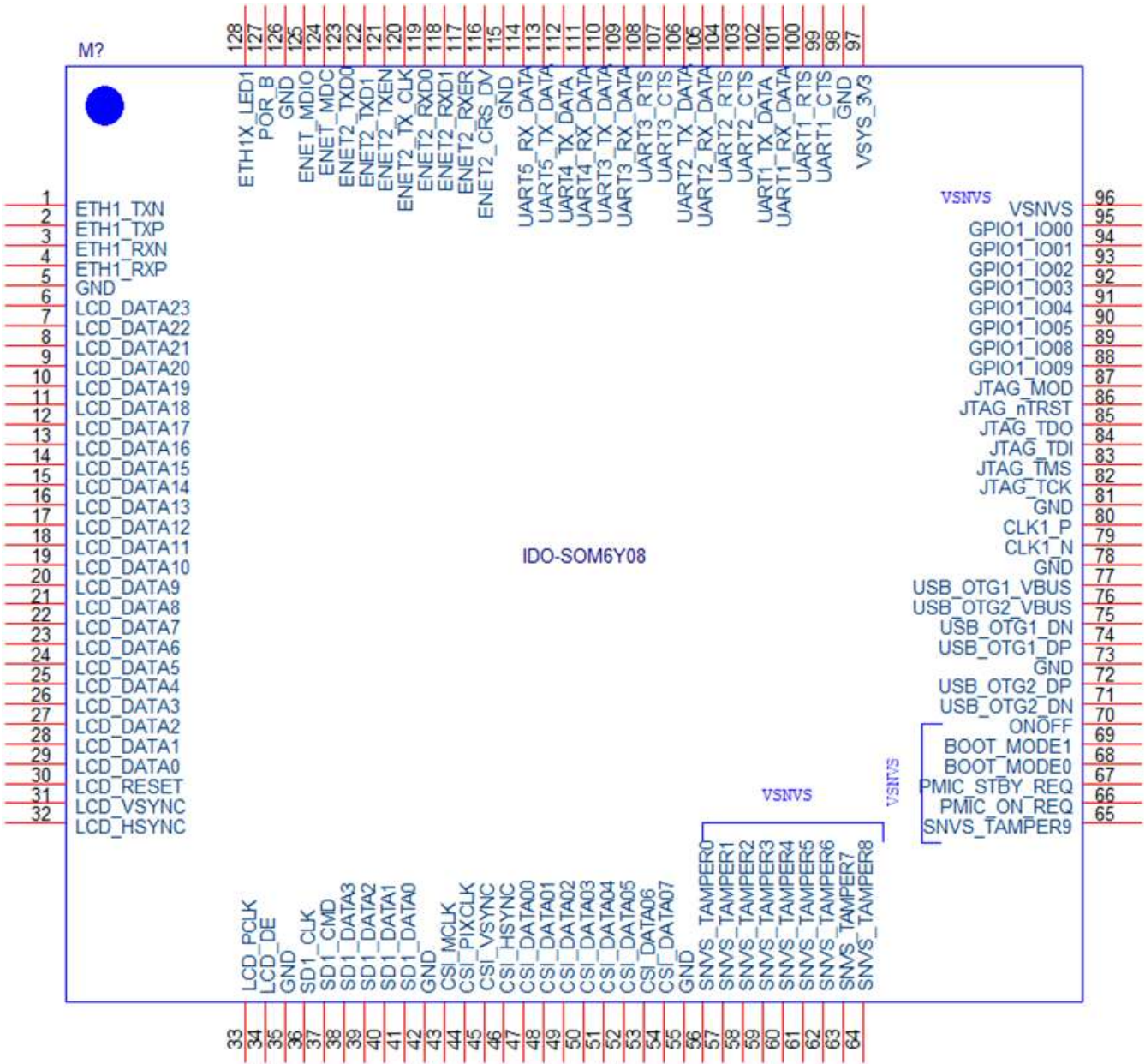


图6. IDO-SSOM6Y08 核心板引脚示意图

附录 IDO-SOM6Y08邮票孔核心板引脚列表

序号	引脚名称	复用功能	电源域	说明
1	ETH1_TXN			KSZ8081 pin
2	ETH1_TXP			KSZ8081 pin
3	ETH1_RXN			KSZ8081 pin
4	ETH1_RXP			KSZ8081 pin
5	GND		GND	
6	LCD_DATA23	gpio3.IO[28]	3.3V	
		lcdif.DATA[23]		
		mqs.LEFT		
		ecspi1.MISO		
		csi.DATA[15]		
		weim.DATA[15]		
		gpio3.IO[28]		
		src.BT_CFG[31]		
		tpsmp.HDATA[1]		
		usdhc2.DATA3		
		epdc.SDCE[3]		
7	LCD_DATA22	gpio3.IO[27]	3.3V	
		lcdif.DATA[22]		
		mqs.RIGHT		

		ecspi1.MOSI		
		csi.DATA[14]		
		weim.DATA[14]		
		gpio3.IO[27]		
		src.BT_CFG[30]		
		tpsmp.HDATA[0]		
		usdhc2.DATA2		
		epdc.SDCE[2]		
8	LCD_DATA21	gpio3.IO[26]	3.3V	
		lcdif.DATA[21]		
		uart8.RX		
		ecspi1.SS0		
		csi.DATA[13]		
		weim.DATA[13]		
		gpio3.IO[26]		
		src.BT_CFG[29]		
		tpsmp.HTRANS[1]		
		usdhc2.DATA1		
		epdc.SDCE[1]		
9	LCD_DATA20	gpio3.IO[25]	3.3V	
		lcdif.DATA[20]		
		uart8.TX		

		ecspi1.SCLK csi.DATA[12] weim.DATA[12] gpio3.IO[25] src.BT_CFG[28] tpsm.HTRANS[0] usdhc2.DATA0 epdc.VCOM[1]		
10	LCD_DATA19	gpio3.IO[24] lcdif.DATA[19] pwm6.OUT global wdog csi.DATA[11] weim.DATA[11] gpio3.IO[24] src.BT_CFG[27] tpsm.HDATA_DIR usdhc2.CLK epdc.VCOM[0]	3.3V	
11	LCD_DATA18	gpio3.IO[23] lcdif.DATA[18] pwm5.OUT	3.3V	

		ca7_platform.E VENTO		
		csi.DATA[10]		
		weim.DATA[10]		
		gpio3.IO[23]		
		src.BT_CFG[26]		
		tpsmc.CLK		
		usdhc2.CMD		
		epdc.BDR[1]		
12	LCD_DATA17	gpio3.IO[22]	3.3V	
		lcdif.DATA[17]		
		uart7.RX		
		ca7_platform.T RACE_CTL		
		csi.DATA[0]		
		weim.DATA[9]		
		gpio3.IO[22]		
		src.BT_CFG[25]		
		sim_m.HWRITE		
		usdhc2.DATA7		
		epdc.GDSP		
13	LCD_DATA16	gpio3.IO[21]	3.3V	
		lcdif.DATA[16]		
		uart7.TX		

		ca7_platform.T RACE_CLK		
		csi.DATA[1]		
		weim.DATA[8]		
		gpio3.IO[21]		
		src.BT_CFG[24]		
		sim_m.HSIZE[2]		
		usdhc2.DATA6		
		epdc.GDCLK		
14	LCD_DATA15	gpio3.IO[20]	3.3V	
		lcdif.DATA[15]		
		sai3.TX_DATA		
		ca7_platform.T RACE[15]		
		csi.DATA[23]		
		weim.DATA[7]		
		gpio3.IO[20]		
		src.BT_CFG[15]		
		sim_m.HSIZE[1]		
		usdhc2.DATA5		
		epdc.GDRL		
15	LCD_DATA14	gpio3.IO[19]	3.3V	
		lcdif.DATA[14]		
		sai3.RX_DATA		

		ca7_platform.T RACE[14]		
		csi.DATA[22]		
		weim.DATA[6]		
		gpio3.IO[19]		
		src.BT_CFG[14]		
		sim_m.HSIZE[0]		
		usdhc2.DATA4		
		epdc.SDSHR		
		gpio3.IO[18]		
		lcdif.DATA[13]		
		sai3.TX_BCLK		
		ca7_platform.T RACE[13]		
		csi.DATA[21]		
16	LCD_DATA13	weim.DATA[5]	3.3V	
		gpio3.IO[18]		
		src.BT_CFG[13]		
		sim_m.HRESP		
		usdhc2.RESET _B		
		epdc.BDR[0]		
17	LCD_DATA12	gpio3.IO[17]	3.3V	
		lcdif.DATA[12]		
		sai3.TX_SYNC		

		ca7_platform.T RACE[12]		
		csi.DATA[20]		
		weim.DATA[4]		
		gpio3.IO[17]		
		src.BT_CFG[12]		
		sim_m.HREAD YOUT		
		ecspi1.RDY		
		epdc.PWRCTR L[0]		
18	LCD_DATA11	gpio3.IO[16]	3.3V	
		lcdif.DATA[11]		
		sai3.RX_BCLK		
		ca7_platform.T RACE[11]		
		csi.DATA[19]		
		weim.DATA[3]		
		gpio3.IO[16]		
		src.BT_CFG[11]		
		sim_m.HPROT[3]		
		can2.RX		
		epdc.PWRSTA T		
19	LCD_DATA10	gpio3.IO[15]	3.3V	

		lcdif.DATA[10]		
		sai3.RX_SYNC		
		ca7_platform.T RACE[10]		
		csi.DATA[18]		
		weim.DATA[2]		
		gpio3.IO[15]		
		src.BT_CFG[10]		
		sim_m.HPROT[2]		
		can2.TX		
		epdc.PWRCOM		
20	LCD_DATA9	gpio3.IO[14]	3.3V	
		lcdif.DATA[9]		
		sai3.MCLK		
		ca7_platform.T RACE[9]		
		csi.DATA[17]		
		weim.DATA[1]		
		gpio3.IO[14]		
		src.BT_CFG[9]		
		sim_m.HPROT[1]		
		can1.RX		
		epdc.PWRWAK E		

21	LCD_DATA8	gpio3.IO[13]	3.3V	
		lcdif.DATA[8]		
		spdif.IN		
		ca7_platform.T RACE[8]		
		csi.DATA[16]		
		weim.DATA[0]		
		gpio3.IO[13]		
		src.BT_CFG[8]		
		sim_m.HPROT[0]		
		can1.TX		
		epdc.PWRIRQ		
22	LCD_DATA7	gpio3.IO[12]	3.3V	
		lcdif.DATA[7]		
		uart7.RTS_B		
		ca7_platform.T RACE[7]		
		enet2.1588_EV ENT3_OUT		
		spdif.EXT_CLK		
		gpio3.IO[12]		
		src.BT_CFG[7]		
		sim_m.HMAST LOCK		
		ecspi1.SS3		

		epdc.SDDO[7]		
23	LCD_DATA6	gpio3.IO[11]	3.3V	
		lcdif.DATA[6]		
		uart7.CTS_B		
		ca7_platform.T RACE[6]		
		enet2.1588_EV ENT3_IN		
		spdif.LOCK		
		gpio3.IO[11]		
		src.BT_CFG[6]		
		sim_m.HBURS T[2]		
		ecspi1.SS2		
24	LCD_DATA5	gpio3.IO[10]	3.3V	
		lcdif.DATA[5]		
		uart8.RTS_B		
		ca7_platform.T RACE[5]		
		enet2.1588_EV ENT2_OUT		
		spdif.OUT		
		gpio3.IO[10]		
		src.BT_CFG[5]		
		sim_m.HBURS T[1]		

		ecspi1.SS1		
		epdc.SDDO[5]		
25	LCD_DATA4	gpio3.IO[9]	3.3V	
		lcdif.DATA[4]		
		uart8.CTS_B		
		ca7_platform.T RACE[4]		
		enet2.1588_EV ENT2_IN		
		spdif.SR_CLK		
		gpio3.IO[9]		
		src.BT_CFG[4]		
		sim_m.HBURS T[0]		
		sai1.TX_DATA		
		epdc.SDDO[4]		
26	LCD_DATA3	gpio3.IO[8]	3.3V	
		lcdif.DATA[3]		
		pwm4.OUT		
		ca7_platform.T RACE[3]		
		enet1.1588_EV ENT3_OUT		
		i2c4.SCL		
		gpio3.IO[8]		
		src.BT_CFG[3]		

		sim_m.HADDR[31]		
		sai1.RX_DATA		
		epdc.SDDO[3]		
27	LCD_DATA2	gpio3.IO[7]	3.3V	
		lcdif.DATA[2]		
		pwm3.OUT		
		ca7_platform.TRACE[2]		
		enet1.1588_EV ENT3_IN		
		i2c4.SDA		
		gpio3.IO[7]		
		src.BT_CFG[2]		
		sim_m.HADDR[30]		
		sai1.TX_BCLK		
		epdc.SDDO[2]		
28	LCD_DATA1	gpio3.IO[6]	3.3V	
		lcdif.DATA[1]		
		pwm2.OUT		
		ca7_platform.TRACE[1]		
		enet1.1588_EV ENT2_OUT		
		i2c3.SCL		

		gpio3.IO[6]		
		src.BT_CFG[1]		
		sim_m.HADDR[29]		
		sai1.TX_SYNC		
		epdc.SDDO[1]		
29	LCD_DATA0	lcdif.DATA[0]	3.3V	
		pwm1.OUT		
		ca7_platform.TRACE[0]		
		enet1.1588_EVENT2_IN		
		i2c3.SDA		
		gpio3.IO[5]		
		src.BT_CFG[0]		
		sim_m.HADDR[28]		
		sai1.MCLK		
		epdc.SDDO[0]		
30	LCD_RESET	gpio3.IO[4]	3.3V	
		lcdif.RESET		
		lcdif.CS		
		ca7_platform.EVENT1		
		sai3.TX_DATA		
		global wdog		

		gpio3.IO[4] anatop.TESTI[3] sim_m.HADDR[27] ecspi2.SS3 epdc.GDOE		
31	LCD_VSYNC	gpio3.IO[3] lcdif.VSYNC lcdif.BUSY uart4.RTS_B sai3.RX_DATA wdog2.WDOG_B gpio3.IO[3] anatop.TESTI[2] sim_m.HADDR[26] ecspi2.SS2 epdc.SDCE[0]	3.3V	
32	LCD_HSYNC	gpio3.IO[2] lcdif.HSYNC lcdif.RS uart4.CTS_B sai3.TX_BCLK	3.3V	

		wdog3.WDOG_RST_B_DEB		
		gpio3.IO[2]		
		anatop.TESTI[1]		
		sim_m.HADDR[25]		
		ecspi2.SS1		
		epdc.SDOE		
33	LCD_PCLK	gpio3.IO[0]	3.3V	
		lcdif.CLK		
		lcdif.WR_RWN		
		uart4.TX		
		sai3.MCLK		
		weim.CS2_B		
		gpio3.IO[0]		
		ocotp_ctrl_wrapper.FUSE_LATCHED		
		sim_m.HADDR[23]		
		wdog1.WDOG_RST_B_DEB		
		epdc.SDCLK		
34	LCD_DE	lcdif.ENABLE	3.3V	
		lcdif.RD_E		
		uart4.RX		

		sai3.TX_SYNC		
		weim.CS3_B		
		gpio3.IO[1]		
		anatop.TESTI[0]		
		sim_m.HADDR[24]		
		ecspi2.RDY		
		epdc.SDLE		
35	GND		GND	
36	SD1_CLK	gpio2.IO[17]	3.3V	
		usdhc1.CLK		
		gpt2.COMPAR E2		
		sai2.MCLK		
		spdif.IN		
		weim.ADDR[20]		
		gpio2.IO[17]		
		ccm.OUT0		
		observe_mux.O UT[0]		
37	SD1_CMD	usb.OTG1_OC	3.3V	
		gpio2.IO[16]		
		usdhc1.CMD		

		gpt2.COMPARE1		
		sai2.RX_SYNC		
		spdif.OUT		
		weim.ADDR[19]		
		gpio2.IO[16]		
		sdma.EXT_EVENT[0]		
		tpsmp.HDATA[18]		
		usb.OTG1_PWR		
38	SD1_DATA3	gpio2.IO[21]	3.3V	
		usdhc1.DATA3		
		gpt2.CAPTURE2		
		sai2.TX_DATA		
		can2.RX		
		weim.ADDR[24]		
		gpio2.IO[21]		
		ccm.CLKO2		
		observe_mux.OUTPUT[4]		
		anatop.OTG2_ID		
39	SD1_DATA2	gpio2.IO[20]	3.3V	
		usdhc1.DATA2		

		gpt2.CAPTURE 1		
		sai2.RX_DATA		
		can2.TX		
		weim.ADDR[23]		
		gpio2.IO[20]		
		ccm.CLKO1		
		observe_mux.O UT[3]		
		usb.OTG2_OC		
40	SD1_DATA1	gpio2.IO[19]	3.3V	
		usdhc1.DATA1		
		gpt2.CLK		
		sai2.TX_BCLK		
		can1.RX		
		weim.ADDR[22]		
		gpio2.IO[19]		
		ccm.OUT2		
		observe_mux.O UT[2]		
		usb.OTG2_PW R		
41	SD1_DATA0	gpio2.IO[18]	3.3V	
		usdhc1.DATA0		

		gpt2.COMPAR E3		
		sai2.TX_SYNC		
		can1.TX		
		weim.ADDR[21]		
		gpio2.IO[18]		
		ccm.OUT1		
		observe_mux.O UT[1]		
		anatop.OTG1_I D		
42	GND		GND	
43	CSI_MCLK	gpio4.IO[17]	3.3V	
		csi.MCLK		
		usdhc2.CD_B		
		rawnand.CE2_ B		
		i2c1.SDA		
		weim.CS0_B		
		gpio4.IO[17]		
		snvs_hp_wrapp er.VIO_5_CTL		
		tpsmc.HDATA[20]		
		uart6.TX		
44	CSI_PIXCLK	gpio4.IO[18]	3.3V	

		csi.PIXCLK		
		usdhc2.WP		
		rawnand.CE3_B		
		i2c1.SCL		
		weim.OE		
		gpio4.IO[18]		
		snvs_hp_wrapper.VIO_5		
		tpsmp.HDATA[21]		
		uart6.RX		
		esai.TX2_RX3		
45	CSI_VSYNC	gpio4.IO[19]	3.3V	
		csi.VSYNC		
		usdhc2.CLK		
		i2c2.SDA		
		weim.RW		
		gpio4.IO[19]		
		pwm7.OUT		
		tpsmp.HDATA[22]		
		uart6.RTS_B		
		esai.TX4_RX1		
46	CSI_HSYNC	gpio4.IO[20]	3.3V	
		csi.HSYNC		

		usdhc2.CMD		
		i2c2.SCL		
		weim.LBA_B		
		gpio4.IO[20]		
		pwm8.OUT		
		tpsmv.HDATA[23]		
		uart6.CTS_B		
		esai.TX1		
47	CSI_DATA00	gpio4.IO[21]	3.3V	
		csi.DATA[2]		
		usdhc2.DATA0		
		ecspi2.SCLK		
		weim.AD[0]		
		gpio4.IO[21]		
		src.INT_BOOT		
		tpsmv.HDATA[24]		
		uart5.TX		
		esai.TX_HF_CLK		
48	CSI_DATA01	gpio4.IO[22]	3.3V	
		csi.DATA[3]		
		usdhc2.DATA1		
		ecspi2.SS0		
		weim.AD[1]		

		gpio4.IO[22] sai1.MCLK tpsm.HDATA[25] uart5.RX esai.RX_HF_CLK		
49	CSI_DATA02	gpio4.IO[23] csi.DATA[4] usdhc2.DATA2 ecspi2.MOSI weim.AD[2] gpio4.IO[23] sai1.RX_SYNC tpsm.HDATA[26] uart5.RTS_B esai.RX_FS	3.3V	
50	CSI_DATA03	gpio4.IO[24] csi.DATA[5] usdhc2.DATA3 ecspi2.MISO weim.AD[3] gpio4.IO[24] sai1.RX_BCLK	3.3V	

		tpsm.HDATA[27]		
		uart5.CTS_B		
		esai.RX_CLK		
51	CSI_DATA04	gpio4.IO[25]	3.3V	
		csi.DATA[6]		
		usdhc2.DATA4		
		ecspi1.SCLK		
		weim.AD[4]		
		gpio4.IO[25]		
		sai1.TX_SYNC		
		tpsm.HDATA[28]		
		usdhc1.WP		
		esai.TX_FS		
52	CSI_DATA05	gpio4.IO[26]	3.3V	
		csi.DATA[7]		
		usdhc2.DATA5		
		ecspi1.SS0		
		weim.AD[5]		
		gpio4.IO[26]		
		sai1.TX_BCLK		
		tpsm.HDATA[29]		
		usdhc1.CD_B		
		esai.TX_CLK		

53	CSI_DATA06	gpio4.IO[27]	3.3V	
		csi.DATA[8]		
		usdhc2.DATA6		
		ecspi1.MOSI		
		weim.AD[6]		
		gpio4.IO[27]		
		sai1.RX_DATA		
		tpsmp.HDATA[30]		
		usdhc1.RESET_B		
		esai.TX5_RX0		
54	CSI_DATA07	gpio4.IO[28]	3.3V	
		csi.DATA[9]		
		usdhc2.DATA7		
		ecspi1.MISO		
		weim.AD[7]		
		gpio4.IO[28]		
		sai1.TX_DATA		
		tpsmp.HDATA[31]		
		usdhc1.VSELECT		
		esai.TX0		
55	GND		GND	

56	SNVS_TAMPER 0	snvs_ip_wrapper.SNVS_TD1	VSNVS	
		snvs_ip_wrapper.TAMPER0		
		gpio5.IO0		
57	SNVS_TAMPER 1	snvs_ip_wrapper.SNVS_TD1	VSNVS	
		snvs_ip_wrapper.TAMPER1		
		gpio5.IO1		
58	SNVS_TAMPER 2	snvs_ip_wrapper.SNVS_TD1	VSNVS	
		snvs_ip_wrapper.TAMPER2		
		gpio5.IO2		
59	SNVS_TAMPER 3	snvs_ip_wrapper.SNVS_TD1	VSNVS	
		snvs_ip_wrapper.TAMPER3		
		gpio5.IO3		
60	SNVS_TAMPER 4	snvs_ip_wrapper.SNVS_TD1	VSNVS	
		snvs_ip_wrapper.TAMPER4		
		gpio5.IO4		
61	SNVS_TAMPER 5	snvs_ip_wrapper.SNVS_TD1	VSNVS	

		snvs_lp_wrapper.TAMPER5		
		gpio5.IO5		
62	SNVS_TAMPER6	snvs_lp_wrapper.SNVS_TD1	VSNVS	
		snvs_lp_wrapper.TAMPER6		
		gpio5.IO6		
63	SNVS_TAMPER7	snvs_lp_wrapper.SNVS_TD1	VSNVS	
		snvs_lp_wrapper.TAMPER7		
		gpio5.IO7		
64	SNVS_TAMPER8	snvs_lp_wrapper.SNVS_TD1	VSNVS	
		snvs_lp_wrapper.TAMPER8		
		gpio5.IO8		
65	SNVS_TAMPER9	snvs_lp_wrapper.SNVS_TD1	VSNVS	
		snvs_lp_wrapper.TAMPER9		
		gpio5.IO9		
66	PMIC_ON_REQ	PMIC_ON_REQ	VSNVS	Used for VSYS_3V3 power enable signal
67	PMIC_STBY_REQ	PMIC_ON_REQ	VSNVS	if not use,let it floating

68	BOOT_MODE0	src.BOOT_MODE[0]	VSNVS	
		src.BOOT_MODE[0]		
		gpio5.IO10		
69	BOOT_MODE1	src.BOOT_MODE[1]	VSNVS	
		src.BOOT_MODE[1]		
		gpio5.IO11		
70	ONOFF	ONOFF	VSNVS	if not use,let it floating
71	USB_OTG2_DN			
72	USB_OTG2_DP			
73	GND		GND	
74	USB_OTG1_DP			
75	USB_OTG1_DN			
76	USB_OTG2_VBUS			Must supply 5V if USB is used.Powered up after VSYS_3V3

77	USB_OTG1_VB US			Can be left floating if OTG1 is not used as a device. Powered up after VSYS_3V3
78	GND		GND	
79	CLK1_N			
80	CLK1_P			
81	GND		GND	
82	JTAG_TCK	sjc.TCK	3.3V	
		sjc.TCK		
		gpt2.COMPAR E2		
		sai2.RX_DATA		
		ccm.OUT1		
		pwm7.OUT		
		gpio1.IO[14]		
		osc32k.32K_O UT		
83	JTAG_TMS	sjc.TMS	3.3V	
		sjc.TMS		
		gpt2.CAPTURE 1		
		sai2.MCLK		
		ccm.CLKO1		

		ccm.WAIT		
		gpio1.IO[11]		
		sdma.EXT_EVENT[1]		
		epit1.OUT		
84	JTAG_TDI	sjc.TDI	3.3V	
		sjc.TDI		
		gpt2.COMPARE1		
		sai2.TX_BCLK		
		ccm.OUT0		
		pwm6.OUT		
		gpio1.IO[13]		
		mqs.LEFT		
85	JTAG_TDO	sjc.TDO	3.3V	
		sjc.TDO		
		gpt2.CAPTURE2		
		sai2.TX_SYNC		
		ccm.CLKO2		
		ccm.STOP		
		gpio1.IO[12]		
		mqs.RIGHT		
		epit2.OUT		
86	JTAG_Ntrst	sjc.TRSTB	3.3V	
		sjc.TRSTB		

		gpt2.COMPAR E3		
		sai2.TX_DATA		
		ccm.OUT2		
		pwm8.OUT		
		gpio1.IO[15]		
		anatop.24M_O UT		
87	JTAG_MODE	sjc.MOD	3.3V	Pulled down with 10Kohm on Module
		sjc.MOD		
		gpt2.CLK		
		spdif.OUT		
		anatop.ENET_ REF_CLK_25M		
		ccm.PMIC_RD Y		
		gpio1.IO[10]		
		sdma.EXT_EVE NT[0]		
88	GPIO1_IO09	gpio1.IO[9]	3.3V	Can be used as analog input, refer to i.mx6ul/6ull user manual for detail.
		pwm2.OUT		
		global wdog		
		spdif.IN		
		csi.HSYNC		
		usdhc2.RESET _B		

		gpio1.IO[9] usdhc1.RESET_B ecspi3.TESTER_TRIGGER uart5.CTS_B		
89	GPIO1_IO08	gpio1.IO[8] pwm1.OUT wdog1.WDOG_B spdif.OUT csi.VSYNC usdhc2.VSELECT gpio1.IO[8] ccm.PMIC_RDY ecspi2.TESTER_TRIGGER uart5.RTS_B	3.3V	Can be used as analog input, refer to i.mx6ul/6ull user manual for detail
90	GPIO1_IO05	gpio1.IO[5] anatop.ENET_REF_CLK2 pwm4.OUT anatop.OTG2_ID csi.FIELD	3.3V	Can be used as analog input, refer to i.mx6ul/6ull user manual for detail.

		usdhc1.VSELE CT		
		gpio1.IO[5]		
		enet2.1588_EV ENT0_OUT		
		ccm.PLL3_BYP		
		uart5.RX		
91	GPIO1_IO04	gpio1.IO[4]	3.3V	Can be used as analog input, refer to i.mx6ul/6ull user manual for detail.
		anatop.ENET_ REF_CLK1		
		pwm3.OUT		
		usb.OTG1_PWR		
		anatop.24M_O UT		
		usdhc1.RESET_ B		
		gpio1.IO[4]		
		enet2.1588_EV ENT0_IN		
		ccm.PLL2_BYP		
		uart5.TX		
92	GPIO1_IO03	gpio1.IO[3]	3.3V	Can be used as analog input, refer to i.mx6ul/6ull user manual for detail.
		i2c1.SDA		
		gpt1.COMPARE 3		
		usb.OTG2_OC		

		osc32k.32K_O UT		
		usdhc1.CD_B		
		gpio1.IO[3]		
		ccm.DI0_EXT_ CLK		
		src.TESTER_A CK		
		uart1.RX		
93	GPIO1_IO02	gpio1.IO[2]	3.3V	Can be used as analog input, refer to i.mx6ul/6ull user manual for detail.
		i2c1.SCL		
		gpt1.COMPARE 2		
		usb.OTG2_PW R		
		anatop.ENET_ REF_CLK_25M		
		usdhc1.WP		
		gpio1.IO[2]		
		sdma.EXT_EVE NT[0]		
		src.ANY_PU_R ESET		
		uart1.TX		
94	GPIO1_IO01	gpio1.IO[1]	3.3V	Can be used as analog input, refer to i.mx6ul/6ull
		i2c2.SDA		

		gpt1.COMPARE 1		user manual for detail.
		usb.OTG1_OC		
		anatop.ENET_ REF_CLK2		
		mqs.LEFT		
		gpio1.IO[1]		
		enet1.1588_EV ENT0_OUT		
		src.EARLY_RE SET		
		wdog1.WDOG_ B		
95	GPIO1_IO00	gpio1.IO[0]	3.3V	Can be used as analog input, refer to i.mx6ul/6ull user manual for detail.
		i2c2.SCL		
		gpt1.CAPTURE 1		
		anatop.OTG1_I D		
		anatop.ENET_ REF_CLK1		
		mqs.RIGHT		
		gpio1.IO[0]		
		enet1.1588_EV ENT0_IN		
		src.SYSTEM_R ESET		

		wdog3.WDOG_B		
96	VSNVS	VDD_SNVS_IN	VSNVS	VSNVS power in 2.8~3.3V ,Should be firstly powered on.
97	VSYS_3V3		3.3V	Main 3.3V power in
98	GND		GND	
99	UART1_CTS	gpio1.IO[18]	3.3V	
		uart1.CTS_B		
		enet1.RX_CLK		
		usdhc1.WP		
		csi.DATA[4]		
		enet2.1588_EV ENT1_IN		
		gpio1.IO[18]		
		anatop.USBPHY1_TSTI_TX_D N		
		usdhc2.TESTER_TRIGGER		
		usdhc2.WP		
		uart5.CTS_B		
100	UART1_RTS	gpio1.IO[19]	3.3V	
		uart1.RTS_B		
		enet1.TX_ER		

		usdhc1.CD_B		
		csi.DATA[5]		
		enet2.1588_EV ENT1_OUT		
		gpio1.IO[19]		
		anatop.USBPH Y1_TSTO_RX_S QUELCH		
		qspi.TESTER_T RIGGER		
		usdhc2.CD_B		
		uart5.RTS_B		
101	UART1_RX_DATA	gpio1.IO[17]	3.3V	
		uart1.RX		
		enet1.RDATA[3]		
		i2c3.SDA		
		csi.DATA[3]		
		gpt1.CLK		
		gpio1.IO[17]		
		anatop.USBPH Y1_TSTI_TX_H S_MODE		
		usdhc1.TESTE R_TRIGGER		
		spdif.IN		
		uart5.RX		

102	UART1_TX_DATA	gpio1.IO[16]	3.3V	
		uart1.TX		
		enet1.RDATA[2]		
		i2c3.SCL		
		csi.DATA[2]		
		gpt1.COMPARE1		
		gpio1.IO[16]		
		anatop.USBPHY1_TSTX_TX_LS_MODE		
		ecspi4.TESTER_TRIGGER		
		spdif.OUT		
		uart5.TX		
103	UART2_CTS	gpio1.IO[22]	3.3V	
		uart2.CTS_B		
		enet1.CRS		
		can2.TX		
		csi.DATA[8]		
		gpt1.COMPARE2		
		gpio1.IO[22]		
		anatop.USBPHY2_TSTO_RX_FS_RXD		

		sjc.DE_B		
		ecspi3.MOSI		
104	UART2_RTS	gpio1.IO[22]	3.3V	
		uart2.CTS_B		
		enet1.CRS		
		can2.TX		
		csi.DATA[8]		
		gpt1.COMPARE 2		
		gpio1.IO[22]		
		anatop.USBPH Y2_TSTO_RX_ FS_RXD		
		sjc.DE_B		
		ecspi3.MOSI		
105	UART2_RX_DATA	gpio1.IO[21]	3.3V	
		uart2.RX		
		enet1.TDATA[3]		
		i2c4.SDA		
		csi.DATA[7]		
		gpt1.CAPTURE 2		
		gpio1.IO[21]		
		anatop.USBPH Y1_TSTO_RX_H S_RXD		

		sjc.DONE		
		ecspi3.SCLK		
106	UART2_TX_DATA	gpio1.IO[20]	3.3V	
		uart2.TX		
		enet1.TDATA[2]		
		i2c4.SCL		
		csi.DATA[6]		
		gpt1.CAPTURE 1		
		gpio1.IO[20]		
		anatop.USBPHY1_TSTO_RX_DISCON_DET		
		rawnand.TESTER_TRIGGER		
		ecspi3.SS0		
107	UART3_CTS	gpio1.IO[26]	3.3V	
		uart3.CTS_B		
		enet2.RX_CLK		
		can1.TX		
		csi.DATA[10]		
		enet1.1588_EVENT1_IN		
		gpio1.IO[26]		
		anatop.USBPHY1_TSTI_TX_HIZ		

108	UART3_RTS	sim_m.HADDR[1]	3.3V	
		epit2.OUT		
		gpio1.IO[27]		
		uart3.RTS_B		
		enet2.TX_ER		
		can1.RX		
		csi.DATA[11]		
		enet1.1588_EVENT1_OUT		
		gpio1.IO[27]		
		anatop.USBPHY2_TSTO_RX_HS_RXD		
109	UART3_RX_DATA	sim_m.HADDR[2]	3.3V	
		wdog1.WDOG_B		
		gpio1.IO[25]		
		uart3.RX		
		enet2.RDATA[3]		
		csi.DATA[0]		
		uart2.RTS_B		
		gpio1.IO[25]		

		anatop.USBPHY1_TSTI_TX_EN		
		sim_m.HADDR[0]		
		epit1.OUT		
110	UART3_TX_DATA	gpio1.IO[24]	3.3V	
		uart3.TX		
		enet2.RDATA[2]		
		csi.DATA[1]		
		uart2.CTS_B		
		gpio1.IO[24]		
		anatop.USBPHY1_TSTI_TX_D		
		sjc.JTAG_ACT		
		anatop.OTG1_ID		
111	UART4_RX_DATA	gpio1.IO[29]	3.3V	
		uart4.RX		
		enet2.TDATA[3]		
		i2c1.SDA		
		csi.DATA[13]		
		csu.CSU_ALARM_AUT[1]		

		gpio1.IO[29] anatop.USBPHY2_TSTO_PLL_CLK20DIV sim_m.HADDR[4] ecspi2.SS0 epdc.PWRCTRL[1]		
112	UART4_TX_DATA	gpio1.IO[28] uart4.TX enet2.TDATA[2] i2c1.SCL csi.DATA[12] csu.CSU_ALARM_AUT[2] gpio1.IO[28] anatop.USBPHY1_TSTO_PLL_CLK20DIV sim_m.HADDR[3] ecspi2.SCLK	3.3V	
113	UART5_TX_DATA	gpio1.IO[30] uart5.TX enet2.CRS	3.3V	

		i2c2.SCL		
		csi.DATA[14]		
		csu.CSU_ALARM_AUT[0]		
		gpio1.IO[30]		
		anatop.USBPHY2_TSTO_RX_SQUELCH		
		sim_m.HADDR[5]		
		ecspi2.MOSI		
		epdc.PWRCTRL[2]		
114	UART5_RX_DATA	gpio1.IO[31]	3.3V	
		uart5.RX		
		enet2.COL		
		i2c2.SDA		
		csi.DATA[15]		
		csu.CSU_INT_DEB		
		gpio1.IO[31]		
		anatop.USBPHY2_TSTO_RX_DISCON_DET		
		sim_m.HADDR[6]		
		ecspi2.MISO		

		epdc.PWRCTR L[3]		
115	GND		GND	
116	ENET2_CRS_D V	gpio2.IO[10]	3.3V	
		enet2.RX_EN		
		uart7.TX		
		i2c4.SCL		
		weim.ADDR[26]		
		gpio2.IO[10]		
		kpp.ROW[5]		
		sim_m.HADDR[17]		
		anatop.ENET_ REF_CLK_25M		
117	ENET2_RXER	epdc.SDDO[10]	3.3V	
		gpio2.IO[15]		
		enet2.RX_ER		
		uart8.RTS_B		
		ecspi4.SS0		
		weim.ADDR[25]		
		gpio2.IO[15]		
		kpp.COL[7]		
		sim_m.HADDR[22]		

		global wdog		
		epdc.SDDO[15]		
118	ENET2_RXD1	gpio2.IO[9]	3.3V	
		enet2.RDATA[1]		
		uart6.RX		
		i2c3.SDA		
		enet1.MDC		
		gpio2.IO[9]		
		kpp.COL[4]		
		sim_m.HADDR[16]		
		usb.OTG1_OC		
		epdc.SDDO[9]		
119	ENET2_RXD0	gpio2.IO[8]	3.3V	
		enet2.RDATA[0]		
		uart6.TX		
		i2c3.SCL		
		enet1.MDIO		
		gpio2.IO[8]		
		kpp.ROW[4]		
		sim_m.HADDR[15]		
		usb.OTG1_PWR		
		epdc.SDDO[8]		

120	ENET2_TX_CLK	gpio2.IO[14]	3.3V	
		enet2.TX_CLK		
		uart8.CTS_B		
		ecspi4.MISO		
		anatop.ENET_REF_CLK2		
		gpio2.IO[14]		
		kpp.ROW[7]		
		sim_m.HADDR[21]		
		anatop.OTG2_ID		
		epdc.SDDO[14]		
121	ENET2_TXEN	gpio2.IO[13]	3.3V	
		enet2.TX_EN		
		uart8.RX		
		ecspi4.MOSI		
		weim.ACLK_FREERUN		
		gpio2.IO[13]		
		kpp.COL[6]		
		sim_m.HADDR[20]		
		usb.OTG2_OC		
		epdc.SDDO[13]		
122	ENET2_TXD1	gpio2.IO[12]	3.3V	

		enet2.TDATA[1]		
		uart8.TX		
		ecspi4.SCLK		
		weim.EB_B[3]		
		gpio2.IO[12]		
		kpp.ROW[6]		
		sim_m.HADDR[19]		
		usb.OTG2_PWR		
		epdc.SDDO[12]		
123	ENET2_TXD0	gpio2.IO[11]	3.3V	
		enet2.TDATA[0]		
		uart7.RX		
		i2c4.SDA		
		weim.EB_B[2]		
		gpio2.IO[11]		
		kpp.COL[5]		
		sim_m.HADDR[18]		
		anatop.24M_OUTPUT		
		epdc.SDDO[11]		
124	ENET_MDC	gpio1.IO[7]	3.3V	Can be only used for
		enet1.MDC		

		enet2.MDC		ENET, if ENET1 is used!
125	ENET_MDIO	gpio1.IO[6]	3.3V	Pulled up 1.5K ohm on module, Only be used for ENET,if ENET1 is used!
		enet1.MDIO		
		enet2.MDIO		
126	GND		GND	
127	POR_B	I.MX6ULL power on reset pin	3.3V	NOT Compliance with WT- SOM6ULX !!
128	ETH1X_LED1	KSZ8081 Link activity LED	3.3V	Active Low (Drive C side of LED)