

IDO-SOM3020-V1 硬件设计指南

1、Rockchip PX30芯片简介

1.1 IDO-SOM3020-V1模块介绍

1.2 IDO-SOM3020-V1产品图片

2、IDO-SOM3020-V1硬件设计说明

2.1 电源系统设计说明

2.2 GPIO设计说明

2.3 SDMMC0/1接口设计

2.4 USB2.0设计

2.5 以太网设计

2.6 音频接口设计

2.7 RGB设计

2.8 MIPI-DSI/LVDS设计

2.9 MIPI-CSI接口设计

2.10 UART设计

2.11 I2C总线

2.12 ADC设计说明

2.13 SPI设计说明

2.14 PWM设计说明



硬件设计指南

深圳触觉智能科技有限公司

www.industio.cn

文档修订历史

版本	修订内容	修订	审核	日期
V1.0	创建文档			2022/06/21

1、Rockchip PX30芯片简介

PX30是Rockchip设计的高能效、高性价比应用处理器系列，采用四核 64位 ARM Cortex-A35内核，主频高达1.5 GHz。GPU系列采用 Mali-G31GPU，支持OpenGL ES3.2, Vulkan 1.0, OpenCL 2.0; 支持 VC-1、H265/H264、MPEG-1/2/4、VP8 等多格式1080P 60fps视频解码，目标应用有：

- 工业主机
- 联网设备
- 医疗健康设备
- 广告一体机
- 互动自动终端
- 教学实验平台

- 显示控制
- 游戏机
- 车载安防

1.1 IDO-SOM3020-V1模块介绍

IDO-SOM3020模块在45x45mm的面积上集成了SoC、2片DDR4、eMMC和电源管理，扩展多达144Pin引脚，用户仅需设计外围电路即可快速实现项目的研产。IDO-SOM3020核心板进行了严格的电源完整性和信号完整性仿真设计，通过各项电磁兼容、温度冲击、高温高湿老化、长时间存储压力等测试，稳定可靠，批量供货。

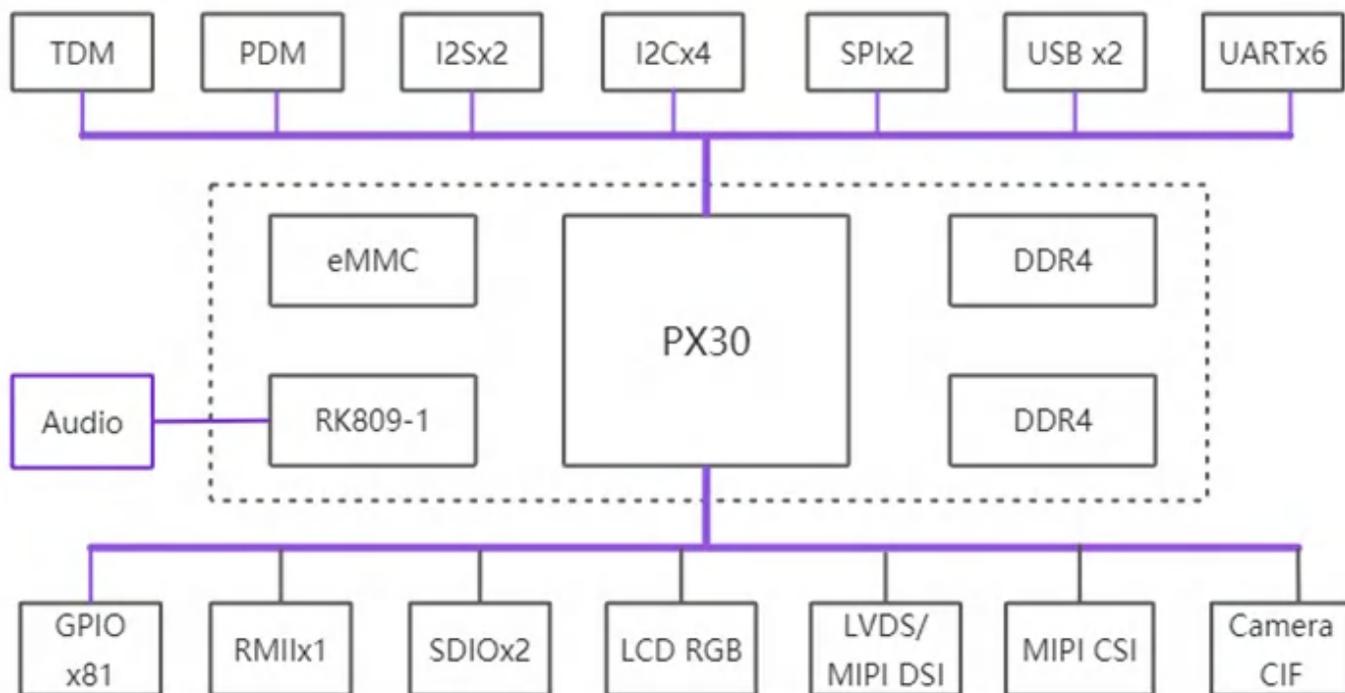


图1. IDO-SOM3020-V1模块框图

IDO-SOM3020-V1核心板主要功能列表：

表1. IDO-SOM3020-V1功能列表

基本参数	
SOC	Rockchip PX30/PX30K/RK3358J/RK3358M
CPU	Quad-core ARM Cortex-A35, 64bit处理器,主频最高1.5GHz

GPU	Dvalin-2EE OpenGL ES1.1/2.0/3.2, Vulkan 1.0, OpenCL 2.0 高性能2D硬件加速
VPU	支持1080P 60fps MPEG-4, H.264, H.265/HEVC, VP8, VC-1视频解码 支持1080P 30fps H.264视频编码
内存	DDR4 (1GB/2GB选配)
存储	高速eMMC5.1 (8GB/16GB/32GB/64GB选配)
硬件参数	
以太网	集成MAC 以太网控制器, 支持百兆以太网 (100 M bps)
显示接口	1 × MIPI DSI, 最大可支持 1080P@60Hz 输出 1 × Single LVDS, 最大支持到 1366*768@60Hz 输出 1 × LCD RGB, 支持 1920*1080@60fps 输出
摄像头	1 × MIPI 4Lane CSI, 最高支持8M pixel 1 × DVP 摄像头接口 (最高支持 5M pixel)
音频接口	1 × SPK R/L, 双声道扬声器输出 (8Ω1W) 1 × HPR/L, 双声道耳机输出 2 × MIC输入, 支持PDM数字麦克风输入
USB	1 × USB2.0 OTG 1 × USB2.0 HOST
扩展接口	6 × UART 2 × SPI 4 × I2C 2 × I2S 2 × SDIO 8 × PWM 3 × ADC 81 × GPIO

其他	
主板尺寸	45mm × 45mm
接口类型	144Pin 间距1.2mm邮票孔
PCB规格	板厚 1.2mm , 6 层板 高Tg材质, 沉金工艺

1.2 IDO-SOM3020-V1产品图片

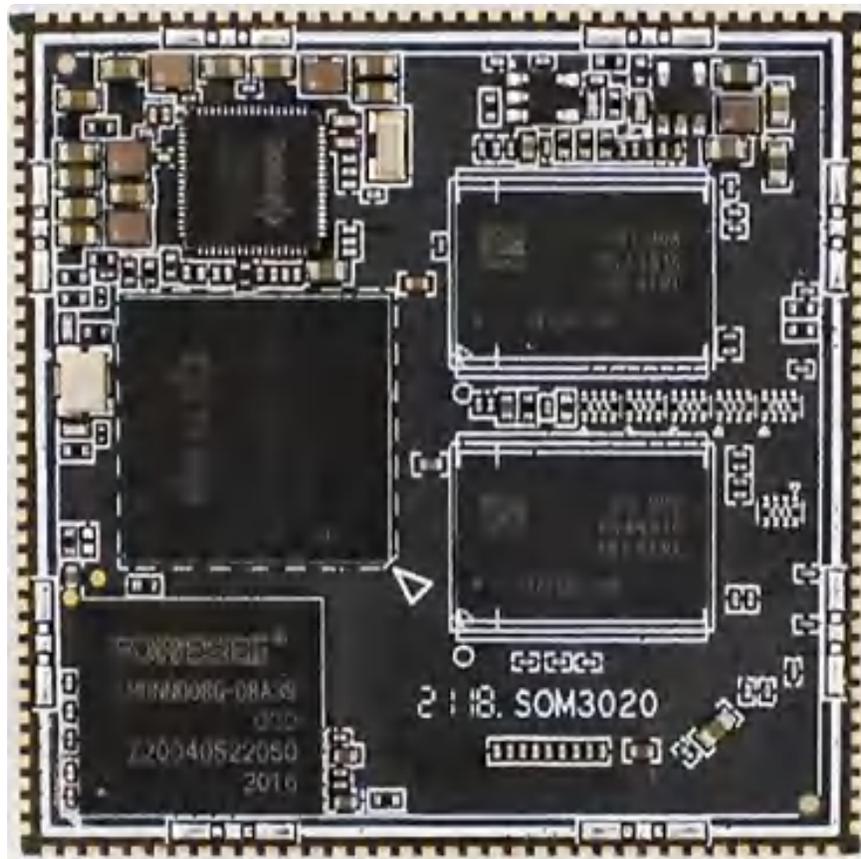


图2. IDO-SOM3020-V1核心板正面

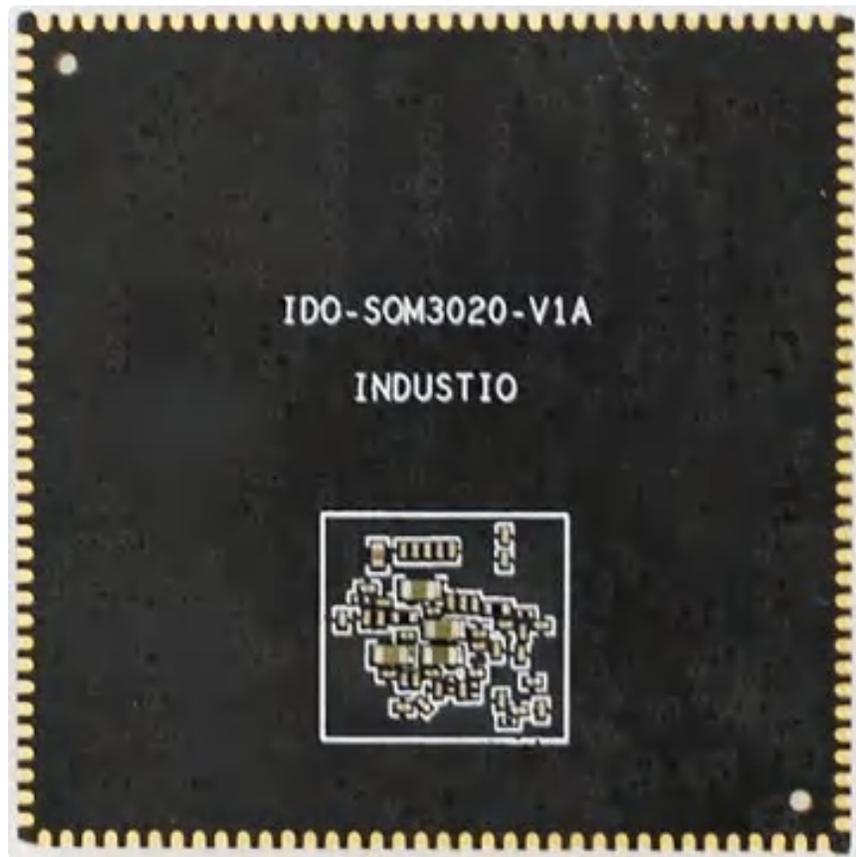


图3. IDO-SOM3020-V1核心板背面

2、IDO-SOM3020-V1硬件设计说明

2.1 电源系统设计说明

根据PX30供电要求，IDO-SOM3020核心板引出了VCC5V0_SYS、VCC_RTC、VDC三个供电引脚。VCC_RTC供电电压为3.3V~6.5V，若做底板可通过主12V转5V的输出接入，也可单独DCDC进行电源转换供电5V，待机电流仅为16uA。VDC为PMIC触发启动直流电源，电压比较小，电压范围为1.1V~6.5V，可以由输入电源电阻分压给VDC。也可通过按下POWER按键进行开机启动。

核心板提供43个电源输出引脚为VCC_3V0、VCC_1V8、VCC_SD、VCCIO_FLASH。VCC_3V0和VCC_1V8用于3.0V电源域和1.8V电源域的引脚参考电平,底板使用时应限流500mA；VCCIO_FLASH

与电源系统设计相关的其它引脚，包括VDC、EXT_EN、PWRON。分别用于外部DC电源检测，开关机控制输出，开关机按键输入。

表2. IDO-SOM3020-V1电源相关引脚说明列表

电源相关引脚	引脚编号	方向	引脚说明
VCC5V0_SYS	1,2	电源输入	系统的主要输入供电, 保障5V@2A持续电流供电能力。
VCC_RTC	137	电源输入	为PMIC的RTC供电, 此电源须保持上电。
VCCIO1	26	电源输入	SDMMC1电源的输入供电 (1.8V/3.0V), 保障200mA持续电流供电能力。
VCC_3V0	12	电源输出	3.0V对外供电, 用于3.0V电源域参考电平
VCC_1V8	11	电源输出	1.8V对外供电, 用于1.8V电源域参考电平
VCCIO_FLASH	37	电源输出	1.8V对外供电, 用于1.8V电源域参考电平
VCC_SD	128	电源输出	用于外接SD卡供电
VDC	139	电源检测 输入	检测DC电源, 用于插电开机控制
EXT_EN	140	关机控制 输出	开机输出高, 关机时输出低, 关机控制输出。
PWRON	138	开关机按键输入	开关机按键信号输入检测引脚, 用于连接按键输入

2.2 GPIO设计说明

IDO-SOM3568-V1可用的GPIO引脚共计81个, 与其它信号引脚复用。详细定义请参考”IDO-SOM3020-V1-Pinout.xlsx”。核心板引脚中除了ADC、差分信号、RK809-5引脚、电源/地, 其它

1.8V/3.0V数字引脚基本都可以配置为GPIO使用。

使用时注意GPIO电源域是1.8V还是3.0V。另外参考”IDO-SOM3020-V1-Pinout.xlsx”中GPIO信号名称中后缀带_d表示上电默认下拉(低电平)，后缀带_u的表示上电默认上拉（高电平）。

如下图，在”IDO-SOM3020-V1-Pinout.xlsx”中，SOM3020-V1的126脚可配置为GPIO0_A0，上电默认下拉（低电平）。SOM3020-V1的127脚可配置为GPIO0_A3，上电默认上拉(高电平) 3.0V。

126	REF_CLKO/GOIO_A0_d	Y21	GPIO0_A0_d REF_CLKO	Default
127	SDMMC0_DET/GPIO0_A3_u	AA20	GPIO0_A3_u SDMMC0_DET	Default

图4. GPIO引脚说明

2.3 SDMMC0/1接口设计

SOM3020-V1核心板扩展出2路MMC/SDIO资源，兼容SDIO3.0和MMC ver4.51，4bit数据位宽，可用于扩展SD卡和WIFI模块。

- PX30 provides one SDMMC interface controller which can support SD v3.0 and MMC v4.51 protocol。
- SDMMC controller has a standalone power domain。
- SDMMC reuses with UART2, JTAG etc. Choose the function through SDMMC0_DET。
- SDMMC0_VDD is IO power, and the power supply should be 3.3V from external(SD 2.0mode) or 3.3V/1.8V adjustable(SD 3.0 mode)。
- SD卡的VDD脚供电电压为3.3V，去耦电容不得删减，布局时，要靠近卡座放置。
- SDMMC1_D[3:0]，SDMMC0_CMD，SDMMC0_CLK需串接22ohm电阻，SDMMC0_DET串接100ohm电阻。
- SDMMC1_D[3:0]，SDMMC0_CMD，SDMMC0_CLK，SDMMC0_DET信号在SD卡位置需要放置ESD器件，需要支持SD3.0模式，ESD器件的结电容必须小于1pF，如只需支持SD2.0模式，ESD器件的结电容可放宽到9pF。若设计底板，SD0连接TF卡座参考原理图如下：

SDIO/MMC0主要用于连接SD存储卡，也可用于WIFI模块SDIO接口。引脚资源如下：

引脚编号	引脚名称	电源域	备注
------	------	-----	----

127	SDMMC0_DET	3.0V	SD卡座检测引脚
122	SDMMC0_CLK	3.0V	SD卡时钟信号
120	SDMMC0_CMD	3.0V	SD卡CMD信号
121	SDMMC0_D3	3.0V	SD卡Data3
125	SDMMC0_D2	3.0V	SD卡Data2
124	SDMMC0_D1	3.0V	SD卡Data1
123	SDMMC0_D0	3.0V	SD卡Data0
128	VCC_SD	3.3V/400mA OUTPUT	SD卡供电

TF Card

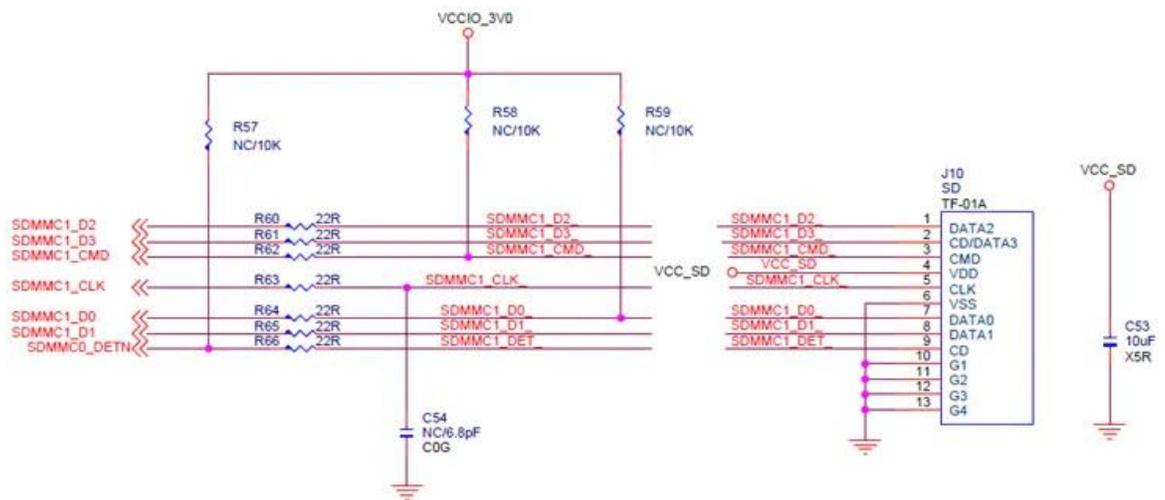


图5. MMC/SDIO外接TF卡参考设计

SDIO/MMC1引脚资源如下:

引脚编号	引脚名称	电源域	备注
31	SDMMC1_D0	VCCIO1	SDIO_D0
32	SDMMC1_D1	VCCIO1	SDIO_D1
30	SDMMC1_D2	VCCIO1	SDIO_D2
29	SDMMC1_D3	VCCIO1	SDIO_D3

27	SDMMC1_CMD	VCCIO1	SDIO_CMD
28	SDMMC1_CLK	VCCIO1	SDIO_CLK

SDIO/MMC接口设计注意事项:

- 走线阻抗控制50ohm，参考面完整，整组走线等长控制±200mil。
- 建议串匹配电阻（典型值22ohm），时钟信号匹配电阻靠近SOM3020引脚侧放置，时钟信号预留2.2pF电容。

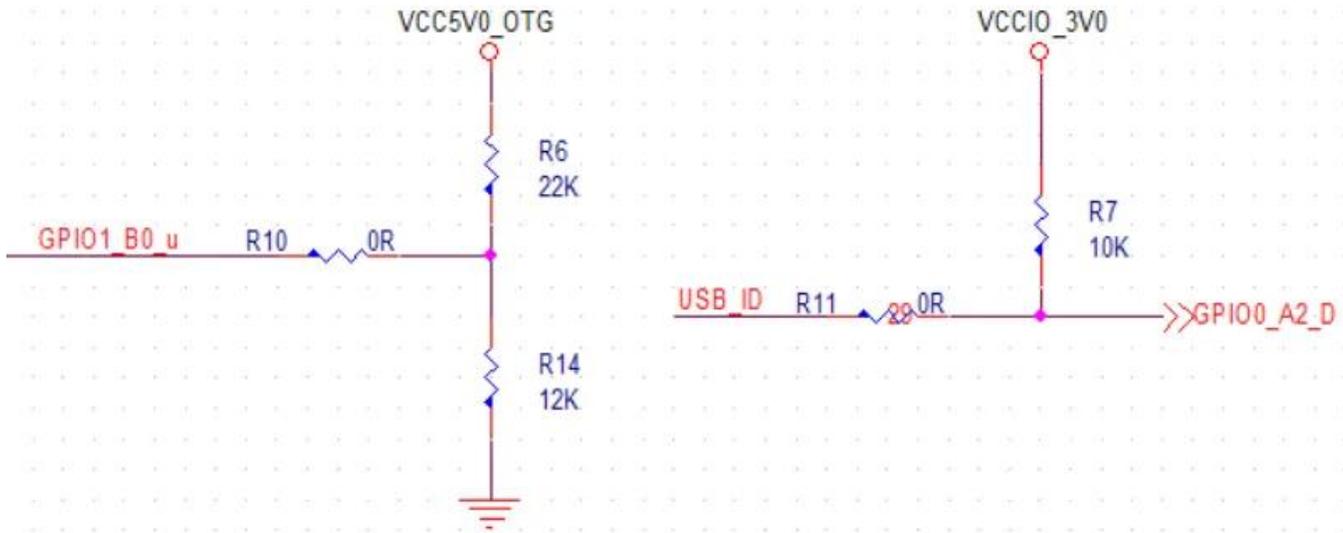
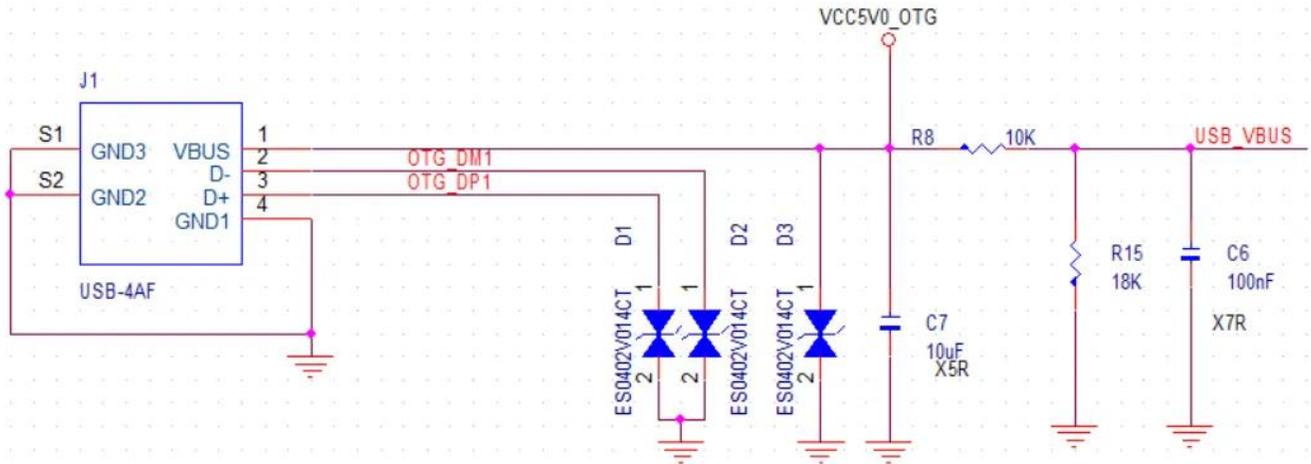
2.4 USB2.0设计

IDO-SOM3020-V1核心板具有2路USB2.0接口，其中一路USB2.0中为OTG模式，**此路USB为系统固件烧录口，必须要留出!!!**；另外一路为USB HOST模式，设计底板如要扩展多USB接口，可以使用USB HUB芯片去实现扩展。

USB_OTG（固件下载口）引脚资源如下：

引脚编号	引脚名称	连接方式	备注
114	OTG_DM	串接 2.2ohm 电阻	OTG可用于下载烧录功能
115	OTG_DP		
116	USB_VBUS	电阻分压检测	OTG0 VBUS检测，高有效
113	USB_ID		USB_ID有200k的上拉电阻，上拉到USB_AVDD_1V8，所以OTG默认为设备模式，USB_VBUS(USB_DET)用于检测USB插入。检测到高电压电平，表示插入USB

117	USB_HOST_DM	串接 2. 2ohm 电阻	USB_HOST信号
118	USB_HOST_DP		



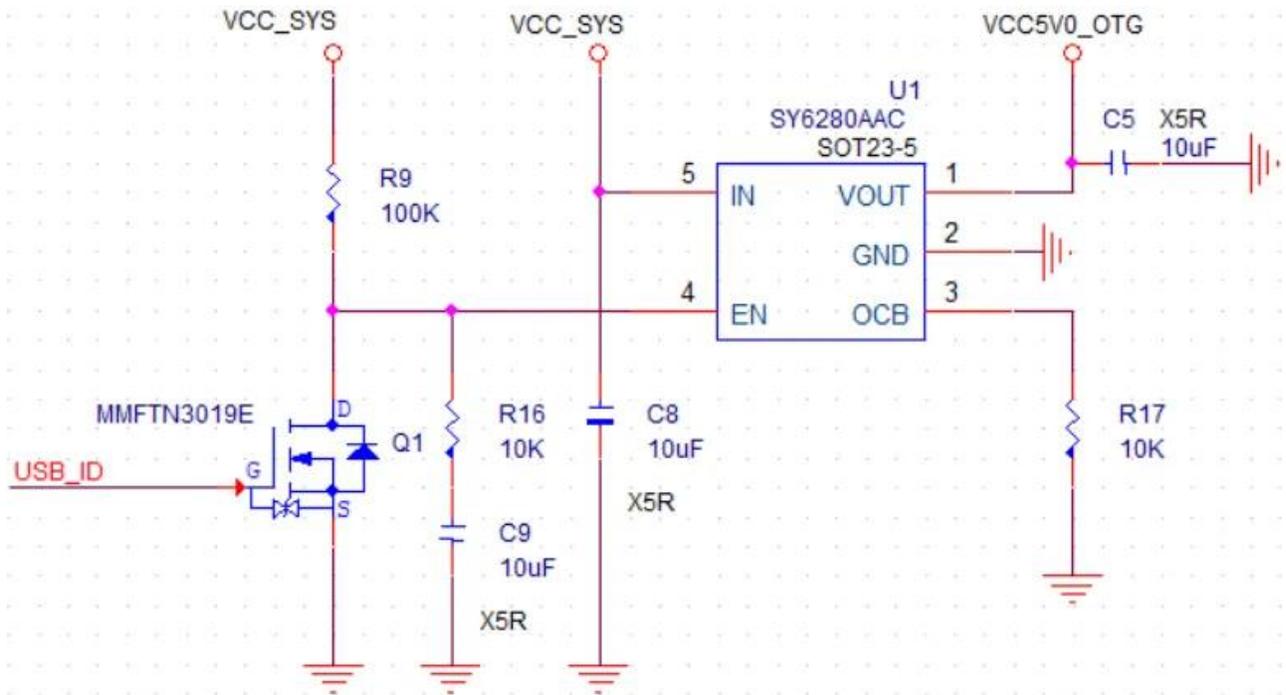


图6. USB_OTG接口设计

2.5 以太网设计

IDO-SOM3020核心板预留RMII，RMII与CIF复用，可配置100M以太网物理层，实现100M互联网功能。设计底板此百兆网口数据线需要搭配PHY芯片，推荐芯片有RTL8201F和IP101GR等网络PHY芯片。

RMII引脚资源列表如下：

引脚编号	RMII信号定义	电源域
107	GPIO2_A0/CIF_D2_M0/RMII_TX EN	3.3V
106	GPIO2_A1/CIF_D3_M0/RMII_TX D1	3.3V
105	GPIO2_A2/CIF_D4_M0/RMII_TX D0	3.3V

104	GPIO2_A3/CIF_D5_M0/RMII_RX D0	3.3V
103	GPIO2_A4/CIF_D6_M0/RMII_RX D1	3.3V
102	GPIO2_A5/CIF_D7_M0/RMII_RX ER	3.3V
101	GPIO2_A6/CIF_D8_M0/RMII_RX DV	3.3V
100	GPIO2_A7/CIF_D9_M0/RMII_M DIO	3.3V
98	GPIO2_B1/CIF_HREF_M0/RMII_ MDC	3.3V
97	GPIO2_B2/CIF_CLKI_M0/RMII_ CLK	3.3V

若设计底板，RMII连接PHY芯片RTL8201F连线图：

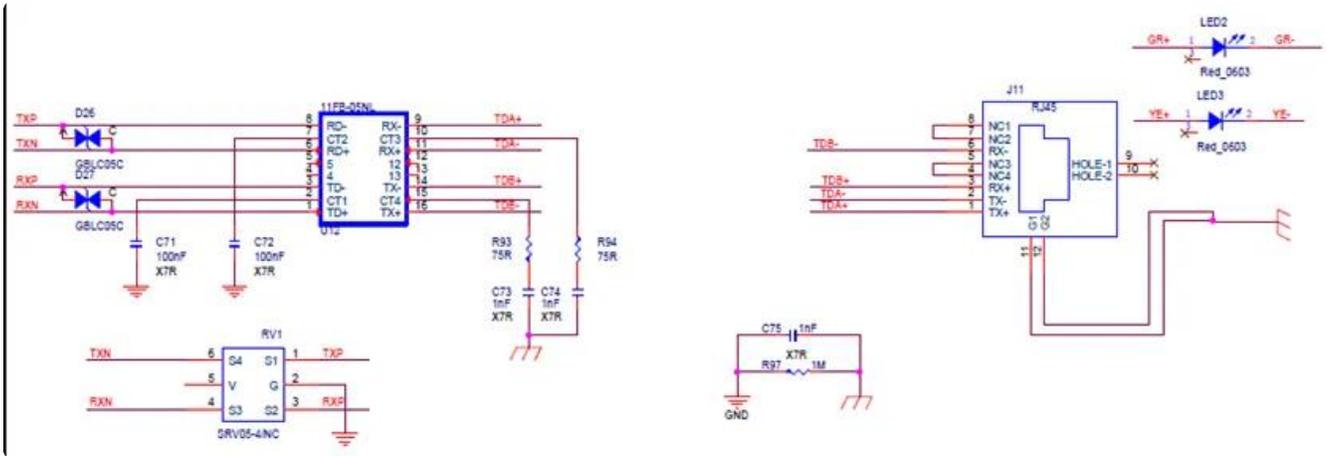
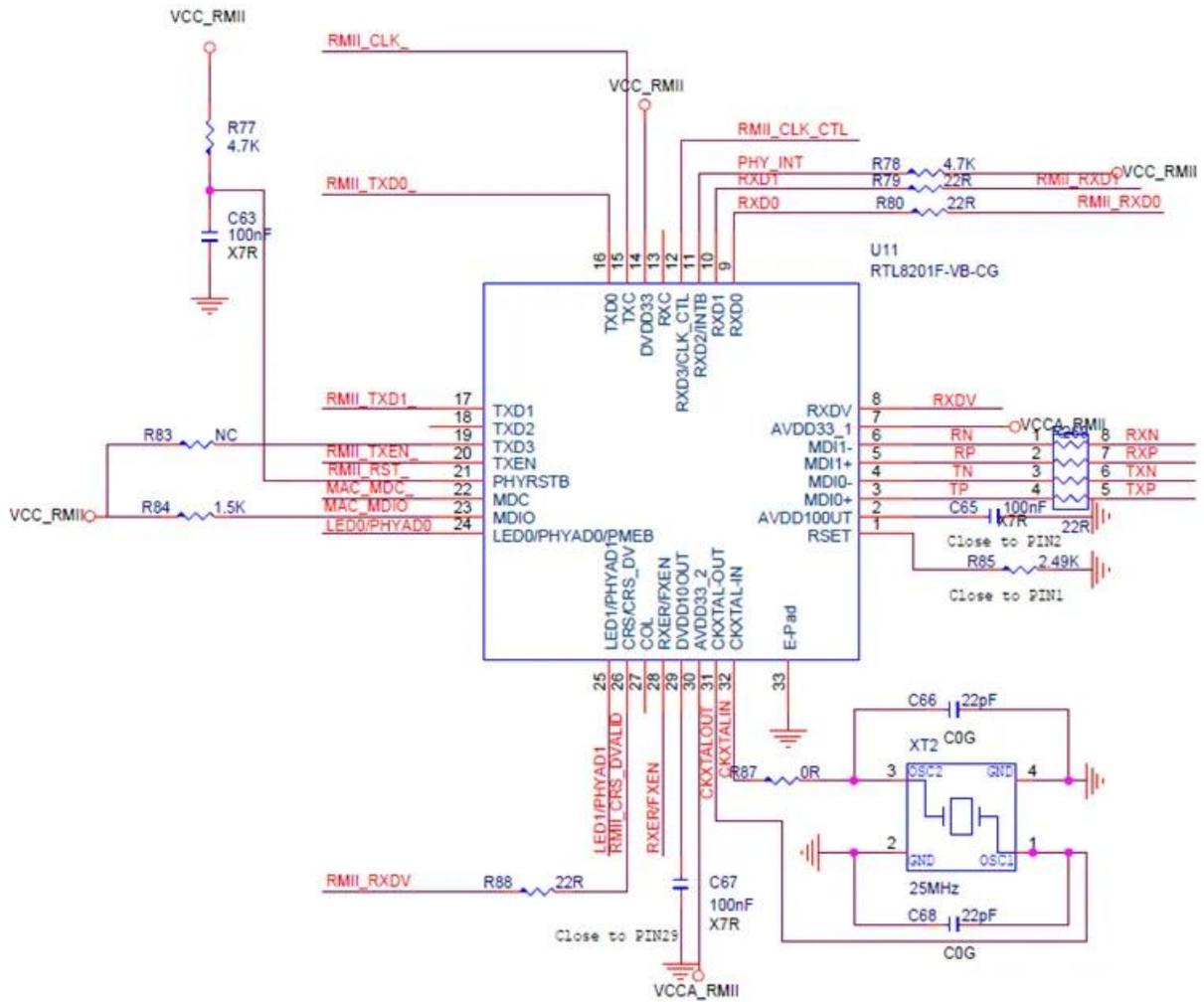


图7. RJ45接口设计

百兆以太网接口原理图请参考我司提供的开发板参考原理图。

2.6 音频接口设计

PX30支持的音频接口清单：

音频接口资源	资源详情	说明
I2S	I2S0	
	I2S1	RK809-1占用
	I2S2	
SPDIF	1路	
PDM	2路	

IDO-SOM3020板载PMIC RK809-1内部集成了一路Codec，占用了I2S1资源，核心板输出一路耳机音频输出（双通道），支持一路Mic输入。相关引脚定义如下：

核心板引脚号	引脚定义	引脚说明
129	SPKN_OUT	Negative speaker driver output
130	SPKP_OUT	Positive speaker driver output
132	HPL	Reference ground for the headphone
133	HPR	Right channel output of the headphone
134	HP_SNS	Reference ground for the headphone
135	MIC1P	
136	MIC1N	

如果使用四段耳机座本地 MIC 需求时，RK809-1的模拟 ADC 配置拆分两个单端输入；

Headset

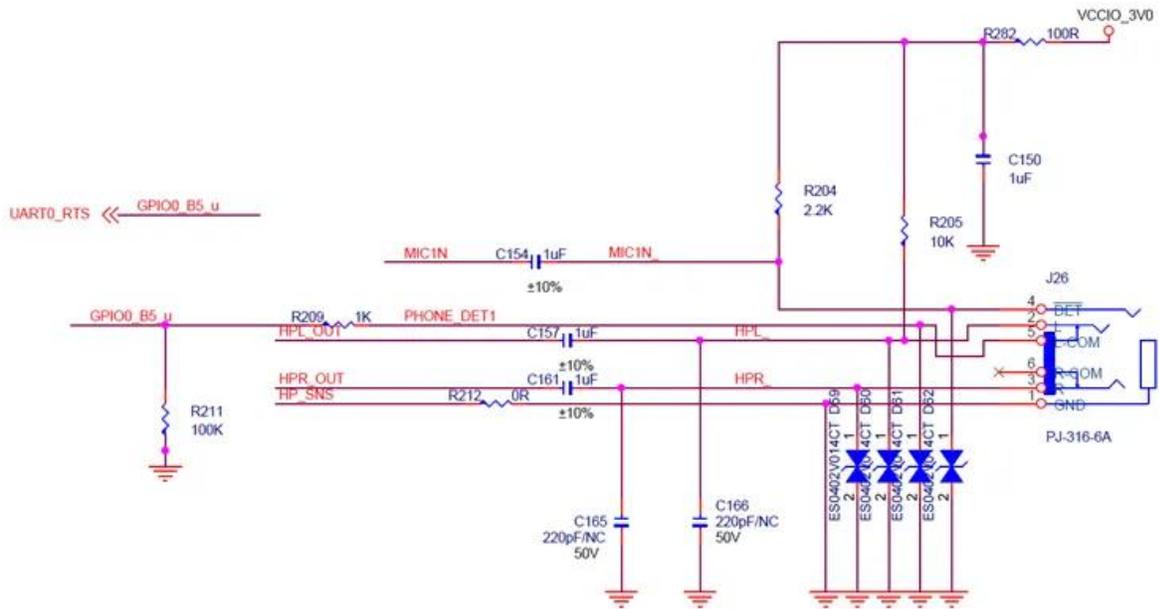


图8. 四段耳机座带MIC单端输入电路

MIC

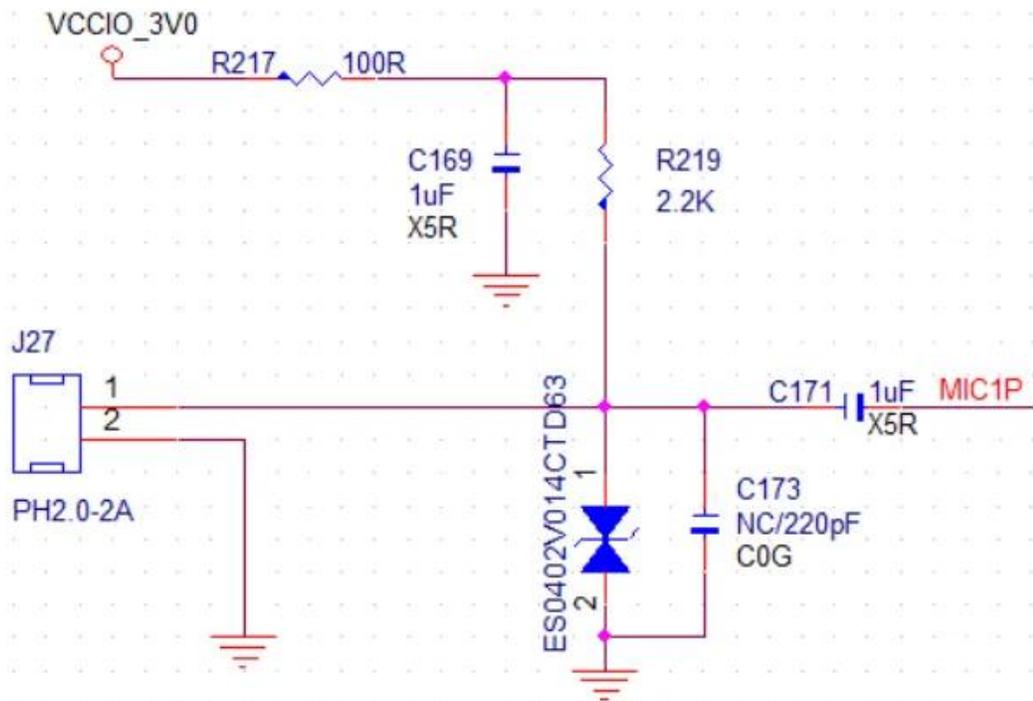


图9. 驻极体MIC单端输入电路

I2S0引脚列表如下：

引脚编号	I2S2信号	电源域	说明
64	I2S0_8CH_SCLKRX	3.0V	I2S serial clock for receive data
63	I2S0_8CH_LRCKRX	3.0V	I2S left & right channel signal for receiving serial data, synchronous left & right channel.
59	I2S0_8CH_MCLK	3.0V	I2S clock source
57	I2S0_8CH_SCLKTX	3.0V	I2S serial clock for transmit data
58	I2S0_8CH_LRCKTX	3.0V	I2S left & right channel signal for transmitting serial data, synchronous left & right channel.
56	I2S0_8CH_SDO0	3.0V	I2S serial data output0
60	I2S0_8CH_SDO1	3.0V	I2S serial data output1
61	I2S0_8CH_SDO2	3.0V	I2S serial data output2
62	I2S0_8CH_SDO3	3.0V	I2S serial data output3
55	I2S0_8CH_SDI0	3.0V	I2S serial data input0
65	I2S0_8CH_SDI1	3.0V	I2S serial data input1
67	I2S0_8CH_SDI2	3.0V	I2S serial data input2
68	I2S0_8CH_SDI3	3.0V	I2S serial data input3

I2S2引脚列表如下：

引脚编号	I2S2信号	电源域	说明
------	--------	-----	----

47	I2S2_2CH_SCLK	3.0V	I2S serial clock for receive data
48	I2S2_2CH_LRCK	3.0V	I2S left & right channel signal for receiving serial data, synchronous left & right channel.
46	I2S2_2CH_MCLK	3.0V	I2S clock source
69	I2S2_2CH_SDO	3.0V	I2S serial data output
71	I2S2_2CH_SDI	3.0V	I2S serial data input

PDM_M0引脚配置列表 如下:

引脚编号	信号定义	电源域	说明
54	PDM_CLK0_M0	3.0V	PDM sampling clock
49	PDM_SDI0_M0	3.0V	

PDM引脚配置列表 如下:

引脚编号	信号定义	电源域	说明
53	PDM_CLK1	3.0V	PDM sampling clock
52	PDM_SDI1	3.0V	
51	PDM_SDI2	3.0V	
50	PDM_SDI3	3.0V	

2.7 RGB设计

PX30支持24位RGB输出。使用RGB输出时，固件需要配置相应的输出模式。

RGB引脚列表如下：

引脚号	引脚定义	描述
72	LCDC_D0	
71	LCDC_D1	
70	LCDC_D2	
69	LCDC_D3	
68	LCDC_D4	
67	LCDC_D5	
66	LCDC_D6	
65	LCDC_D7	
64	LCDC_D8	
63	LCDC_D9	
62	LCDC_D10	
61	LCDC_D11	
60	LCDC_D12	
59	LCDC_D13	
58	LCDC_D14	
57	LCDC_D15	
56	LCDC_D16	
55	LCDC_D17	
54	LCDC_D18	
53	LCDC_D19	
52	LCDC_D20	
51	LCDC_D21	
50	LCDC_D22	
49	LCDC_D23	

48	LCDC_DEN_M0	
47	LCDC_VSYNC_M0	
46	LCDC_HSYNC_M0	
44	LCDC_CLK	

当使用RGB888 24位面板时，信号对应关系如下：

Correspondence between LCDC DATA and RGB			
LCDC_D0	B0	LCDC_D12	G4
LCDC_D1	B1	LCDC_D13	G5
LCDC_D2	B2	LCDC_D14	G6
LCDC_D3	B3	LCDC_D15	G7
LCDC_D4	B4	LCDC_D16	R0
LCDC_D5	B5	LCDC_D17	R1
LCDC_D6	B6	LCDC_D18	R2
LCDC_D7	B7	LCDC_D19	R3
LCDC_D8	G0	LCDC_D20	R4
LCDC_D9	G1	LCDC_D21	R5
LCDC_D10	G2	LCDC_D22	R6
LCDC_D11	G3	LCDC_D23	R7

图10. RGB_888接口参考图

当使用RGB666 18位板时，只需要连接LCDC_D17数据信号。

Correspondence between LCDC DATA and RGB			
LCDC_D0	B2	LCDC_D9	G5
LCDC_D1	B3	LCDC_D10	G6
LCDC_D2	B4	LCDC_D11	G7
LCDC_D3	B5	LCDC_D12	R2
LCDC_D4	B6	LCDC_D13	R3
LCDC_D5	B7	LCDC_D14	R4
LCDC_D6	G2	LCDC_D15	R5
LCDC_D7	G3	LCDC_D16	R6
LCDC_D8	G4	LCDC_D17	R7

图11. RGB_666接口参考图

2.8 MIPI-DSI/LVDS设计

MIPI-DSI与LVDS复用在同一引脚上，当选择MIPI-DSI/LVDS输出时，固件需要配置相应的输出模式；当配置为LVDS信号时，最大支持1366*760@60HZ的LVDS接口屏幕。

MIPI/LVDS引脚资源列表：

引脚编号	MIPI引脚定义	LVDS引脚定义	描述
74	MIPI_TX_D0N	LVDS_TX0N	MIPI0/LVDS-发送-D0-负
75	MIPI_TX_D0P	LVDS_TX0P	MIPI0/LVDS-发送-D0-正
76	MIPI_TX_D1N	LVDS_TX1N	MIPI0/LVDS-发送-D1-负
77	MIPI_TX_D1P	LVDS_TX1P	MIPI0/LVDS-发送-D1-正
78	MIPI_TX_CLKN	LVDS_CLKN	MIPI0/LVDS-时钟-负
79	MIPI_TX_CLKP	LVDS_CLKP	MIPI0/LVDS-时钟-正
80	MIPI_TX_D2N	LVDS_TX2N	MIPI0/LVDS-发送-D2-负
81	MIPI_TX_D2P	LVDS_TX2P	MIPI0/LVDS-发送-D2-正
82	MIPI_TX_D3N	LVDS_TX3N	MIPI0/LVDS-发送-D3-负
83	MIPI_TX_D3P	LVDS_TX3P	MIPI0/LVDS-发送-D3-正

注意：MIPI/LVDS高速差分对，差分阻抗按照100ohm控制。走线参考面完整。

2.9 MIPI–CSI接口设计

IDO–SOM3020核心板有一个带有内置ISP处理器的MIPI–CSI输入接口，接口定义如下：

MIPI–CSI引脚列表如下：

引脚编号	引脚定义	描述
85	MIPI_CSI_D2P	MIPI_CSI数据接收D2–正
86	MIPI_CSI_D2N	MIPI_CSI数据接收D2–负
87	MIPI_CSI_D3P	MIPI_CSI数据接收D3–正
88	MIPI_CSI_D3N	MIPI_CSI数据接收D3–负
89	MIPI_CSI_CLKN	MIPI_CSI时钟接收–正
90	MIPI_CSI_CLKP	MIPI_CSI时钟接收–负
91	MIPI_CSI_D1P	MIPI_CSI数据接收D1–正
92	MIPI_CSI_D1N	MIPI_CSI数据接收D1–负
93	MIPI_CSI_D0P	MIPI_CSI数据接收D0–正
94	MIPI_CSI_D0N	MIPI_CSI数据接收D0–负

表13.MIPI–CSI引脚列表

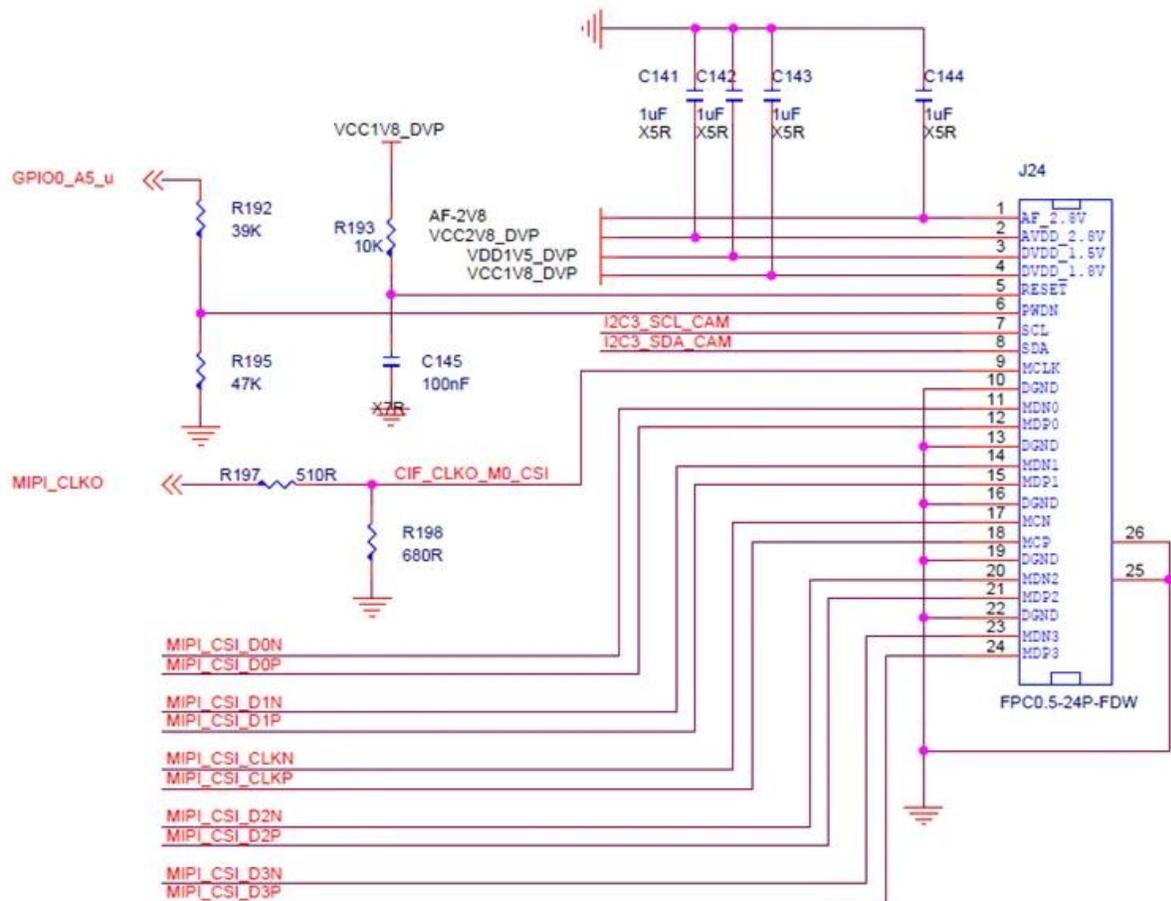


图12. MIPI_CSI接口参考设计图

MIPI-CSI接口设计注意事项：MIPI-CSI高速差分对，差分阻抗按照100ohm控制；走线参考面完整。

2.10 UART设计

IDO-SOM3020-V1核心板共引出6路UART口，其中UART2为调试口。其它可根据设计需求去使用，如外接RS232芯片，RS485芯片等去实现串口通信功能。

注意事项：

- 需要注意引脚电源域有1.8V和3.0V两种，注意互连时电平要匹配，必要时加电平转换电路，避免造成通讯不正常。
- UART引脚复用信号较多，同一路UART控制器可以分配到不同引脚分组。最多可有M0, M1 两组组引脚可选配，同一个UART控制器同时只能配置一组引脚。

- 调试串口默认为UART2 M0引脚组。

UART信号定义及可复用引脚列表:

UART资源	引脚编号	UART信号定义	电源域
UART0	15	UART0_RX	3.0V
	18	UART0_TX	
	16	UART0_CTSn	
	19	UART0_RTSn	
UART1	33	UART1_RX	VCCIO1
	34	UART1_TX	
	35	UART1_CTSn	
	36	UART1_RTSn	
UART2 (M0组)	123	UART2_TX_M0	3.0V (调试串口)
	124	UART2_RX_M0	
UART2 (M1组)	110	UART2_RX_M1	3.0V
	108	UART2_TX_M1	
UART3 (M0组)	22	UART3_RX_M0	3.0V
	23	UART3_TX_M0	
	20	UART3_RTSn_M0	
	21	UART3_CTSn_M0	
UART3 (M1组)	38	UART3_RX_M1	1.8V
	39	UART3_TX_M1	
	40	UART3_RTSn_M1	
	41	UART3_CTSn_M1	
UART4	125	UART4_RX	3.0V
	121	UART4_TX	

	120	UART4_RTSn	3.0V
	122	UART4_CTSn	
UART5	47	UART5_TX	
	46	UART5_RX	
	71	UART5_RTSn	
	48	UART5_CTSn	

2.11 I2C总线

IDO-SOM3020-V1核心板共引出4组I2C接口，使用时注意电平为1.8V 或 3.0V，必要时加电平转换电路。

I2C总线引脚资源如下表：

I2C资源	引脚编号	I2C信号定义	电源域
I2C0	6	I2C0_SCL_PMIC	3.0V
	7	I2C0_SDA_PMIC	3.0V
I2C1	20	I2C1_SDA	3.0V
	21	I2C1_SCL	3.0V
I2C2	111	I2C2_SCL	3.0V
	112	I2C2_SDA	3.0V
I2C3	40	I2C3_SCL	1.8V
	41	I2C3_SDA	1.8V

2.12 ADC设计说明

核心板共引出3路ADC接口，10bit精度，0~1.8V电压采样范围。

ADC_IN2默认做为键值输入采样口，并复用为 Recovery 模式 按键（不可修改）。ADC_IN2通过 10 Kohm 上拉电阻上拉到 VCC_1V8，默认为高电平（1.8V），在没有按键动作且系在没有按键动作且系统已经烧录固件的前提下，上电直接进入系统；若系统启动时 Recovery 模式按键处于按下状态，即将 ADC_IN2保持为低电平（0V），则 PX30进入 Loader 烧写模式，当 PC 识别到 USB 设备时，松开按键使 ADC_IN2 恢复为高电平（1.8V），即可进行固件烧写。另外为了方便开发，建议预留按键或预留测试点。在Android系统操作界面下，其它按键操作如，VOL-，Home等功能按键也通过ADC_IN2 引脚实现，参考电路如下：

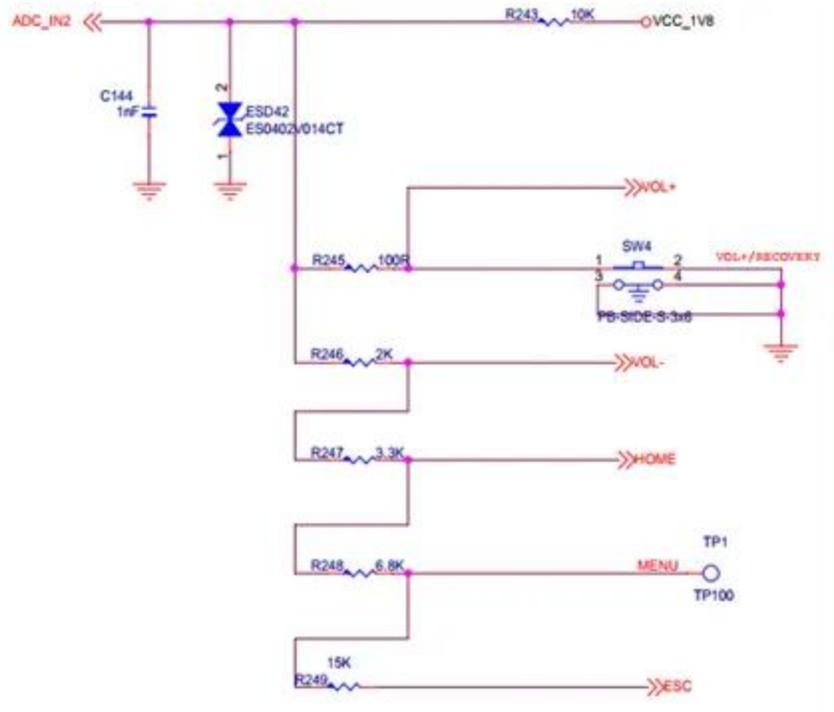


图13. ADC扩展按键参考设计图

ADC引脚列表如下：

引脚号	引脚定义	电源域	描述
8	ADC_IN0	1.8V	标准ADC输入
9	ADC_IN1	1.8V	标准ADC输入
10	ADC_IN2	1.8V	默认用于ADC按键功能，不建议用作其它功能。上拉10K电阻到1.8V

2.13 SPI设计说明

IDO-SOM3020-V1共引出2路SPI接口，可用于连接SPI通信接口的芯片或者模块。

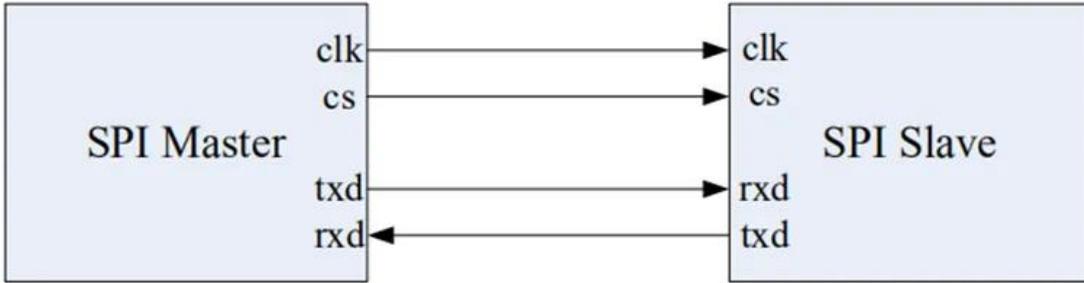


图14. SPI设备连接

SPI引脚资源列表：

SPI接口	引脚编号	引脚定义	电源域	说明
SPI0	23	SPI0_CLK	1.8V	SPI Clock
	24	SPI0_CSN0	1.8V	SPI 片选0
	25	SPI0_MISO	1.8V	SPI Master Input/Slave Output
	34	SPI0_MOSI	1.8V	SPI Master Input/Slave Output
SPI1	61	SPI1_CLK	3.0V	SPI Clock
	62	SPI1_MISO	3.0V	SPI Master Input/Slave Output
	64	SPI1_MOSI	3.0V	SPI Master Output/Slave input

	67	SPI1_CSN0	3.0V	SPI 片选0
	66	SPI1_CSN1	3.0V	SPI 片选1

说明:

- 当SPI 片选引脚冲突时，可用其它GPIO引脚作为片选，驱动做好配置即可。
- SPI时钟线建立串接端接电阻(典型值22ohm)，靠近核心板一侧引脚放置。

2.14 PWM设计说明

IDO-SOM3020-V1具引出8路PWM资源。

PWM引脚资源列表:

PWM通道	引脚编号	电源域	说明
PWM0	24	3.0V	
PWM1	23	3.0V	
PWM2	109	3.0V	
PWM3	22	3.0V	可用于IR接收信号
PWM4	58	3.0V	
PWM5	57	3.0V	
PWM6	56	3.0V	
PWM7	55	3.0V	