

硬件用户指南

版本 V1.0

日期 2024-06-04

深圳触觉智能科技有限公司

版权声明

版权所有 © 深圳**触觉智能**科技有限公司 2024。深圳**触觉智能**科技有限公司保留所有权利。

未经深圳**触觉智能**科技有限公司书面同意，任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部，并不得以任何形式传播。



是深圳**触觉智能**科技有限公司所有商标。

本文档中出现的其他商标，由商标所有者所有。

说明

本文档对应产品为F63模组。

本文档的使用对象为系统工程师，开发工程师及测试工程师。

本设计指南为客户产品设计提供支持，客户须按照本文中的规范和参数进行产品设计和调试。如因客户操作不当造成的人身伤害和财产损失，**触觉智能**概不承担责任。

由于产品版本升级或其他原因，本手册内容有可能变更。深圳**触觉智能**科技有限公司保留在没有任何通知或者提示的情况下对本手册的内容进行修改的权利。本手册仅作为使用指导，深圳**触觉智能**科技有限公司尽全力在本手册中提供准确的信息，但是深圳**触觉智能**科技有限公司并不确保手册内容完全没有错误，本手册中的所有陈述、信息和建议也不构成任何明示或暗示的担保。

深圳**触觉智能**科技有限公司为客户提供全方位的技术支持，任何垂询请直接联系您的客户经理或联系**触觉智能**客服微信13423856106

公司网址：<http://www.industio.cn>

目 录

1. 安全建议	7
2. 产品介绍	8
2.1. 产品概述	8
2.2. 设计框图	9
2.3. 基本特性	9
3. 参考标准	11
4. 模组管脚	12
4.1. 管脚分布图	12
4.2. 模组管脚定义	13
5. 应用接口	18
5.1. 电源接口	18
5.1.1. VCC	18
5.2. 控制接口	20
5.2.1. PWR_ON	20
5.3. 外设接口	23
5.3.1. UART	23
5.3.2. PWM	25
5.3.3. I2S	26
5.3.4. QSPI&SPI	27
5.3.5. I2C	29
5.3.6. ADC	30
5.4. 射频接口	31
5.4.1. 天线装配	31
5.5. GPIO 接口	32
6. 电气特性及可靠性	33
6.1. 电气特性	33
6.2. 温度特性	33
6.3. ESD 防护特性	33
7. 机械特性	35
7.1. 标贴	35
7.2. 包装	35
7.2.1. 卷带	35
7.2.2. 湿敏	37
8. 装配	38
8.1. 应用 PCB 封装	38
8.2. 钢网	39
8.3. 锡膏	39
8.4. 贴片炉温曲线	39

A 缩略语41

深圳触觉智能科技有限公司

关于本文档

范围

本文档对应产品为 F63 系列模组，描述了F63的基本信息、功能接口设计、特性。

本文中的参考设计仅供参考，客户应用设计过程中应根据实际场景和条件进行设计。如有疑问，可联系触觉智能技术支持。

读者对象

本文档的使用对象为系统工程师，开发工程师及测试工程师。

符号约定

符号	含义
	危险或警告，用户必须遵从的规则，否则会造成模组或客户设备不可逆的故障损坏，甚至可能造成人员身体伤害。
	注意，警示用户使用模组时应该特别注意的地方，如不遵从，模组或客户设备可能出现故障。
	说明或提示，提供模组使用的意见或建议。

修订记录

版本	日期	变更说明	作者
1.0	2024-05	初始版本	Jacy

相关文档

《触觉智能IDO-F63产品规格书》

《触觉智能IDO-F63 系列产品 AT 命令使用指南》

《触觉智能 IDO-F63-EVK开发板使用指南》

深圳触觉智能科技有限公司

1. 安全建议

请仔细阅读并严格遵守以下安全原则，确保产品应用符合国家和环境要求，避免人身安全受到威胁、保护产品和工作场景免遭可能的损坏：

- 切勿在有可能起火、爆炸的场所使用。
若有丙烷气、汽油、可燃性喷雾剂等易燃性气体、粉尘的场所使用产品，将导致爆炸或火灾。
- 在禁止使用无线通信的场所，请关闭无线通信功能。
在医疗机构或飞机中，本产品发出的电磁波可能会干扰周围的设备。

该模组产品应用设计和使用过程中，请注意以下要求：

- 请勿私自拆解该产品，否则将无法得到产品的售后保修服务。
- 请按照硬件设计指南的指导正确设计产品。请为产品连接稳定的电源电压，走线应符合安全防火管理要求。
- 请避免接触产品引脚，以防静电损坏产品。

深圳触觉智能科技有限公司

2. 产品介绍

F63模组是一款基于海思 WS63V100 系列平台的工业级星闪无线通信模组，支持 Wi-Fi、BLE 和 SLE 通信。

2.1. 产品概述

F63包含多个型号，各个型号差异如表 2-1 所示：

表 1-1 版本与频段

订购代码	天线配置	环境温度	模组尺寸
F63-VA01	板载天线	-40° ~85°	18mmx14mmx2.6mm
F63-VX01	IPEX 接口	-40° ~85°	18mmx14mmx2.6mm

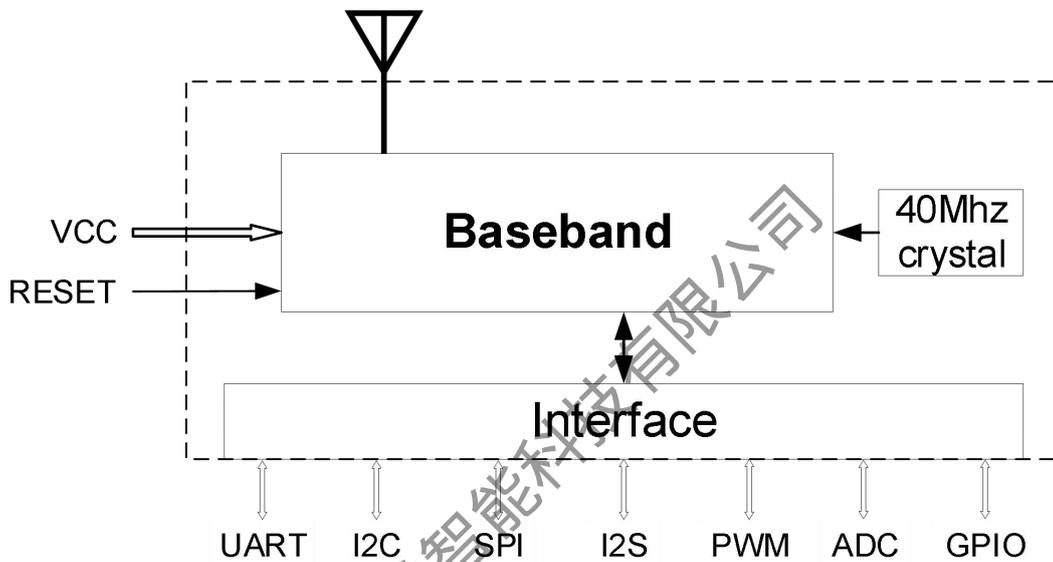
F63模组共 30 个管脚，焊盘采用 LCC 封装，模组尺寸仅为 18mmx14mmx2.6mm，具有工业级高性能，适用于开发智能家电、电工照明等物联网智能终端。

2.2. 设计框图

F63模组主要包含以下功能单元：

- 基带
- 40MHz 晶体
- 数字接口（UIM、I2C、SPI、KEYPAD、UART、USB、SDIO 等）
- 模拟接口（ADC、AUDIO）

图 1-2 设计框图



2.3. 基本特性

特性	描述
物理特性	<ul style="list-style-type: none"> • 尺寸：(18.0±0.15) mm × (14.0±0.15) mm × (2.6±0.2) mm • 封装：LCC • 重量：约 2.9g
温度范围	正常工作温度：-35°C ~ +75°C 扩展工作温度：-40°C ~ +85°C 存储温度：-40°C ~ +90°C
工作电压	VCC: 3.0 V~3.6 V, 典型值: 3.3 V
工作电流	休眠模式 ²⁾ : < TBD mA
	待机模式 ³⁾ : < 46 mA
	工作模式 ⁴⁾ (SLE 模式): < 75 mA
应用处理器	WS63V100 处理器

内存	RAM: 606KB ROM: 300KB Flahs: 4MB
频段	2.4G(2400~2485 MHz)
无线速率	WIFI: Max TBD kbps (DL)/Max TBD kbps (UL) BT: Max TBD Mbps (DL)/Max TBD Mbps (UL) SLE: Max TBD Mbps (DL)/Max TBD Mbps (UL)
功率等级	WIFI: +19 dBm (11b/g/n) BT: +19 dBm (Channel 0) SLE: +19 dBm (1M)
应用接口	WI-FI 天线, 50Ω特征阻抗
	3 个 UART 口, 最高速率至 5Mbps
	2 个 I2C 接口
	6 个 ADC, 电压检测范围: 0.3~3.3V
	2 个 SPI 接口、1 个 QSPI 接口
	8 个 PWM 接口
	1 个 I2S 接口
AT 命令	F63 AT 命令手册
协议	TCP
认证	CCC

* indicates in development.



“休眠模式²⁾”指模组进入低功耗状态, 在该状态下模组的外设接口处于关闭状态, 但射频功能正常, 有来电或短信时会退出休眠模式, 当来电和语音结束后则会重新进入休眠模式。

“待机模式³⁾”指模组正常工作状态下, 无数据业务时的状态。

“工作模式⁴⁾”电流指模组在有数据通信时的工作电流, “工作模式⁴⁾”中仅举例 SLE 模式下的电流大小, 其他制式下详细电流大小可参考 XX 电流测试报告。

3. 参考标准

F63模组设计时参考以下标准：

- IEEE 802.11 系列
- Bluetooth SIG (Special Interest Group) 制定的标准

深圳触觉智能科技有限公司

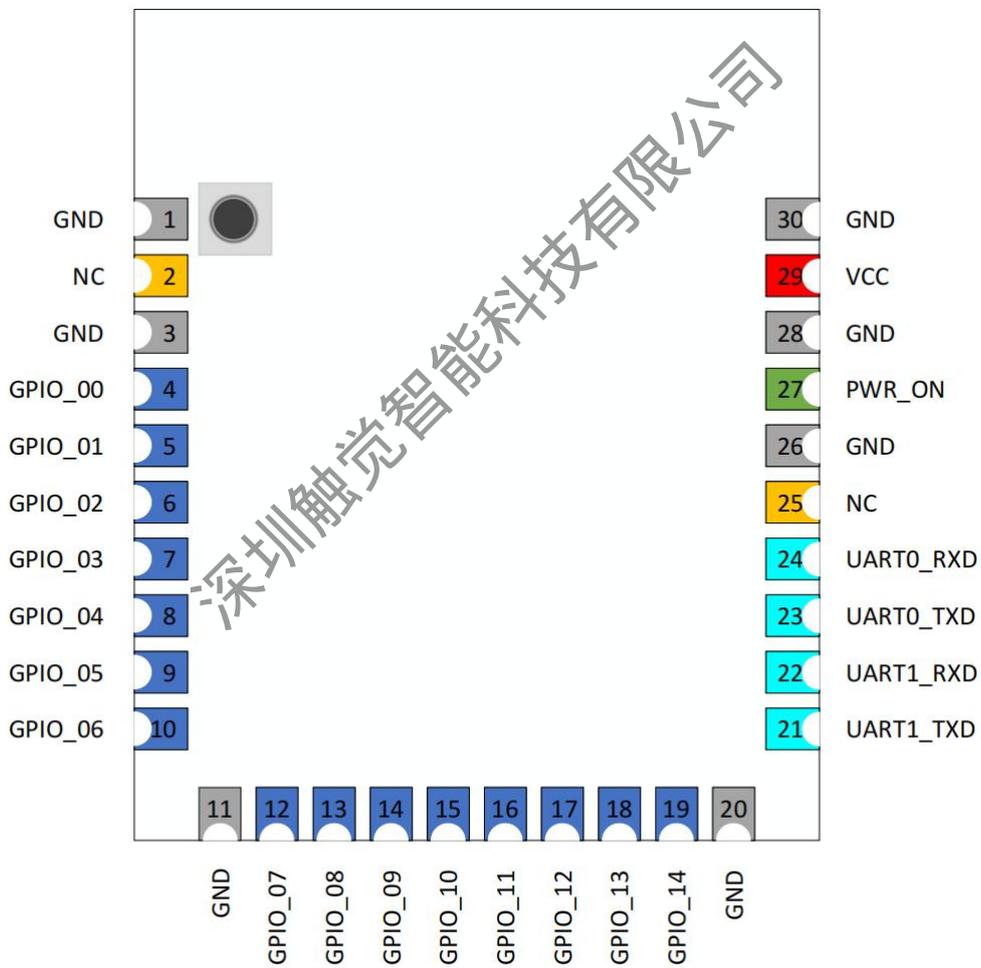
4. 模组管脚

F63共 30 个管脚，焊盘采用 LCC 封装。

4.1. 管脚分布图

F63模组管脚布局如下图所示。

图 1-1 F63管脚定义（俯视图）



IO 类型说明如下表所示。

表 1-2 参数定义

IO 类型说明	
I	输入信号
DO	数字输出, COMS 逻辑电平
DI	数字输入, COMS 逻辑电平
I _{PD/O}	双向, 输入下拉
I _{PU/O}	双向, 输入上拉
PO	电源输出
PI	电源输入
AO	模拟输出
AI	模拟输入
直流特性说明	
P1	3.3V 数字 IO 电压类型 $V_{IH\ min} = 1.2\ V, V_{IL\ max} = 0.3\ V$ $V_{OH\ min} = 1.35\ V, V_{OL\ max} = 0.45\ V$

4.2. 模组管脚定义

表 1-3 管脚说明

管脚编号	管脚功能	I/O	功能描述	直流特性	备注
1,3,11, 20,26, 28,30	GND		模组地		请保证所有 GND 引脚都接地。
2,25	NC				保留接口, 需要悬空。
4	GPIO_00	DIO	复用信号 0: GPIO_0 (Default) 复用信号 1: PWM0 复用信号 2: 保留 复用信号 3: SPI1_CSN 复用信号 4: JTAG_TDI	P1	
5	GPIO_01	DIO	复用信号 0: GPIO_1 (Default) 复用信号 1: PWM1 复用信号 2: 保留	P1	注意: 该管脚芯片内部默认有 28kΩ 左右的下拉电阻, 在使用该管脚时, 模组上电

			复用信号 3: SPI1_IO0/SO		初始化时禁止拉高，否则模组工作异常。硬件设计时该管脚禁止加上拉电阻。
6	GPIO_02	DIO	复用信号 0: GPIO_2 (Default) 复用信号 1: PWM2 复用信号 2: 保留 复用信号 3: SPI1_IO3	P1	
7	GPIO_03	DO	复用信号 0: GPIO_3 (Default) 复用信号 1: PWM3 复用信号 2: 保留 复用信号 3: SPI1_IO1/SI	P1	注意：该管脚芯片内部默认有 28kΩ左右的下拉电阻，在使用该管脚时，模组上电初始化时禁止拉高，硬件设计时该管脚禁止加上拉电阻。 管脚电平为 0: 正常启动模式 管脚电平为 1: 进烧录模式
8	GPIO_04	DI	复用信号 0: 保留 (Default) 复用信号 1: PWM4 复用信号 2: GPIO_4 复用信号 3: SPI1_IO1/SI (优先使用 pin8) 复用信号 4: JTAG_ENABLE, 硬件配置字	P1	注意：该管脚芯片内部默认有 28kΩ左右的下拉电阻，在使用该管脚时，模组上电初始化时禁止拉高，硬件设计时该管脚禁止加上拉电阻。 管脚电平为 0: 正常启动模式 管脚电平为 1: 使能 JTAG 调试接口
9	GPIO_05	DI	复用信号 0: 保留 (Default) 复用信号 1: PWM5 复用信号 2: UART2_CTS 复用信号 3: SPI1_IO2 复用信号 4: GPIO_5 复用信号 5: SPI0_IN	P1	
10	GPIO_06	PO	复用信号 0: GPIO_6 (Default) 复用信号 1: PWM6 复用信号 2: UART2_RTS 复用信号 3: SPI1_SCK 复用信号 4: REFCLK_FREQ_STATUS, 硬	P1	注意：该管脚芯片内部默认有 28kΩ左右的下拉电阻，在使用该管脚时，模组上电初始化时禁止拉高，否则模组工作异常。硬件设计时该

			件配置字 复用信号 5: 保留 复用信号 6: SPI0_OUT		管脚禁止加上拉电阻。
12	GPIO_07	DO	复用信号 0: GPIO_7 (Default) 复用信号 1: PWM7 复用信号 2: UART2_RXD 复用信号 3: SPI0_SCK 复用信号 4: I2S_MCLK	P1	-
13	GPIO_08	DO	复用信号 0: GPIO_8 (Default) 复用信号 1: PWM0 复用信号 2: UART2_TXD 复用信号 3: SPI0_CS1_N 复用信号 4: 保留	P1	-
14	GPIO_09	DI	复用信号 0: GPIO_9 (Default) 复用信号 1: PWM1 复用信号 2: RADAR_ANT0_SW 复用信号 3: SPI0_OUT 复用信号 4: I2S_DO 复用信号 5: 保留 复用信号 6: 保留 复用信号 7: JTAG_TDO	P1	注意: 该管脚芯片内部默认有 28kΩ 左右的下拉电阻, 在使用该管脚时, 模组上电初始化时禁止与 GPIO_11 同时拉高, 否则模组工作异常, 建议上电初始化时外部器件保持高阻或拉低使用。硬件设计时该管脚禁止加上拉电阻。
15	GPIO_10	PI	复用信号 0: GPIO_10 (Default) 复用信号 1: PWM2 复用信号 2: ANT0_SW 复用信号 3: SPI0_CS0_N 复用信号 4: I2S_SCLK	P1	
16	GPIO_11	IO	复用信号 0: GPIO_11 (Default) 复用信号 1: PWM3 复用信号 2: RADAR_ANTI_SW 复用信号 3: SPI0_IN 复用信号 4: I2S_LRCLK	P1	注意: 该管脚芯片内部默认有 28kΩ 左右的下拉电阻, 在使用该管脚时, 模组上电初始化时禁止与 GPIO_09 同时拉高, 否则模组工作异常, 建议上电初始化时外部器件保持高阻或拉低使用。硬件设计时该管脚禁止加上拉电阻。
17	GPIO_12	IO	复用信号 0: GPIO_12 (Default)	P1	

			复用信号 1: PWM4 复用信号 2: ANT1_SW 复用信号 4: I2S_DI		
18	GPIO_13	AI	复用信号 0: GPIO_13(Default) 复用信号 1: URAT1_CTS 复用信号 2: RADAR_ANT0_SW 复用信号 3: 保留 复用信号 4: JTAG_TMS/SWD	P1	不使用则悬空。
19	GPIO_14	AI	复用信号 0: GPIO_14(Default) 复用信号 1: URAT1_RTS 复用信号 2: RADAR_ANTI_SW 复用信号 3: 保留 复用信号 4: JTAG_TCK/SWC	P1	15-bit, 可检测电压范围: 0.1~1.7V, 不使用则悬空。
21	UART1_TXD	B	复用信号 1: UART1_TX 复用信号 2: I2C1_SDA	P1	内部有 2.2kΩ上拉电阻。
22	UART1_RXD	B	复用信号 1: UART1_RX 复用信号 2: I2C1_SCL	P1	
23	UART0_TXD	B	复用信号 1: UART0_TXD 复用信号 2: I2C0_SDA	P1	内部有 2.2kΩ上拉电阻。
24	UART0_RXD	DO	复用信号 1: UART0_RXD 复用信号 2: I2C0_SCL	P1	
27	PWR_ON	DO	模组复位信号, 低电平复位	P1	持续拉低可保持模组关闭
29	VCC	PI	模组主电源输入	$V_{min} = 3.0V$ $V_{type} = 3.3V$ $V_{max} = 3.6V$	电源最大可提供 600mA 电流。

注:

1. PIN 5/7/8/10/14/16 为硬件配置字, 使用时必需注意上电前的默认电平。硬件配置字管脚不建议作为 IO 使用, 避免电平错误导致功能异常。
2. 上电初始化时, GPIO_04(JTAG_ENABLE) 高电平使能后, GPIO_13 和 GPIO_14 固定使用为

JTAG 接口。

3. 上电初始化时，GPIO_03(FLASH_BOOT) 高电平使能后，芯片启动流程会停留在 BOOT 阶段，等待烧录。
4. 芯片上电过程中，在 PWR_ON 管脚拉高前至少 1ms，拉高后至少 10ms 的时间内， 需要保证所有硬件配置管脚电平状态稳定不变；
5. 如果基于设计需求，需要将硬件配置管脚做 IO 使用，注意引脚上电初始化电平是否满足芯片启动要求，以及默认上下拉电阻所带来的影响。

深圳触觉智能科技有限公司

5. 应用接口

F63模组提供电源、控制、通信、外设、网络和连接等接口，满足客户不同应用场景的功能需求。

本章将介绍如何进行各个功能接口电路设计、注意事项，并提供设计参考。

5.1. 电源接口

电源电路设计和布局，是整个产品设计中非常重要的环节，电源设计好坏影响整个产品的性能。请仔细阅读电源设计要求，遵循正确的电源设计原则，确保达到最优的电路性能。

管脚名称	管脚序号	I/O	功能描述	备注
VCC	29	PI	模组电源输入	3.0V~3.6V（典型值：3.3V）。
GND	1, 3, 11, 20, 26, 28, 30			请确保所有 GND 引脚都接地。

5.1.1. VCC

供电电源设计包含两个部分：电路设计、PCB 布局。

电源设计



在产品收发过程中，RF 数据传输不是连续的，瞬时峰值电流高达 600mA。因此，要确保电源设计中，电源走线阻抗低，在瞬时峰值电流时不会有大的电压跌落，引起模组工作异常。



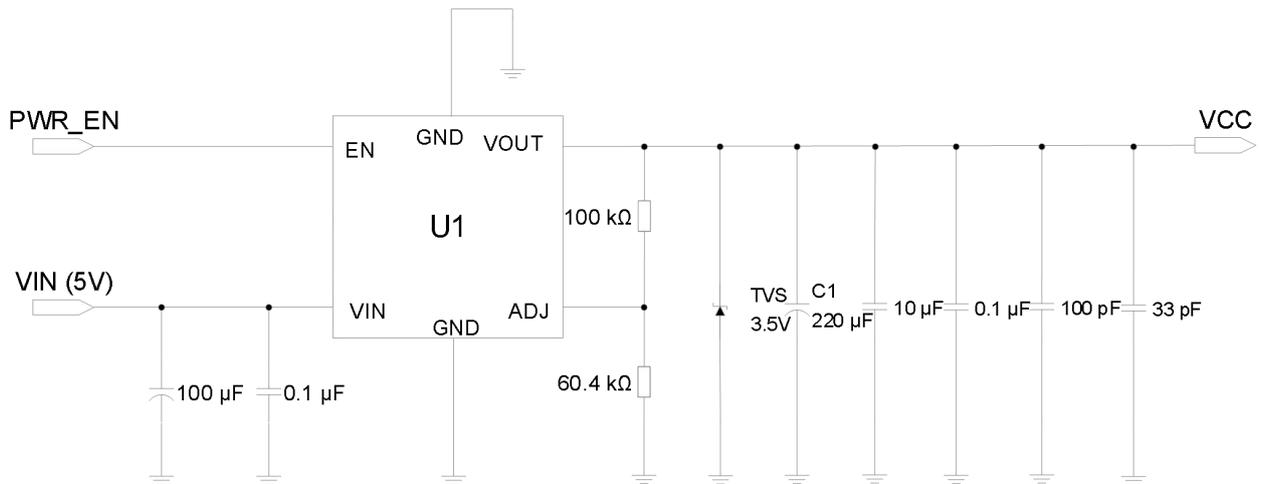
禁止使用二极管降压的方式来给模组供电，由此而导致的性能或者产品质量问题，我司不承担任何责任。二极管的正向压降 V_f 会随着电流的变化而剧烈变化，模组在通信过程中，若有瞬间大电流，电源电压变化很大；同时，二极管的 V_f 随温度的变化是非线性的，低温时 V_f 会显著增大。基于上述两个原因，二极管降压的方式供电，将致使模组工作不稳定。

F63模组电源供电的设计方式取决于电源输入电压。按照不同电源输入，分为以下三类：

- 3.3V-4.3V 电源输入（典型值 3.8V，电池供电）
- 4.3V-5.5V 电源输入（典型值 5.0V，电脑内部整流器输出）
- 5.5V-24V 电源输入（典型值 12V，典型行业：汽车行业）

3.3V-5.5V 输入设计建议如下：

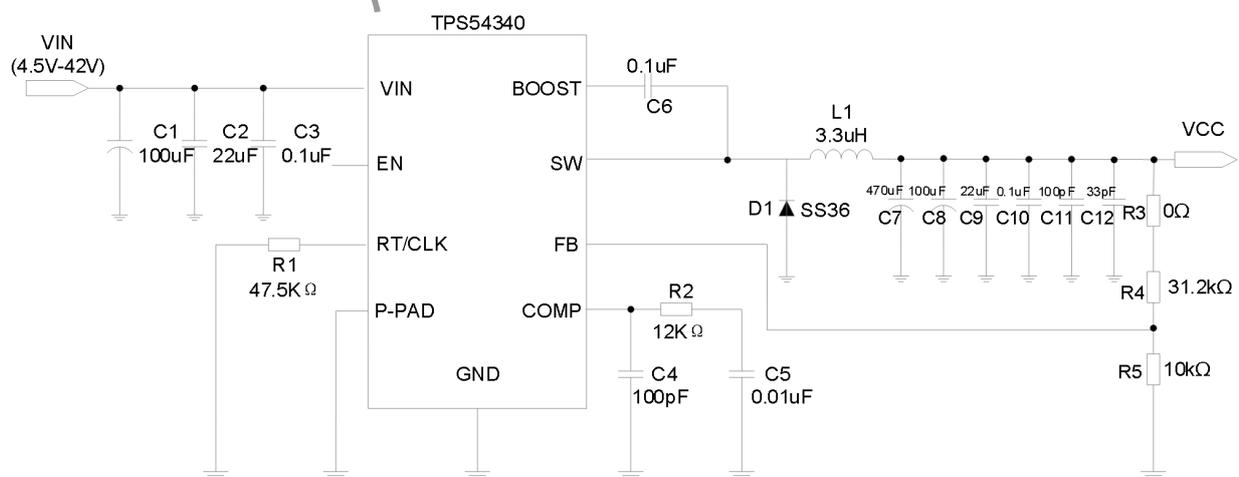
图 1-2 推荐电源设计 1



- 电源输出与 VCC 电压相近，选择 LDO 设计比较简单且效率较高；
- U1 选择最大输出电流可到 1A 的 LDO，可以保证模组的正常性能，推荐 MIC29302WU
- TVS2 需要靠近电源输入接口放置，确保电源浪涌电压进入到后端电路前即被钳位，保护后端期间及模组；
- C1 应靠近模组放置，可选择大容量的铝电解电容（100μF 或 220μF）或者钽电解电容（220μF 或 100μF），可以提高电源的瞬间大电流续流能力，耐压值应大于电源电压的 1.5 倍；
- 靠近模组位置放置低 ESR 的旁路电容，滤除电源中高频干扰。

5.5V-24V 输入设计建议：

图 1-3 推荐电源设计 2



- 电源输入与 VCC 相差大，应选择 DC-DC，效率更高，最大输出电流至少要达到 1A；

- DC-DC 建议选用 500kHz 或更高的开关频率，功率电感的取值与开关频率的设定相关，具体请参考该器件的规格书。
- DC-DC 的开关频率选择与整机性能有关，可能会产生 EMC 干扰；
- 针对汽车电池（铅酸蓄电池），输入前端应添加电源浪涌保护，器件耐压值应大于 42V。
- TVS2 需要靠近电源输入接口放置，确保电源浪涌电压进入到后端电路前即被钳位，保护后端期间及模组；
- C1 应靠近模组放置，可选择大容量的铝电解电容（100 μ F 或 220 μ F）或者钽电解电容（220 μ F 或 100 μ F），可以提高电源的瞬间大电流续流能力，耐压值应大于电源电压的 1.5 倍；
- 靠近模组位置放置低 ESR 的旁路电容，滤除电源中高频干扰。

PCB 布局

供电电源在输出端必须放置 ESR 电容器，抑制尖峰电流。电源输入端的放置 TVS 管，抑制电压尖峰，保护后端器件。电路设计固然重要，但是器件布局和走线也同样重要。下面概括电源设计中的几个要点：

- TVS 可吸收瞬时大功率脉冲，能承受瞬时脉冲电流峰值可达几十甚至上百安培，钳位响应时间极短。TVS 应尽量靠近接口处放置，确保浪涌电压可以在脉冲耦合到邻近 PCB 导线之前即被钳位；
- 旁路电容需要靠近模组电源引脚放置，滤除电源中的高频噪声信号；
- 模组主电源回路，PCB 走线宽度要确保能安全通过 1A 电流，且不能有明显的回路压降。要求 PCB 走线宽度至少为 1mm，保证电源部分的地平面尽量完整。尽量使电源走线短而粗；
- 噪声敏感电路应该远离电源电路，如音频电路/射频电路等等，尤其是使用 DC-DC 电源更应该特别注意；
- DC-DC 电源 SW 管脚电压频率较高，应该确保环路最小。敏感器件应远离 SW 引脚，以防噪声耦合；反馈器件应尽可能靠近 FB 引脚和 COMP 引脚放置；
- 芯片 GND 引脚和底部焊盘要保证接地，确保散热良好及隔离噪声。

5.2. 控制接口

管脚名称	管脚序号	I/O	功能描述	备注
PWR_ON	27	DI	模组复位输入	低电平复位，保持拉低则模组为关机状态。

5.2.1. PWR_ON

开机流程

模组采用上电直接开机的流程，VCC 上电后，模组会在 2ms 后启动开机。

关机流程

可通过两种方法实现模组关机：断电硬关机和拉低 PWR_ON 关机。

在模组正常工作状态下，PWR_ON 管脚输入超过 50ms 的低电平时可触发模组关机，关机时需要保持 PWR_ON 为低电平，如果 PWR_ON 为高电平，在模组主电源 VCC 存在的情况下，模组则又进入开机流程。

复位流程

复位通过 PWR_ON 管脚实现。在模组正常工作状态下，PWR_ON 管脚输入超过 50ms 的低电平脉冲时可触发模组复位。管脚内部有 20K 上拉，高电平电压典型值为 3.3V，外部串联电阻不能过大，否则造成 PWR_ON 一直被拉高而无法复位，不用时悬空。

如果使用 1.8V/2.8V/3.0V 的 IO 系统，建议使用三极管隔离，具体设计请参考以下两图。若想使用高电平复位，请参考图 5-5 MCU 控制开机电路。

图 1-4 按键控制模组复位

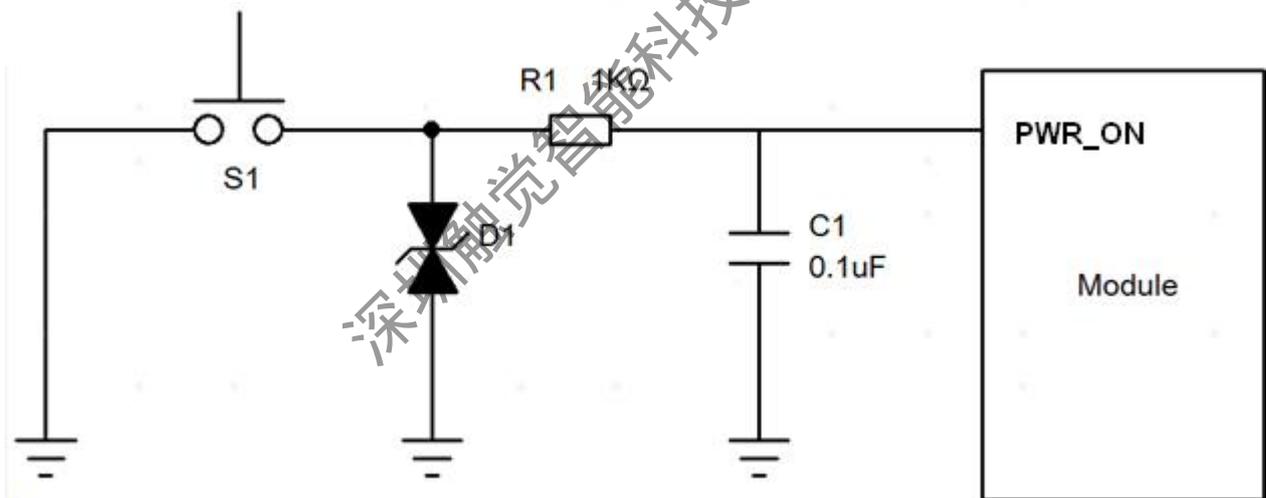


图 1-5 复位三极管隔离参考电路

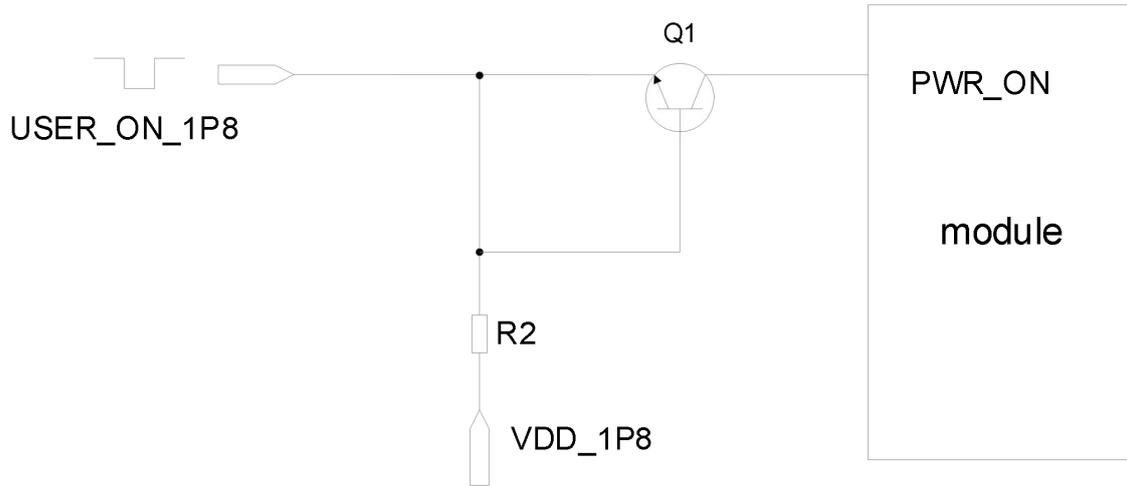


图 1-6 高脉冲控制模组复位

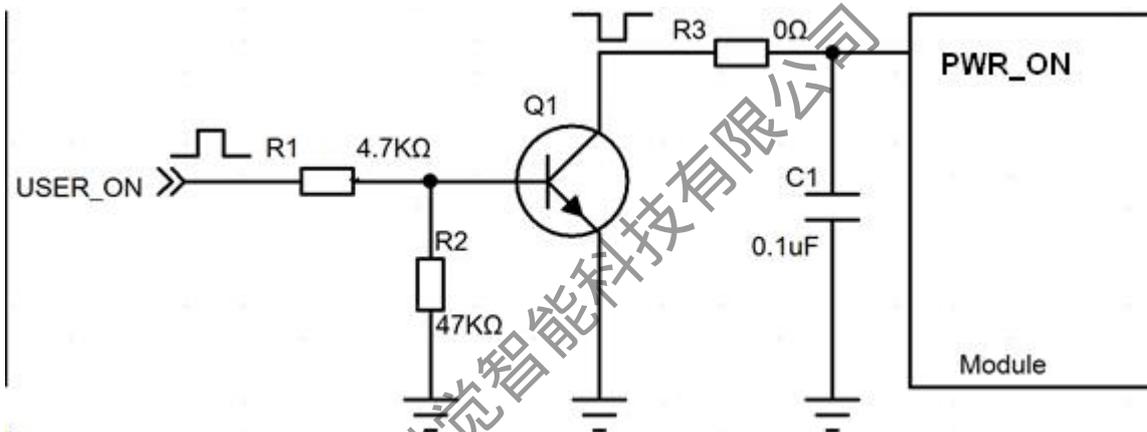
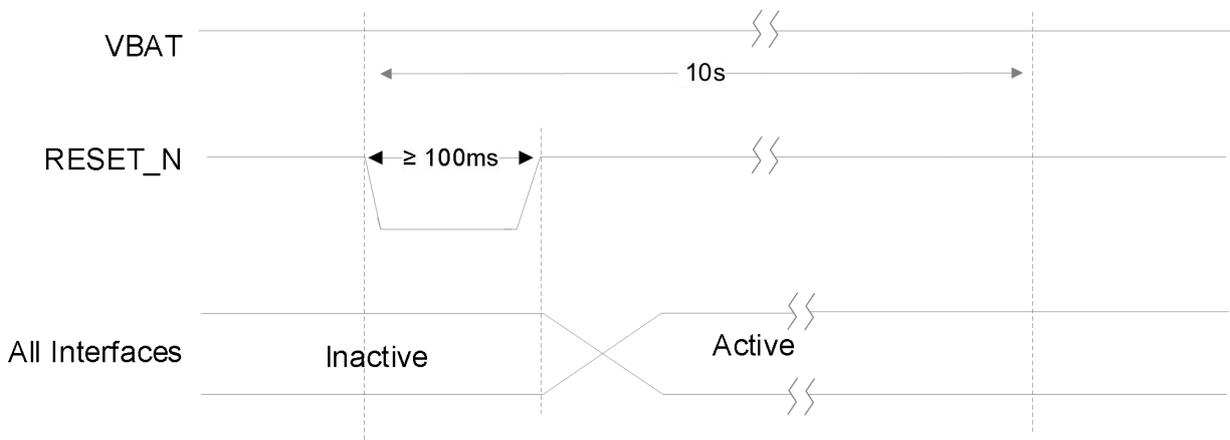


图 5-4 中，Q1 的器件选型推荐 $V_{CE(sat)} \leq 0.2V @ I_c = 50mA$ 。

F63模组复位流程如下图。

图 1-7 F63模组复位流程



5.3. 外设接口

F63模组提供多种外设接口。

本节所有参考设计中，模组外设接口管脚命名包含的收发方向基于模组而言，外设管脚命名则基于外设器件本身。如，模组的 UART_TXD 表示模组发送数据的管脚，MCU_RXD 是 MCU 接收数据的管脚，应连接两个管脚。

F63 系列模组支持三组 UART 接口，UART0 用于芯片烧录、维测、打印，不支持流控模式，最大波特率 2Mbit/s。UART1、UART2 用于与其他设备对接，支持流控模式，最大波特率 5Mbit/s。

F63 系列模组独立的 UART0/1 管脚输出管脚类型为 OD 开漏输出，使用时建议加 2.2K 上拉电阻。

外设器件选型和设计过程中，应注意厂商对管脚信号命名从模组还是器件角度。

5.3.1. UART

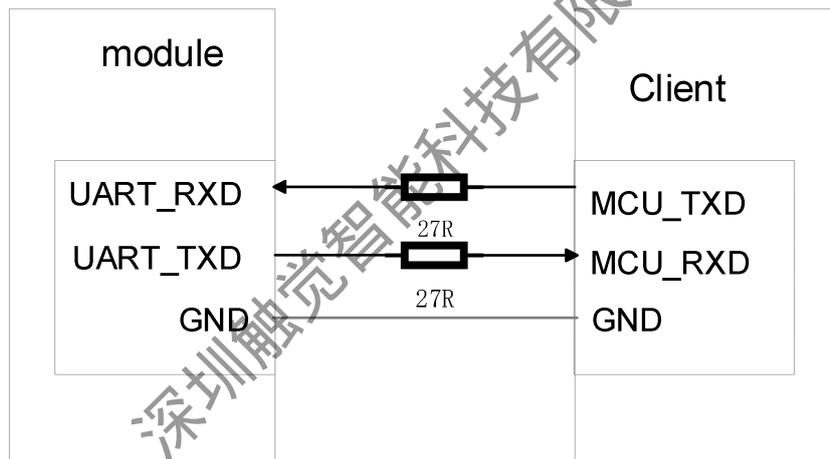
管脚名称	管脚序号	I/O	功能描述	备注
UART0_TXD	23	DO	数据发送	UART0 用于芯片烧录、维测、打印，内部 2.2K 上拉。不支持流控模式，最大波特率 2Mbit/s
UART0_RXD	24	DI	数据接收	UART0 用于芯片烧录、维测、打印，使用时外部需要加 2.2K 上拉，不支持流控模式，最大波特率 2Mbit/s
UART1_TXD	21	DO	数据发送	UART1 可用于与其他设备对接，内部 2.2K 上拉。支持流控模式，最大波特率 5Mbit/s
UART1_RXD	22	DI	数据接收	UART1 用于与其他设备对接，使用时外部需要加 2.2K 上拉。支持流控模式，最大波特率 5Mbit/s
UART1_RTS	19	DO	模组请求用户发送数据	-
UART1_CTS	18	DI	用户允许模组发送数据	-
UART2_RXD	12	DI	数据接收	UART2 用于与其他设备对接，使用时外部需要加 2.2K 上拉。支持流控模式，最

				大波特率 5Mbit/s
UART2_TXD	13	DO	数据发送	UART2 用于与其他设备对接，使用时外部需要加 2.2K 上拉。支持流控模式，最大波特率 5Mbit/s
UART2_RTS	10	DO	模组请求用户发送数据	硬件配置字，初始化时禁止拉高
UART2_CTS	9	DI	用户允许模组发送数据	-

F63模组可以提供 3 个 UART 接口，其中 2 个 UART 接口支持硬件流控，最高支持 5Mbps 速率，接口为 3.3V 电平。

如果 MCU 的接口电平为 3.3V，连接方式如下图。

图 1-8 UART 连接参考设计

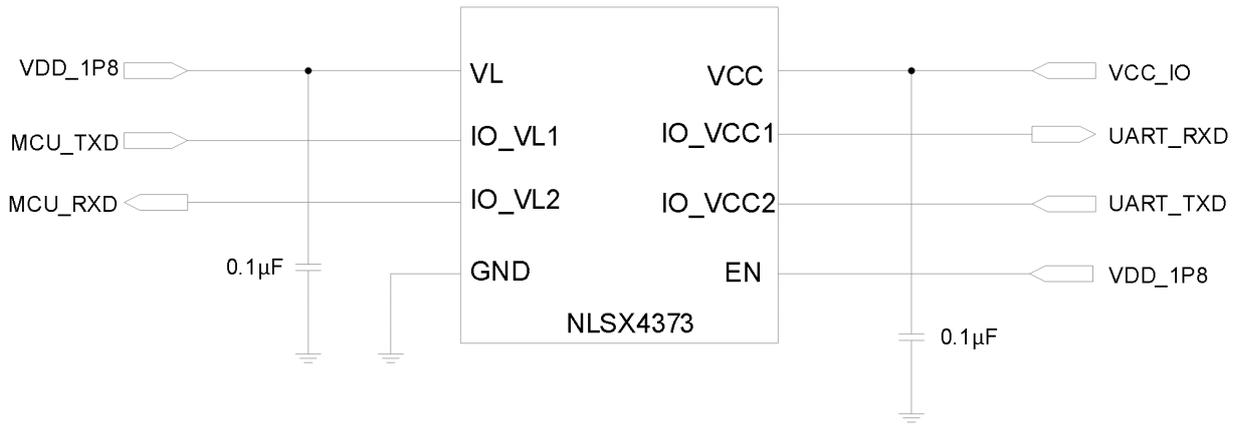


原理图设计注意事项：

- 请注意信号连接的对应关系。
- 如果 UART 和 MCU 逻辑电平不匹配，需要做电平转换。根据逻辑电平品质差异，推荐三种电平转换电路。

如果外部 MCU 的电平大于或者小于 3.3V，且串口速率高于 1MHz，推荐使用电平转换芯片。如图 5-8 所示。

图 1-9 电平转换推荐电路 1



- NLSX4373 是一个双向高速电平转换芯片，最高速率可达 20Mb/s。
- VL 是 IO_VL1 和 IO_VL2 的参考电压，电压范围是 1.5V-5.5V。
- VCC 是 IO_VCC1 和 IO_VCC2 的参考电压，电压范围是 1.5V-5.5V。
- EN 是使能脚，输入 VL-0.2V 以上的电平有效，图中直接连接 VDD_1P8，该电平转换芯片一直处于工作状态。

5.3.2. PWM

管脚名称	管脚序号	I/O	功能描述	设计建议
PWM0	4	DO	占空比输出范围（1/65535 到 1）	直连，走线≤5inch
PWM1	5	DO	占空比输出范围（1/65535 到 1）	直连，走线≤5inch
PWM2	6	DO	占空比输出范围（1/65535 到 1）	直连，走线≤5inch
PWM3	7	DO	占空比输出范围（1/65535 到 1）	直连，走线≤5inch
PWM4	8	DO	占空比输出范围（1/65535 到 1）	直连，走线≤5inch
PWM5	9	DO	占空比输出范围（1/65535 到 1）	直连，走线≤5inch
PWM6	10	DO	占空比输出范围（1/65535 到 1）	直连，走线≤5inch
PWM7	12	DO	占空比输出范围（1/65535 到 1）	直连，走线≤5inch

			到 1)	
--	--	--	------	--

F63 系列模组支持 8 个 PWM 接口信号输出，输出电平与 VCC 管脚电平保持一致，占空比输出范围（1/65535 到 1）。

原理图设计注意事项：

- PWM 引脚上建议串联一个 0Ω 的电阻，用于调整阻抗。电阻精度应为 1% 或更高。

5.3.3. I2S

管脚名称	管脚序号	I/O	功能描述	备注
I2S_MCLK	12	DO	I2S 主时钟	直连，包地处理。
I2S_DO	14	DO	I2S 数据发送	直连。
I2S_DI	17	DI	I2S 数据接收	直连。
I2S_LRCLK	16	B	I2S 左右声道同步	直连，包地处理。
I2S_SCLK	15	DO	I2S 数据时钟	直连，包地处理。

F63 系列模组支持一个 I2S 接口，输入输出电平与 VCC 管脚电平保持一致。提供一路 I2S 复用接口，可用于数字音频，3.3V 电压。I2S 连接原理图如下。

图 1-10 I2S 参考设计



原理图设计注意事项：

- 请注意线序的连接。

- 部分 CODEC 芯片的 I2S 接口不需要 I2S_MCLK，把该引脚悬空即可。

I2S 符合标准《Phillips I2S Bus Specifications revised June 5, 1996》。I2S 时序如下图所示。

图 1-11 I2S 时序图

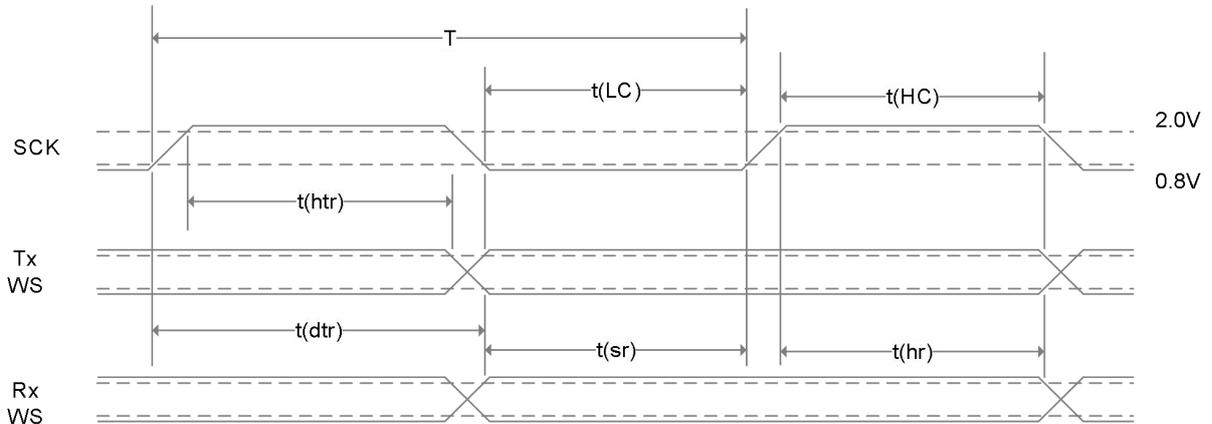


表 1-4 I2S 接口时序参数

时序参数		最小值	典型值	最大值	单位
T	时钟周期	TBD	-	-	ns
t(HC)	时钟高电平时间	TBD	-	TBD	ns
t(LC)	时钟低电平时间	TBD	-	TBD	ns
t(sr)	接收数据与 WS 输入建立时间	TBD	-	-	ns
t(hr)	接收数据与 WS 输入保持时间	0	-	-	ns
t(dtr)	发送数据与 WS 输出延时	-	-	TBD	ns
t(htr)	发送数据与 WS 输出保持时间	0	-	-	ns

5.3.4. QSPI&SPI

管脚名称	管脚序号	I/O	功能描述	备注
SPI_CLK		DO	时钟信号	走线 $\leq 5\text{inch}$ ，模组端预留一个串接电阻位置，单根走线包地处理。
SPI_DATA		DIO	主设备输入输出	走线 $\leq 5\text{inch}$ ，模组端预留一个串接电阻位置，单根走线包地处理。

SPI_CS_N		DO	从设备片选信号	直连，走线≤5inch。
----------	--	----	---------	--------------

F63 系列模组支持 QSPI 和 SPI 接口，输入输出电平与 VCC 管脚电平保持一致。SPI 接口为 3.3V 电平，最高频率 50MHz，支持 Master/Slave 模式。连接原理图，时序图及参数如下。

图 1-12 SPI 参考设计

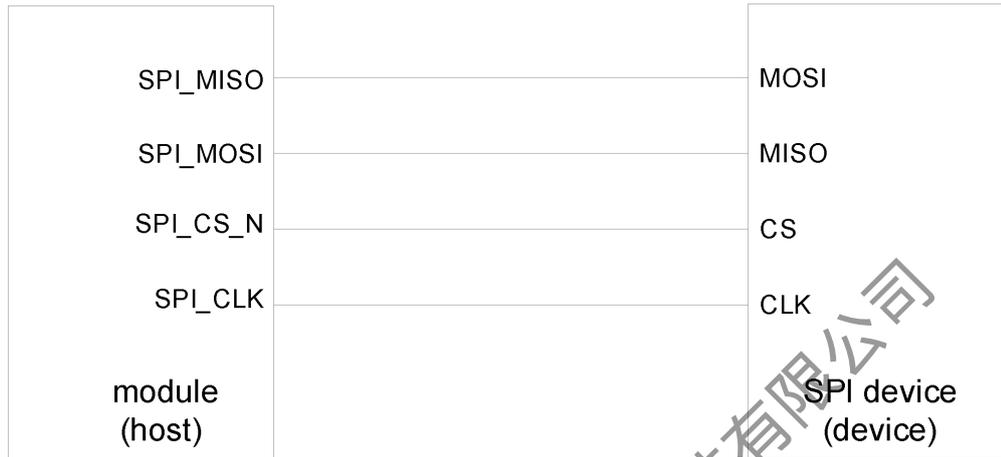
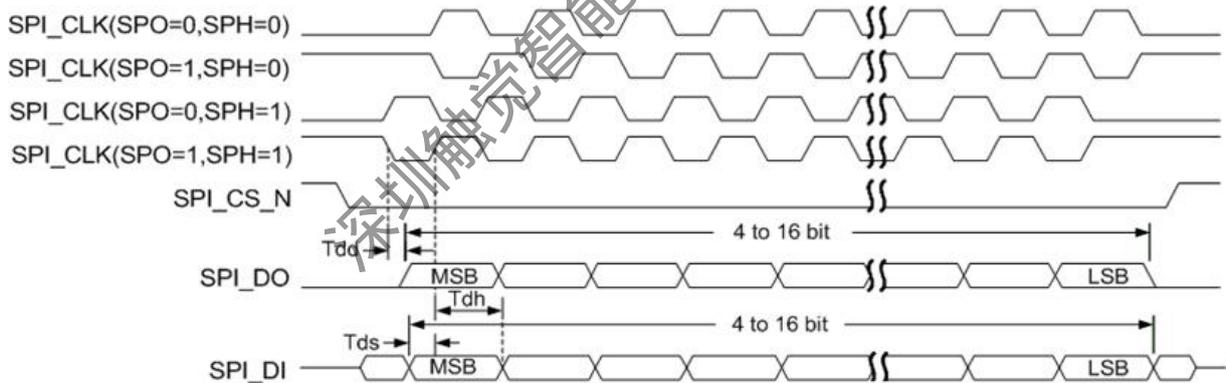


图 1-13 SPI 接口时序图



注：SPI 用作 Master 时，时钟周期最小值为 80ns；用作 Slave 时，时钟周期最小值为 80ns。

QSPI 接口只支持 Master 模式，不支持 XIP。

表 1-5 SPI 接口时序参数

时序参数		最小值	典型值	最大值	单位
T_{dd}	输出数据延迟	0	-	17.5	ns
T_{ds}	输入控制信号建立时间(master)	4	-	-	ns
T_{dh}	输入控制信号保持时间(master)	1.6	-	-	ns

T_{ds}	输入控制信号建立时间(slave)	4	-	-	ns
T_{dh}	输入控制信号保持时间(slave)	1	-	-	ns

5.3.5. I2C

管脚名称	管脚序号	I/O	功能描述	备注
I2C0_SCL	24	OD	I2C 时钟	直连, 走线 ≤ 5 inch, 需要加 2.2k Ω 上拉电阻。
I2C0_SDA	23	I	I2C 数据	直连, 走线 ≤ 5 inch, 需要加 2.2k Ω 上拉电阻。
I2C1_SCL	22	OD	I2C 时钟	直连, 走线 ≤ 5 inch, 需要加 2.2k Ω 上拉电阻。
I2C1_SDA	21	I	I2C 数据	直连, 走线 ≤ 5 inch, 需要加 2.2k Ω 上拉电阻。

F63 系列模组支持两组 I2C 接口, 与 UART0/UART1 管脚复用。I2C 接口为 3.3V 电平, 外部需加 2.2k Ω 上拉电阻。I2C 连接原理图如下。

图 1-14 I2C 参考设计

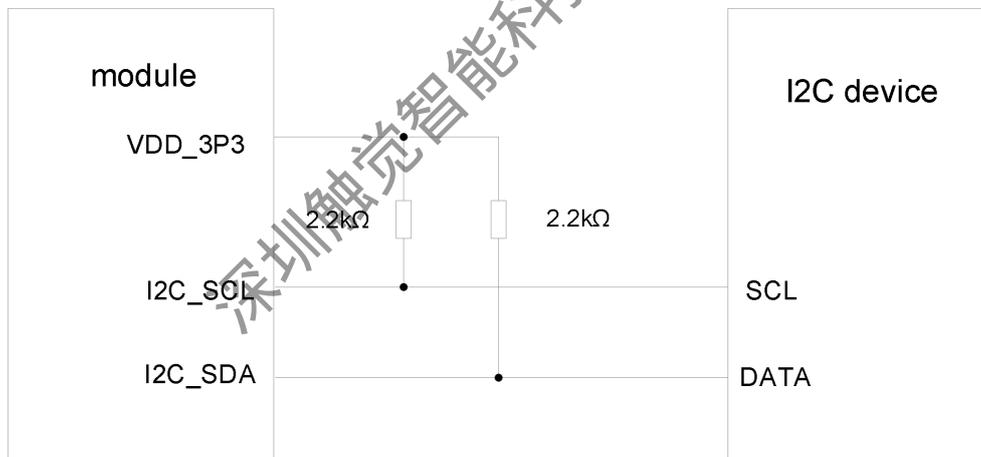
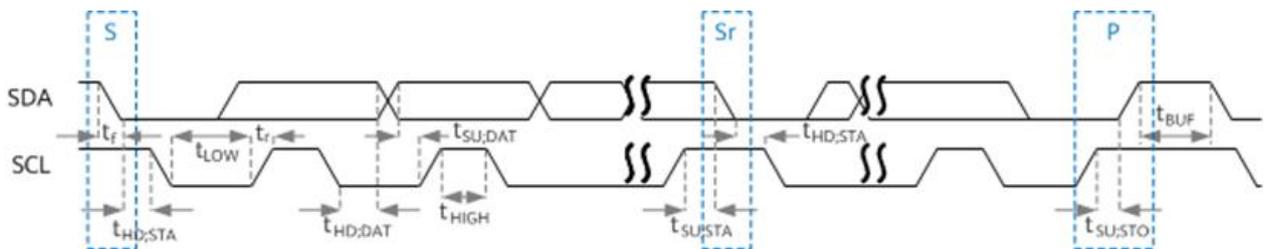


图 1-15 I2C 时序图



参数	符号	标准模式 最小值	标准模式最 大值	快速模式最 小值	快速模式最 大值	单位
SCL 时钟频率	f_{SCL}	-	100	-	400	kHz
启动保持时间	$t_{HD;STA}$	4.0	-	0.6	-	μs
SCL 低电平周期	t_{LOW}	4.7	-	1.3	-	μs
SCL 高电平周期	t_{HIGH}	4.0	-	0.6	-	μs
启动建立时间	$t_{SU;STA}$	4.7	-	0.6	-	μs
数据保持时间	$t_{HD;DAT}$	0	3.45	0	0.9	μs
数据建立时间	$t_{SU;DAT}$	250	-	100	-	ns
SDA、SCL 上升时间	t_r	-	1000	$20+0.1C_b$	300	ns
SDA、SCL 下降时间	t_f	-	300	$20+0.1C_b$	300	ns
结束建立时间	$t_{SU;STO}$	4.0	-	0.6	-	μs
开始与结束之间的总线释放时间	t_{BUF}	4.7	-	1.3	-	μs
总线负载	C_b	-	400	-	400	pF
低电平噪声容限	V_{NL}	$0.1V_{DD}$	-	$0.1V_{DD}$	-	V
高电平噪声容限	V_{NH}	$0.2V_{DD}$	-	$0.2V_{DD}$	-	V

5.3.6. ADC

管脚名称	管脚序号	I/O	功能描述	备注
AIN0	12	AI	通用模拟转数字信号	直连。模拟信号通道，建议两侧包地，远离高速信号干扰。
AIN1	13	AI	通用模拟转数字信号	
AIN2	14	AI	通用模拟转数字信号	
AIN3	15	AI	通用模拟转数字信号	
AIN4	16	AI	通用模拟转数字信号	
AIN5	17	AI	通用模拟转数字信号	

F63 系列模组支持 6 个 ADC 接口，ADC 电压量测范围 0.3V~3.3V。

5.4. 射频接口

管脚名称	管脚序号	I/O	功能描述	备注
ANT	-	-	天线	-

5.4.1. 天线装配

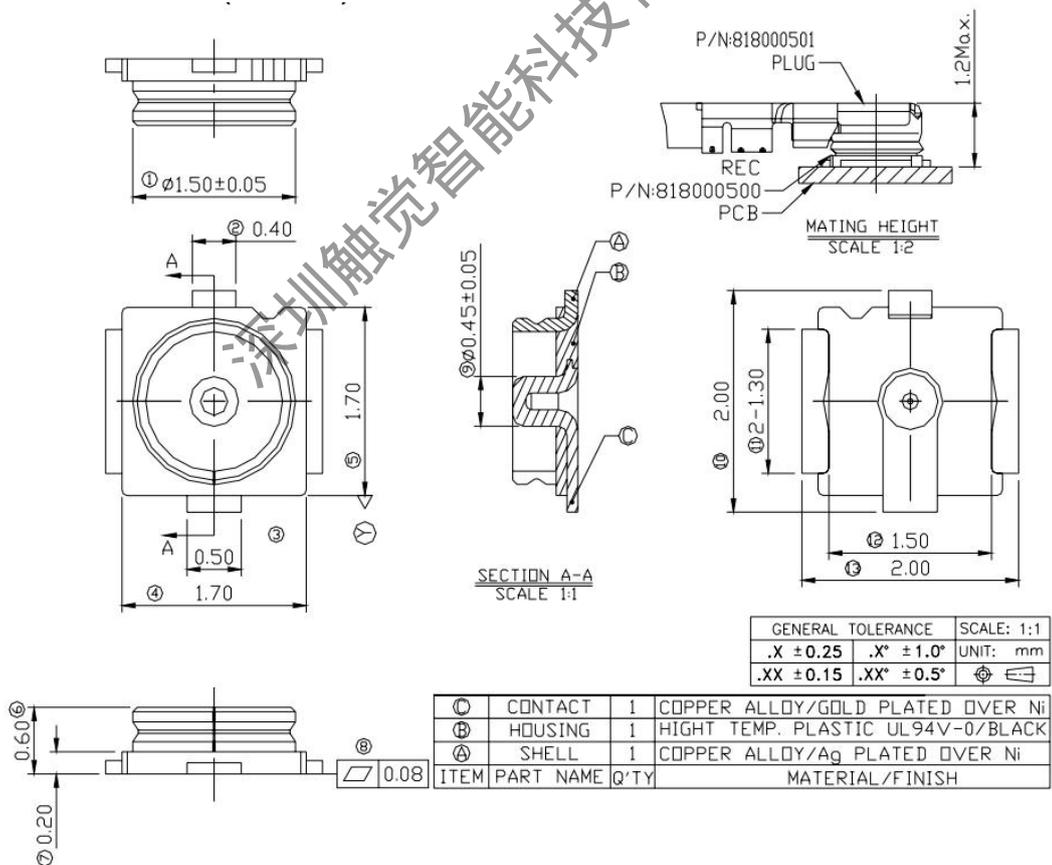
模组所用的天线，必须符合移动设备标准，驻波比应在 1.1 到 1.5 之间，输入阻抗 50Ω ，使用环境不同，对天线的增益要求也不同，一般情况下，带内增益越大，带外增益越小，天线的性能越好。

模组天线 IPEX 接口可采用馈线连接胶棒天线、吸盘天线或者内置皮法天线，外部天线和射频管脚连接之间要有良好的屏蔽。注意外部的射频缆线远离所有的干扰源，特别是数字信号及开关电源等。

以下是几种常用的天线装配方式：

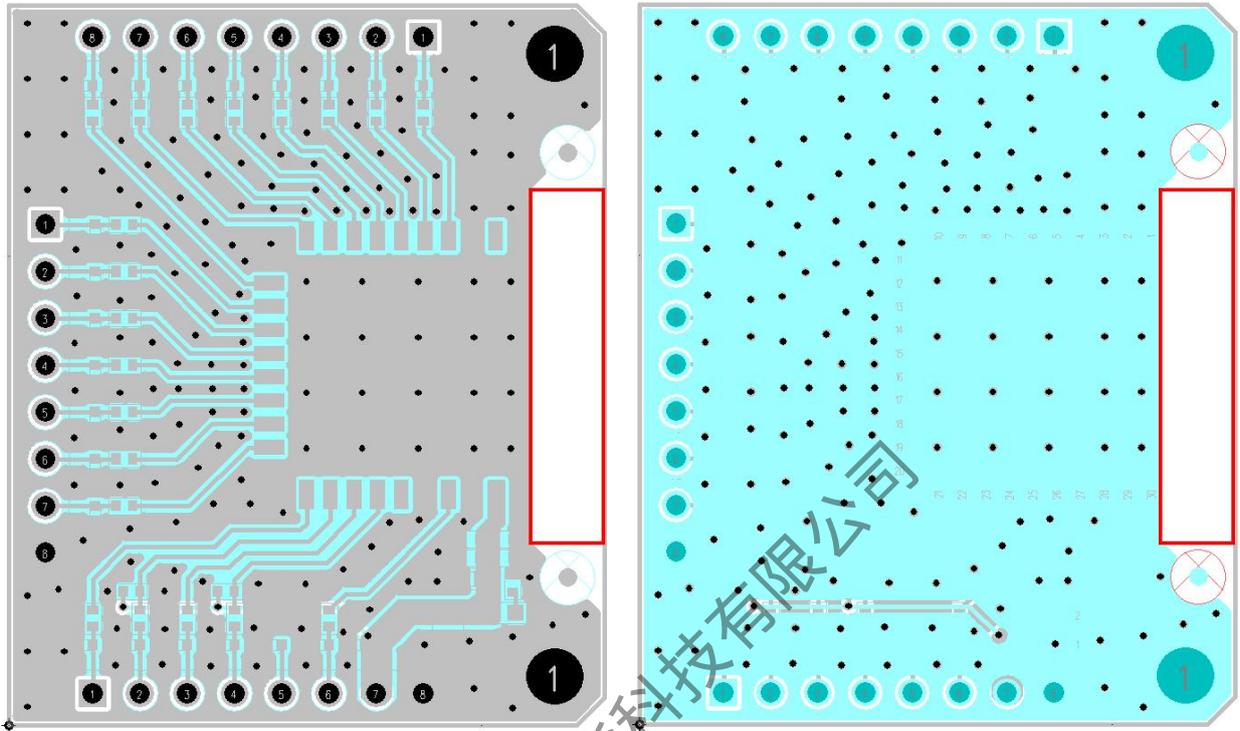
- 模组使用四代 IPEX 的射频连接器，具体封装规格如下图所示，外接天线可通过射频线连接外部天线。

图 1-16 射频连接器封装规格



- 如果采用模组自带 PCB 天线，天线下面要净空处理，不能走线和铺地，周围避免有高速和敏感的信号线放置。

图 1-17 天线周边净空示意图



更详尽的内容，请参考天线厂家使用及其说明文档。

5.5. GPIO 接口

F63模组提供 15 个 GPIO 口，均带有中断功能，需要特别注意的是，设计时建议避开硬件配置字管脚及保留配置字管脚的使用（GPIO1/3/4/6/9/11）。

6. 电气特性及可靠性

本章介绍F63模组的电气特性及可靠性，包括电源的输入输出电压和电流、不同状态下模组耗流、工作和存储温度范围、ESD 防护特性。

6.1. 电气特性



电压过低可能会导致模组无法正常开机;电压过高或开机瞬间电压过冲有可能会对模组本身造成永久性损坏。

在使用 LDO 或 DC-DC 给模组供电时，需要保证其输出最小 1A 的电流。600mA 电流发生在模组工作在最大功率等级下突发发射时的峰值电流，在模组 VCC 脚放置大电容可有效增强电源的续流能力，避免电压跌落过大造成模组关机等异常现象。

表 1-6 F63工作条件

管脚	模组状态	最小值（极限）	典型值	最大值（极限）
VCC	V _{in}	3.0 V	3.3 V	3.6 V
	I _{in}	-	-	600 mA

6.2. 温度特性



当环境温度超过模组工作温度时，模组的个别射频指标可能会恶化，但对模组的正常使用不会造成较大影响。

表 1-7 F63温度特性

模组状态	最小值	典型值	最大值
工作温度	-40℃	25℃	85℃
存储温度	-45℃	-	90℃

6.3. ESD 防护特性

由于电子产品一般需要进行严格的 ESD 测试，以下是模组主要管脚的静电防护能力，客户在设计相关产品时需要根据产品的应用行业，添加相应的 ESD 防护，以保证产品质量。

测试环境：湿度 45%；温度 25℃

表 1-8 F63 ESD 防护特性

测试点	接触放电	空气放电
VCC	±8 kV	±15 kV
GND	±8 kV	±15 kV
ANT	±8 kV	±15 kV
屏蔽盖	±8 kV	±15 kV
其它	±2 kV	±4 kV

深圳触觉智能科技有限公司

7. 机械特性

本章介绍 F63 模组机械特性。

7.1. 标贴

标贴使用防变形、防褪色、防高温材料印制，可承受 260 °C 高温。



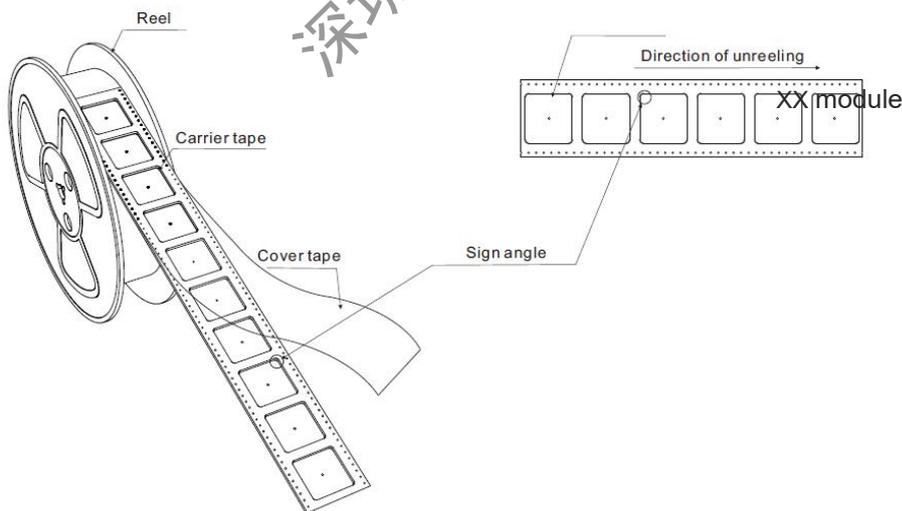
- 上图仅供参考，实际效果以实物为准。
- 丝印必须清晰，不模糊。
- 采用的材料和表面涂层必须符合 RoHS 要求。

7.2. 包装

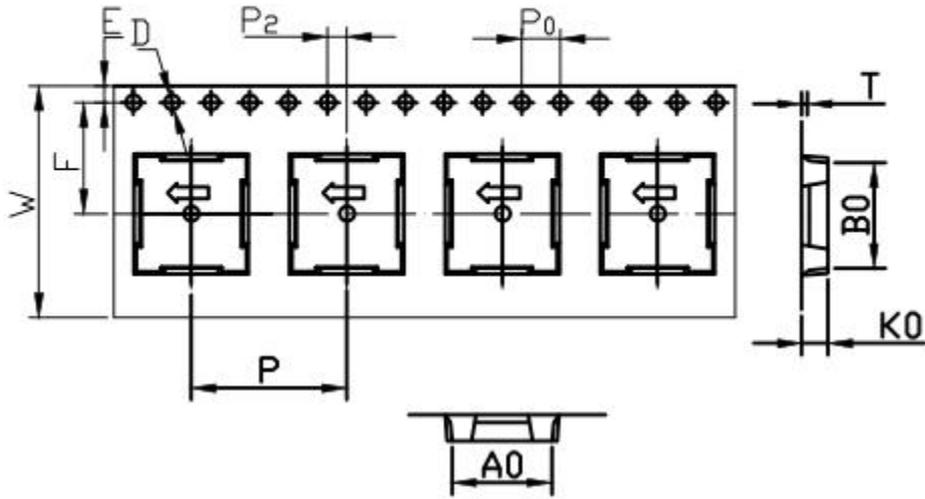
F63模组采用贴片方式进行过炉焊接，为防止产品从生产到客户使用过程中受潮，从而采用了盘装防潮包装的方式：铝箔袋、干燥剂、湿度指示卡、吸塑托盘、抽真空等处理方式，以保证产品的干燥，延长其使用时间。

7.2.1. 卷带

量产的F63采用如下卷带方式包装发货：



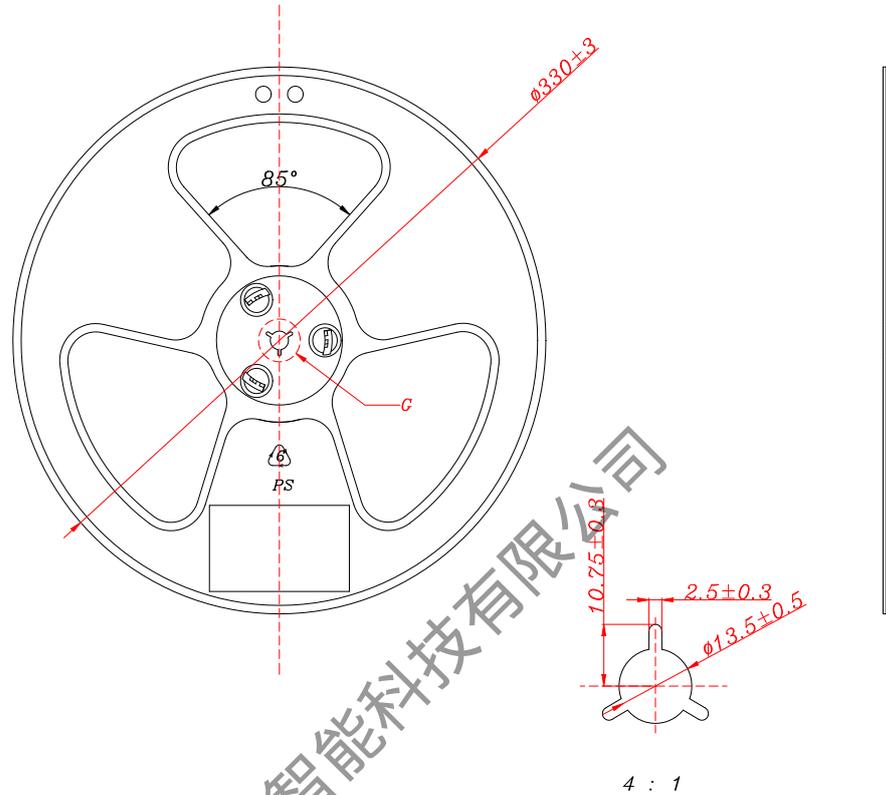
载带细节



ITEM	W	A ₀	B ₀	K ₀	K ₁	P	F	E	D	D ₁	P ₀	P ₂
DIM	24.0 ^{+0.30} _{-0.10}	10.1 ^{+0.10} _{-0.10}	11.0 ^{+0.10} _{-0.10}	2.7 ^{+0.10} _{-0.10}	0.00 ^{+0.10} _{-0.10}	16.0 ^{+0.10} _{-0.10}	11.5 ^{+0.10} _{-0.10}	1.75 ^{+0.10} _{-0.10}	1.50 ^{+0.10} _{-0.00}	0.00 ^{+0.25} _{-0.00}	4.00 ^{+0.10} _{-0.10}	2.00 ^{+0.10} _{-0.10}

深圳触觉智能科技有限公司

卷轴细节



7.2.2. 湿敏

F63模组符合 IPC/JEDEC J-STD-020 标准湿敏等级 3 级要求，使用此类部件时，应特别注意所有相关要求。

模组拆包后，如果长期暴露在空气中，模组会受潮，在进行回流焊或实验室焊接的过程中，可能会导致模组损坏。建议长期暴露在空气中的模组再次使用时，必须进行烘烤，烘烤条件根据受潮情况而定，建议不低于为 $90^\circ\text{C}/12$ 小时。另外由于托盘为非耐高温材质，不能将模组放在吸塑托盘直接烘烤。

8. 装配

本章介绍F63的模组 PCB 封装及应用 PCB 封装，并阐述了贴片相关技术要点。

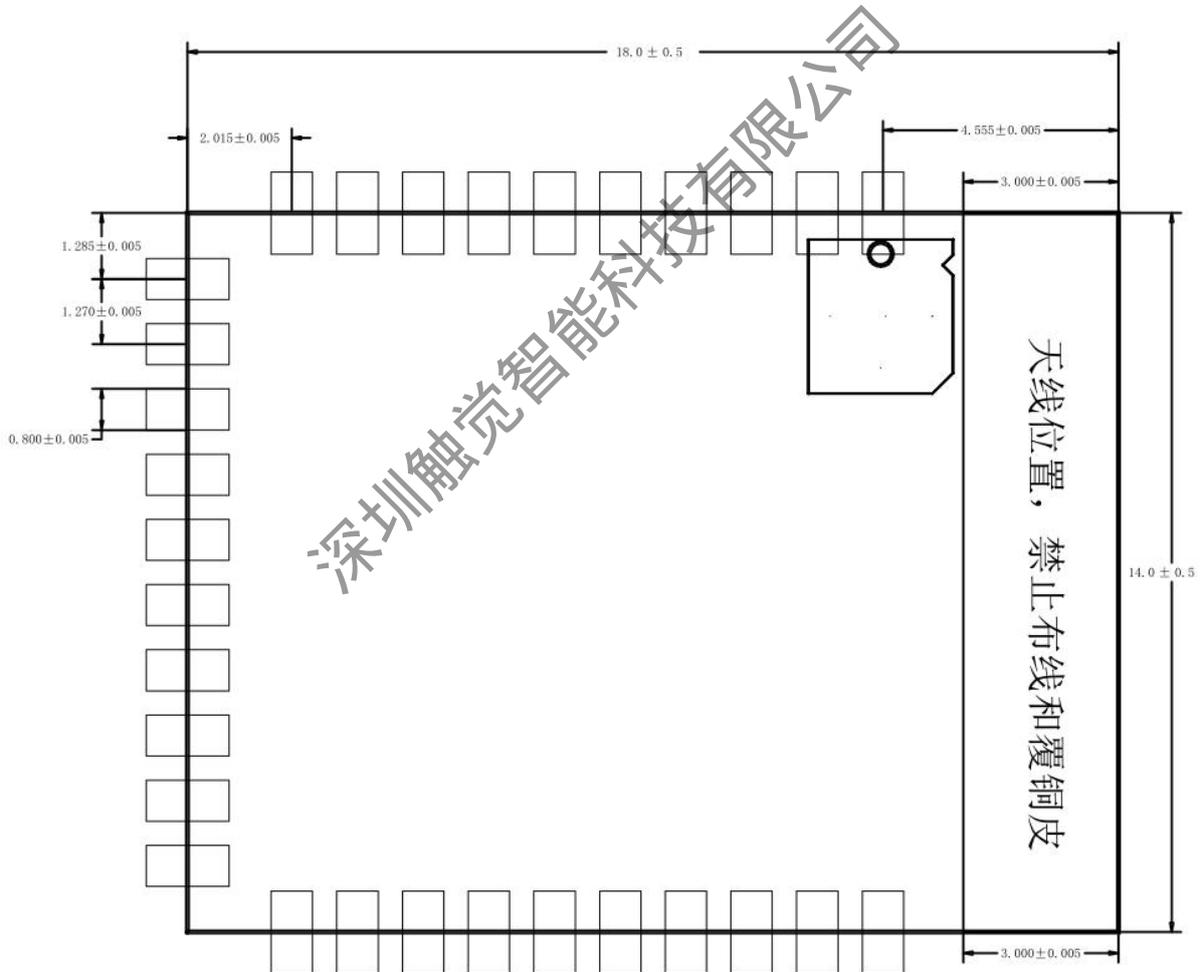


为保证模组正常运行，模组下方区域下方禁止走线、打孔、铺铜（如有，需在表面加上绿油或白油）。

8.1. 应用 PCB 封装

F63模组采用 30PIN LCC 的封装形式，推荐的 PCB 封装如下，单位 mm。

图 1-18 F63 PCB 推荐封装(俯视图单位: mm)



8.2. 钢网

客户在生产制作钢网时，建议制作 0.15~0.20mm 厚度的阶梯钢网，用户可根据实际贴片效果进行微调。

8.3. 锡膏

原则上不建议客户使用和我司模组工艺不同的有铅锡膏，原因如下：

- 有铅锡膏熔点比无铅低 35℃，回流工艺参数中温度也比无铅低，时间上也相应少，容易导致模组中的 LCC 在二次回流处于半融状态导致虚焊；
- 如果客户必须采用有铅制程，请保证回流温度在 220℃ 超过 45s，peak 达到 240℃。

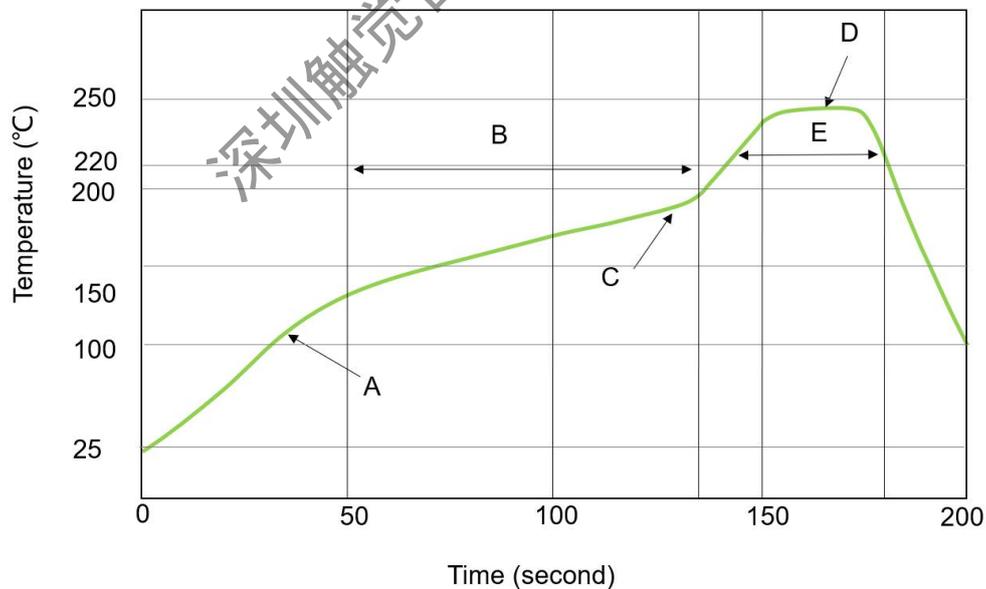
8.4. 贴片炉温曲线

用户 PCB 如果较薄或细长，有在 SMT 过程中存在翘曲的潜在风险，推荐在 SMT 及回流焊过程中使用载具，防止因 PCB 翘曲引起的焊接不良。



热敏器件可能由于温度异常导致失效等不良，由此产生的其它影响，我司概不承担责任。

图 1-19 炉温曲线



工艺参数要求如下：

- 上升斜率：1~4℃/sec；下降斜率：-3~-1℃/sec
- 恒温区：150-180℃，时间：60-100s

- 回流区：大于 220℃ ， 时间： 40-90s
- Peak 温度： 235-245℃

关于F63的存储、贴片注意事项，请参考《触觉智能模组贴片回流焊生产建议》。

拆卸模组时需要注意：使用较大口径风枪，温度均调至 245℃左右（根据锡膏类型而定），对模组上下加热，待锡融化后用镊子轻轻取下，避免在拆卸时（高温下）因为抖动导致模组内部元件偏移，无法维修。

深圳触觉智能科技有限公司

A 缩略语

缩写	英文全称	中文全称
ADC	Analog-to-Digital Converter	模数转换
CPU	Central Processing Unit	中央处理单元
EMC	Electromagnetic Compatibility	电磁兼容
EMI	Electro Magnetic Interference	电磁干扰
ESD	Electronic Static Discharge	静电放电
HR	Half Rate	半速率
IC	Integrated Circuit	集成电路
LED	Light Emitting Diode	发光二极管
PCB	Printed Circuit Board	印刷电路板
RAM	Random Access Memory	随机访问存储器
RF	Radio Frequency	无线频率
ROM	Read-only Memory	只读存储器
RTC	Real Time Clock	实时时钟
SRAM	Static Random Access Memory	静态随机访问存储器
TA	Terminal Adapter	终端适配器
UART	Universal Asynchronous Receiver-Transmitter	通用异步接收/发送器
VSWR	Voltage Standing Wave Ratio	电压驻波比